

A3984SLP 4W 1-2相励磁・マイクロステップ対応

アレグロマイクロシステムズ社製品

☆新規設計には、A4982SET/SLPのご使用を推奨いたします。

■絶対最大定格

項目	記号	定格値	単位
出力電源電圧	V_{BB}	35	V
出力電流(連続)	I_o	±2.0	A
ロジック入力電圧	V_{IN}	-0.3~7.0	V
検出電圧	V_{SENSE}	0.5	V
リファレンス電圧	V_{REF}	4.0	V
ROSC端子電圧	V_{ROSC}	7.0	V
許容損失	P_D^{*1}	4.46 ^{*2}	W
		2.77 ^{*3}	
接合部温度	T_j^{*4}	+150	°C
動作周囲温度	T_a	-20~+85	°C
保存温度	T_{stg}	-55~+150	°C

* : 出力電流はデューティサイクル、周囲温度、放熱条件により制限される場合があります。

いかなる条件下においても、最大定格の出力電流および接合部温度($T_j=150^{\circ}\text{C}$)を超えないようにしてください。*1: 周囲温度 25°C 以上の場合は一 $35.7\text{mW}/^{\circ}\text{C}$ (JEDEC基準4層基板(High K)使用時)、一 $22.2\text{mW}/^{\circ}\text{C}$ (GND銅箔面積 3.0 平方インチの2層基板使用時)にてデレーティングが必要となります。

*2: JEDEC基板4層基板(High K)にて測定

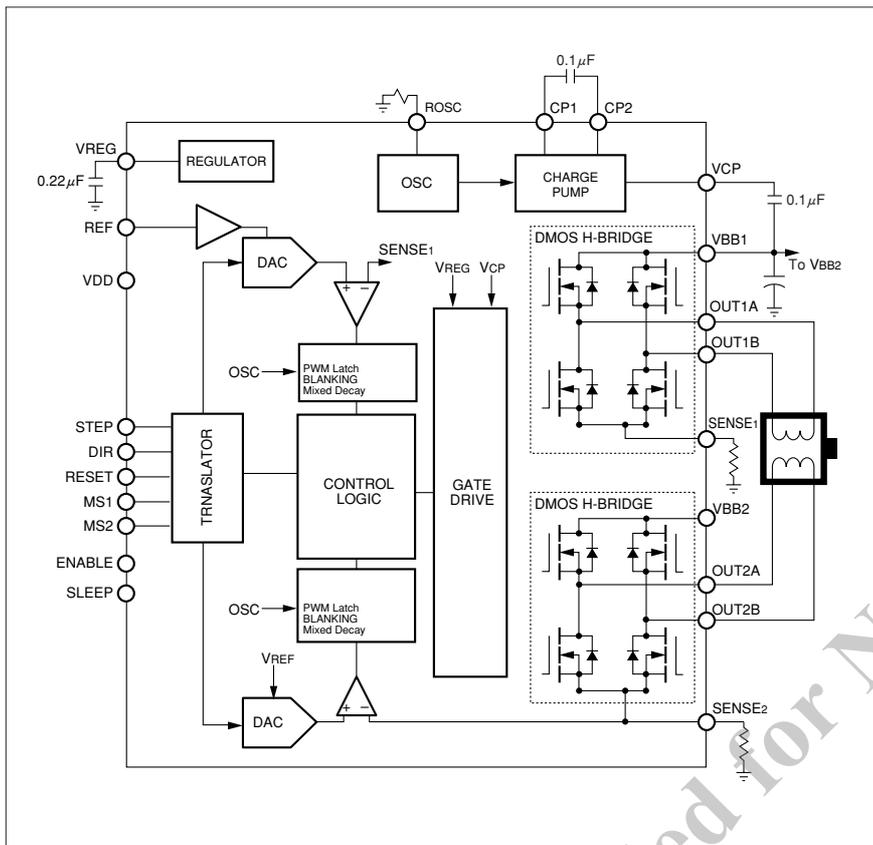
*3: GND銅箔面積 3.0 平方インチの2層基板使用時*4: 接合部温度(T_j)が $+150^{\circ}\text{C}$ を越すような異常条件下で使用した場合、デバイス内のサーマルシャットダウン回路が動作しますが、このような条件下での使用は、極力避けてください。

■電気的特性

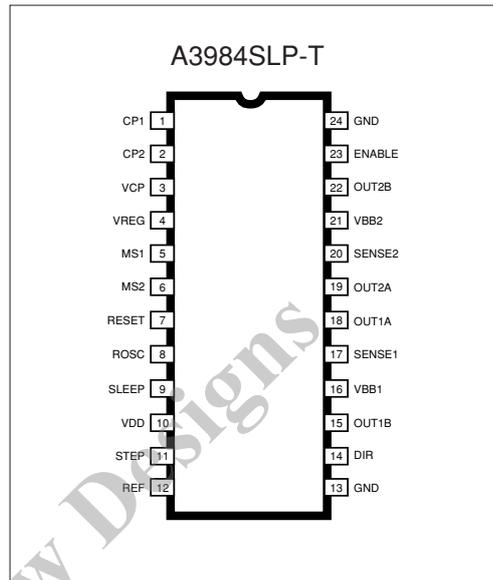
(指定の無い場合は $T_a=25^{\circ}\text{C}$ 、 $V_{BB}=35\text{V}$)

項目	記号	条件	規格値			単位
			min.	typ.	max.	
出力部						
主電源電圧範囲	V_{BB}	動作状態	8		35	V
		スリープモード	0		35	V
ロジック電源電圧範囲	V_{DD}	動作状態	3.0		5.5	V
出力オン抵抗	$R_{DS(ON)}$	Source Driver $I_o=-1.5\text{A}$			0.5	Ω
		Sink Driver $I_o=1.5\text{A}$			0.5	
ボディダイオード順電圧	V_F	Source Driver $I_o=-1.5\text{A}$			1.2	V
		Sink Driver $I_o=1.5\text{A}$			1.2	
主電源電流	I_{BB}	$F_{PWM}<50\text{kHz}$			4.0	mA
		動作状態、OUTPUT Disabled			2.0	
ロジック電源電流	I_{DD}	スリープモード			10.0	μA
		$F_{PWM}<50\text{kHz}$			8.0	
		OUTPUT Disabled			5.0	
スリープモード	I_{DD}	スリープモード			10.0	μA
		スリープモード			10.0	
		スリープモード			10.0	
制御部						
ロジック入力電圧	$V_{IN(1)}$		0.7 V_{DD}			V
	$V_{IN(0)}$				0.3 V_{DD}	V
ロジック入力電流	$I_{IN(1)}$	$V_{IN}=0.7V_{DD}$	-20	<1.0	20	μA
	$I_{IN(0)}$	$V_{IN}=0.3V_{DD}$	-20	<1.0	20	μA
ロジック入力電圧ヒステリシス	V_{HYS}		150	300	500	mV
ブランキング時間	t_{BLANK}		700	1000	1300	ns
固定オフ時間	t_{OFF}	OSC>3V	20	30	40	μS
		ROSC=25k Ω	23	30	37	μS
REF入力電圧範囲	V_{REF}	動作状態	0		4	V
REF入力電流	I_{REF}			0	±3	μA
Gain(Gm)エラー	E_G	$V_{REF}=2\text{V}$ 、DAC=38.3%			±15	%
		$V_{REF}=2\text{V}$ 、DAC=70.7%			±5	%
		$V_{REF}=2\text{V}$ 、DAC=100%			±5	%
クロスオーバーデッドタイム	T_{DT}	SR Enabled	100	475	800	ns
過熱保護動作温度	T_j				165	°C
過熱保護ヒステリシス	ΔT_j				15	°C
低電圧保護動作電圧	V_{UVLO}	V_{DD} 電圧、立ち上がり時	2.35	2.7	3.0	V
低電圧保護ヒステリシス	ΔV_{UVLO}		0.05	0.1		V

■内部ブロック図



■端子接続図



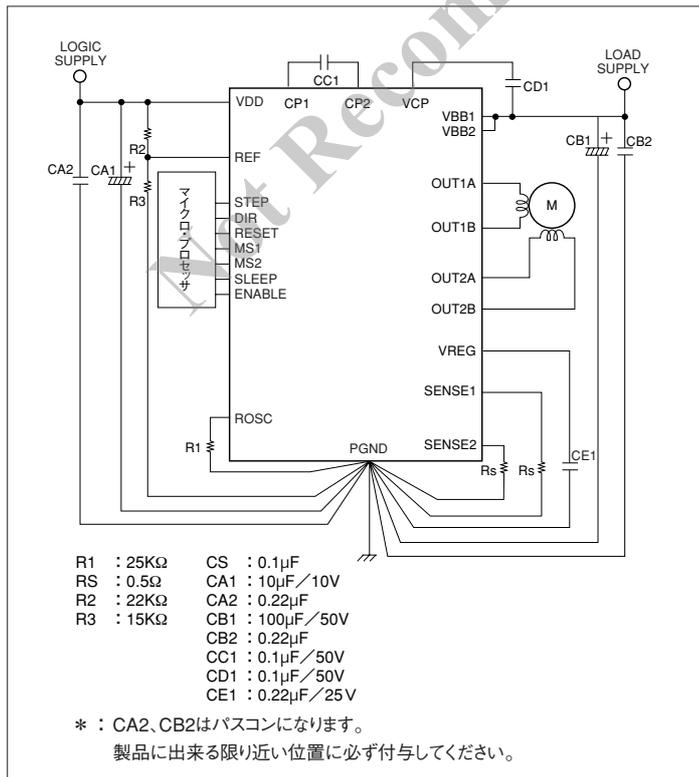
■真理値表

MS1	MS2	Microstepping Resolution	Excitation Mode
L	L	Full Step	2 Phase
H	L	Half Step	1-2 Phase
L	H	Quarter Step	W1-2 Phase
H	H	Sixteenth Step	4W1-2 Phase

Direction	Enable	Sleep	
X	X	L	スリープモード
X	H	H	ディスエーブルモード
H	L	H	CCW
L	L	H	CW

* : X=Don't Care

■応用回路例



■外形寸法図

(単位:mm)

