

車載向け多機能多出力 PMIC 用高速 12bit A/D 変換器の開発

Development of High Speed 12bit-A/D Converters in Multioutput and Multifunctional PMIC for Automotive Applications.

林 秀 樹*
Hideki Hayashi

概要 車載向け多出力、多機能PMIC (Power Management IC) のプラットフォームであるマイクロコントローラユニット、MD6604を開発した。MD6604は、電圧を監視する12ビット-A/D変換器(Analog/Digital Converter)を19個、搭載する。各々のA/D変換器は変換時間が105nsと高速であり、他のA/D変換器の動作に干渉することなく任意のタイミングで変換を開始でき、その際、互いの動作による変換精度への影響を受けないように設計されている。この独立した複数のA/D変換器を持つことにより、MD6604は複数の電源に対して1個のメインCPUと8個の専用コアを用いて2MHz周期のデジタル処理によるリアルタイムな電源制御を実現する。

1. まえがき

車載市場はADAS, AI, Edge Computingへと進化を加速している。LiDAR, カメラ, センサー, ロケータ通信装置などの車載機器は、情報を収集し、経路、空間をマッピングし、運転行動を生成し、ビッグデータ処理と通信をおこなう。この複雑な画像処理、膨大なデータ処理を遅延なく実行する車載機器のひとつひとつは高性能なコンピュータ基板であり、微細プロセスによるSoCや大容量メモリを搭載している。そのため、車載機器には多種類の、高度に制御された、低電圧、大電流の電源を供給する必要がある。

車載機器が必要とする多種類の電位を生成する電源には小型化に対するニーズが高い。この電源の小型化を可能にするマルチ出力統合化電源管理ICがPMIC (Power Management IC) である。車載機器ごとに固有の電圧、電流、効率性が求められる。また、システム監視機能や電源管理機能に対するニーズも多い。

当社は各車載機器に適応するPMIC開発のプラットフォームとなるMCU (Micro Controller Unit), MD6604を開発した(図1)。

MD6604はデジタル制御方式の電源制御に特化したMCUである。電源をデジタル制御とすることで高速負荷応答、高効率化に加えて、ホストとの通信、異常検知、ノイズ除去、EMI対策など、車載に必要な機能をハードウェアとソフトウェアの両面を使って実現できる。またMD6604はマルチ出力に対応するために1個のメインCPUと8個の専用コアを内蔵し、8種類の電源を独立して、リアルタイムに、デジタル制御できる。

本報告は、MD6604による電源のデジタル制御のうち、「デジタル制御の入り口」であるA/D変換器(Analog / Digital Converter)技術について取り上げる。

A/D変換器は、入力したアナログ「電圧」を、デジタル処理をおこなう目的で「数値化」する装置である。

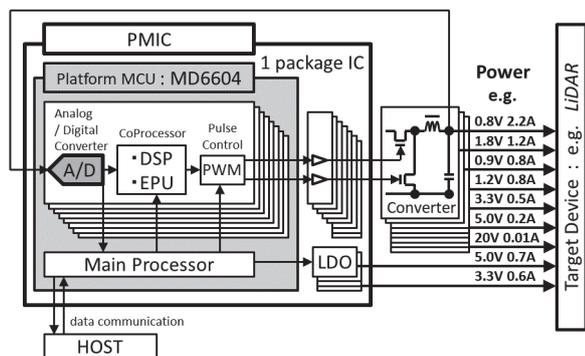


図1 PMICのプラットフォームMCU MD6604

* デバイス事業本部 技術本部 電源IC 事業部
デジタル開発部 開発課

2. MD6604のA/D変換器の特徴

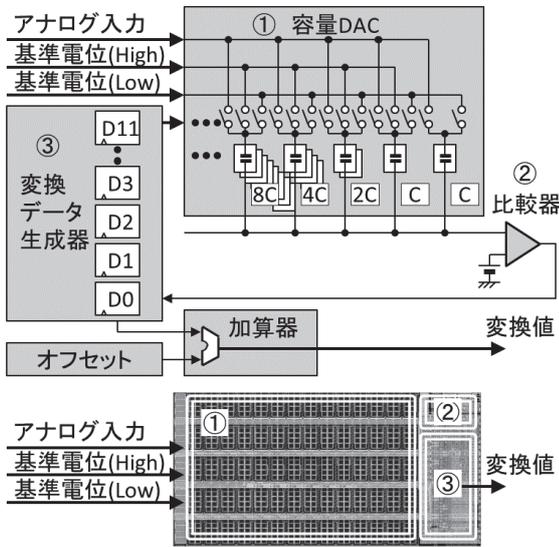
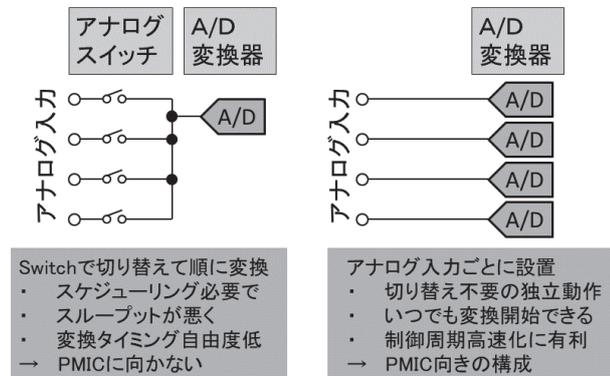


図2 A/D変換器の構成とレイアウト

MD6604に搭載したA/D変換器は12ビットの分解能を持つ逐次比較型A/D変換器である。図2に構成図とレイアウト図を示す。

逐次比較型A/D変換器は、アナログ入力した電位を基に容量DAC (1) で生成した電位を比較器 (2) で比較し、その結果を変換データ生成器 (3) へフィードバックし、近似データ候補を容量DAC (1) に伝える。この繰り返しを分解能ビット分 (12ビット：12回) 繰り返し、デジタル変換値を得るものである。逐次比較型A/D変換器は高速性、面積、消費電力のバランスが良いのでよく使用される方式である。



(a)一般的なマイコン (b)MD6604

図3 A/D変換器の構成

逐次比較型A/D変換器は比較的面積、消費電力が小さい方式であるが、マイコンに搭載するアナログ部品と

しては大きなものである。一般的なマイコンのA/D変換器の構成を図3(a)に示す。多数のアナログ入力に対してアナログ・スイッチを切り替えることでA/D変換器で順次、変換をおこなう方式である。この方式ではA/D変換器が1, 2個ですむ反面、各アナログ入力をいつ、どのタイミング、優先度で変換することが必要かのスケジューリングが必要となる。スループットが悪く、変換タイミングに対する自由度が低い。これは多種類の電源を高い制御周波数でリアルタイムに制御したいPMICにおいて大きな制約になる。

図3(b)にMD6604で採用したA/D変換器の構成を示す。MD6604では、電圧モニタしたい19個の全てのアナログ入力に対して1対1でA/D変換器を設置する。ユーザは変換スケジューリングについて頭を悩ませることがなく、必要な時刻にいつでも独立してA/D変換を開始できる。制御周波数の高速化に有利であり、多電源出力制御PMICに適した構成である。

MCUに19個もの高速A/D変換器を搭載した製品は、他に類がない。

当社はPMICに特化したこの構成の実現のために、A/D変換器の高速化、低面積化、低消費電力化、19個ランダム動作時の干渉防止、の取り組みをおこなった。以下にその内容を報告する。

3. A/D変換器の高速化

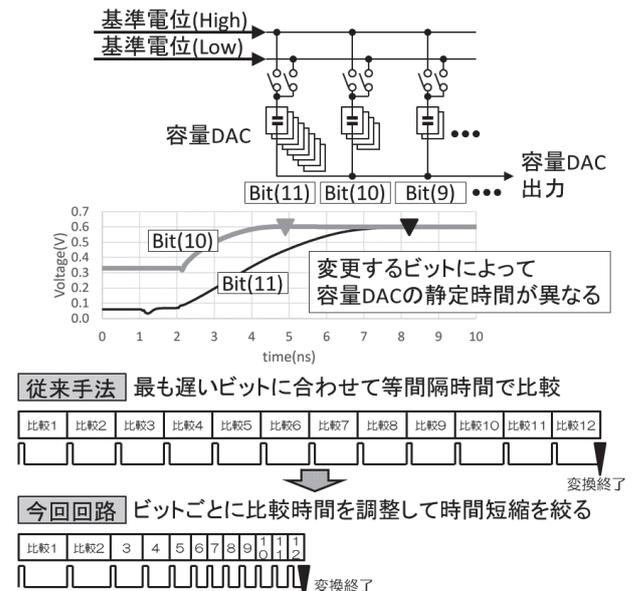


図4 A/D変換器の高速化

図4に容量DACの回路図の一部と、容量DACの出力波形を示す。容量DACはビットによって変化する電荷量が異なる。電荷量の大きなビットを切り替えた場合、

出力電圧の変化が大きく、容量DAC出力電位の静定時間は大きくなる。

12ビット逐次比較型A/D変換器は、容量DAC切り替え動作、電位比較動作、の2つの動作を12回繰り返すことでA/D変換をおこなう。電位比較動作は容量DAC出力が安定してからおこなう必要がある。容量DAC出力の静定時間が一番大きなケースのタイミングに合わせて等間隔なクロックを用いて比較をおこなう方法では時間的な無駄が生じる。MD6604では、変化する電荷量に応じた比較動作タイミングをビットごとに調整した結果、変換動作時間を105nsと高速にすることができた。

4. A/D変換器の小面積化

従来、当社ではA/D変換できるアナログ入力のレンジを広くするため5V、ないしは3.3Vの中耐圧素子を用いてA/D変換器を設計していた。車載用PMICではモニタする電位が比較的低電位であるため、MD6604ではアナログ入力のレンジを0.05V～1.15Vとし、1.2V耐圧の素子を用いてA/D変換器を設計した。結果、3.3V耐圧の素子を用いて設計した場合と比較して面積を1/3.5とすることができた。

5. A/D変換器の小電力化

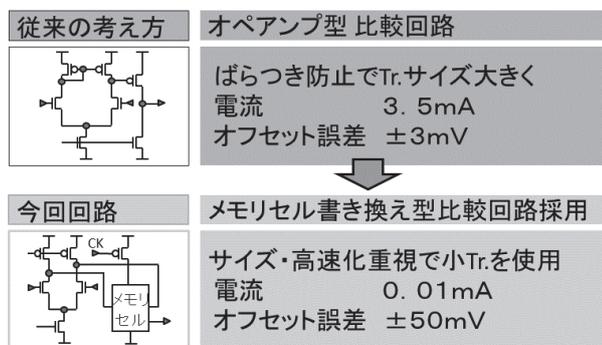


図5 比較回路

A/D変換器の中で動作電流の大きな比較回路の見直しをおこなった。従来は比較回路にオペアンプ型を用い、素子ばらつきによるオフセット誤差を防止するためにゲート長を太くし、その上で高速化するために出力バッファの電流を大きくしていた。ある設計例では、オフセット誤差は±3mV程度に抑えられるものの、電流を3.5mAも必要としていた。A/D変換器を19個内蔵するにあたり、これは現実的ではなかった。

そこでMD6604では、メモリセル書き換え型の比較回路の搭載を検討した。この回路により動作電流を0.01mAと大きく改善することができ、さらにゲート長を小さく

することによってレイアウトサイズを小さくし、高速化することができる。しかしこれはオフセット誤差を大きくする結果をもたらす。素子の mismatch データの検討から、オフセット誤差は±50mVにもなることが見積られた。これは12ビット分解能に換算して172LSB (1LSBは0.29mV)に相当する大きな誤差である。

6. オフセット誤差のデジタル補正

図6はMD6604のA/D変換器の入力電位に対する誤差の実測値である。横軸に入力電位、縦軸に誤差を示した。上記に示すように大きなオフセット誤差が存在する。しかしこのオフセット誤差は、入力電位の範囲において一定であることに注目した。誤差が一定であるならば、変換結果に対して誤差分の定数を単純に加減算すればよい。

デジタル補正をおこなう方法を図7に示す。出荷検査において個々のA/D変換器の誤差を測定し、補正值をマイコンのフラッシュメモリに書き込んで保存する。以降、A/D変換器を使用する場合はそのオフセット補正值を加算器で加減算したものを変換値として使用する。

図8はデジタル変換をおこなったA/D変換値である。誤差は収束し、良好な変換値が得られることがわかった。

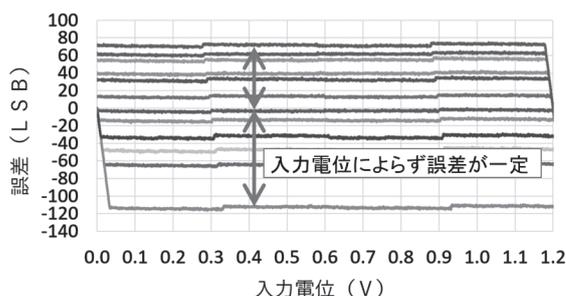


図6 A/D変換器精度評価結果(オフセット補正なし)

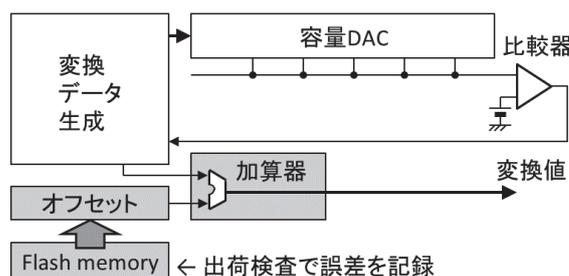


図7 オフセット補正の方法

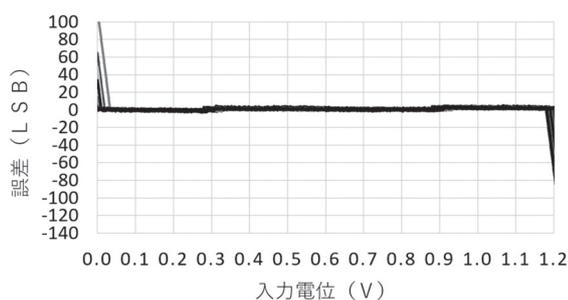


図8 A/D変換器精度評価結果(オフセット補正あり)

7. A/D変換器同士の動作干渉防止

A/D変換器は電圧の基準となる基準電位を持つ。ICの端子数の制約から19個のA/D変換器それぞれに独立した基準電位を入力することができず、19個のA/D変換器はIC内の共通の基準電位を参照する。19個の動作は独立しているので、あるA/D変換器の変換中に別のA/D変換器が変換を開始することがありうる。A/D変換器内の容量DACが同時に基準電位から電荷を引き抜くと配線のインピーダンスやボンディングワイアのインダクタンスによって基準電位に揺れが発生し、干渉を生じる可能性がある(図9)。

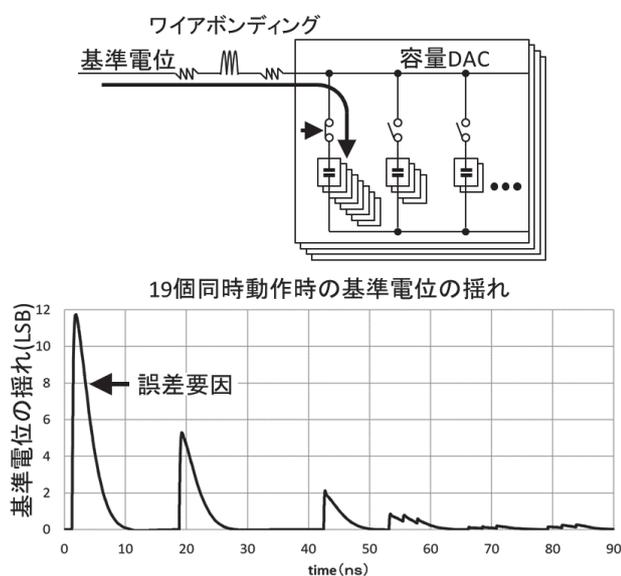


図9 容量DACによる基準電位の揺れ

このうち、インピーダンスによる影響は微小であったが、高速化にともない、ボンディングワイアのインダクタンス成分による影響が深刻であることがわかった。対策として容量DACに電流を制御する素子を搭載し、ピーク電流を抑え、かつ、電流発生の高周波数成分を除去す

る制御をおこなった(図10)。

この仕組みの導入により、IC内の基準電位の揺れを抑制できた。実測の結果では、他のA/D変換器の動作による影響は受けず、A/D変換器間の干渉は観測されなかった。

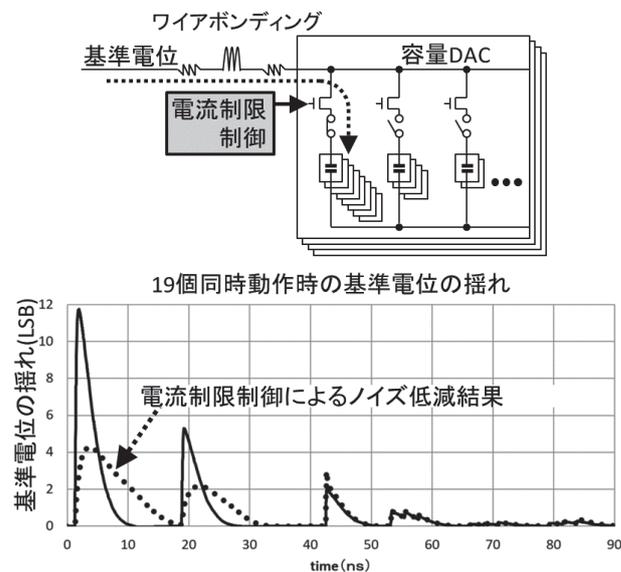


図10 電流制限制御によるノイズ低減

MD6604 A/D Converter Spec	
Resolution	12bit
Input range	0.05 ~ 1.15 (V)
Channel	1 @ 1 unit
unit	19
Conversion Rate	105ns
Layout size	0.45mm ² @ 19 unit
Conversion current	7.2mA @ 19 unit

図11 MD6604 A/D変換器 仕様

8. むすび

車載向けマルチ出力PMICのプラットフォームMCU、MD6604の12ビット-A/D変換器の開発をおこなった。高速化、小面積化、小電流化設計をおこない、加えて互いの動作による変換精度への影響を受けないように設計することで、ICに19個のA/D変換器を搭載することができ、独立した8種類の電源を2MHzの周波数で制御をすることを可能にした。今後、MD6604の性能を生かしたPMIC製品を開発し展開をおこなう。