

LC5540LD シリーズ
アプリケーションノート ***Rev.1.8***

サンケン電気株式会社
SANKEN ELECTRIC CO., LTD.
<http://www.sanken-ele.co.jp>

目次

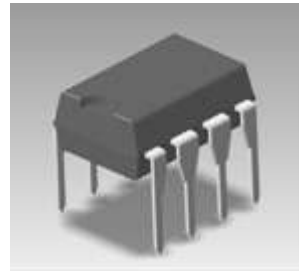
概要-----	3
1. 絶対最大定格-----	4
2. 電気的特性-----	5
3. ブロックダイアグラム -----	6
4. 各端子機能-----	6
5. 応用回路例-----	7
6. 外形寸法-----	8
7. 捺印仕様-----	8
8. 動作説明-----	9
8.1 起動動作 -----	9
8.2 オン幅制御動作-----	13
8.3 擬似共振動作とボトムオンタイミング-----	14
8.4 過電圧保護機能 (OVP) -----	19
8.5 過負荷保護機能 (OLP) -----	21
8.6 過電流保護機能 (OCP) -----	22
8.7 過熱保護機能 (TSD) -----	28
8.8 最大オン時間制限機能-----	28
9. 設計上の注意点-----	29
9.1 外付け部品-----	29
9.2 トランス設計 -----	29
9.3 パターン設計 -----	31
注意書き-----	33

概要

LC5540LD シリーズは、パワーMOSFET と制御 IC を 1 パッケージに内蔵した、LED ドライバ IC です。入力に電解コンデンサを使用しない 1 コンバータ方式で、軽負荷動作時でも高調波規制(IEC61000-3-2 class C)が対応可能です。制御は、平均電流制御により高力率、かつ擬似共振動作により高効率・低ノイズを実現できます。充実した保護機能により構成部品の少ない、コストパフォーマンスの高い電源システムを容易に構成できます。

パッケージ

DIP8



特長

- オン幅制御回路内蔵
(平均電流制御により高力率が可能)
- 起動回路内蔵
(外付け部品削減が可能)
- ソフトスタート機能内蔵
(電源起動時のパワーMOSFET、2 次側整流ダイオードのストレス低減)
- バイアスアシスト機能内蔵
(起動性の向上、動作時の Vcc 電圧低下を抑制、Vcc コンデンサの低容量化、制御回路電源をセラミックコンデンサでバックアップが可能)
- リーディング・エッジ・ブランキング機能内蔵
- 最大オン時間制限回路内蔵
- 保護機能
 - 過電流保護(OCP) ----- パルス・バイ・パルス
 - 過電圧保護(OVP) ----- ラッチ
 - 過負荷保護(OLP) ----- ラッチ
 - 過熱保護(TSD) ----- ラッチ

アプリケーション

- LED 照明機器
- LED 電球

シリーズラインアップ

製品名	MOSFET		PWM 動作周波数 f _{osc} (TYP)	最大 ON 時間 t _{ON(MAX)} (TYP)	P _{OUT} * AC230V / AC85~265V
	V _{DSS} (MIN)	R _{DS(ON)} (MAX)			
LC5545LD	650V	3.95Ω	72kHz	9.3μs	13W / 10W
LC5546LD		1.9Ω	60kHz	11.2μs	20W / 16W
LC5548LD	800V	3.5Ω	72kHz	9.3μs	13W / 10W

* 上記出力電力は熱定格にもとづいています。最大出力電力は、熱定格の 120%~140%程度まで出力可能です。ただし、出力電圧が低い場合やトランス設計時の ON Duty の設定により出力電力の制限を受けることがあります

1. 絶対最大定格

- 詳細内容は、製品ごとの仕様書を参照願います
- 電流値の極性は、IC を基準としてシンクを“+”、ソースを“-”と規定します
- 特記のない場合の条件 Ta=25°C

項目	端子	記号	測定条件	規格値	単位	備考
ドレイン電流	8-1	I _{DPEAK}	シングルパルス	2.5	A	LC5545LD
			シングルパルス	4.0	A	LC5546LD
			シングルパルス	2.6	A	LC5548LD
アバランシェ・エネルギー耐量	8-1	E _{AS}	シングルパルス V _{DD} =99V、L=20mH I _{LPEAK} =2.0A	47	mJ	LC5545LD
			シングルパルス V _{DD} =99V、L=20mH I _{LPEAK} =2.7A	86	mJ	LC5546LD
			シングルパルス V _{DD} =99V、L=20mH I _{LPEAK} =2.3A	56	mJ	LC5548LD
制御部電源電圧	2-1	V _{CC}		35	V	
OCP端子電圧	3-1	V _{OCP}		-2.0~+5.0	V	
FB端子電圧	4-1	V _{FB}		-0.3~+7.0	V	
OVP端子電圧	6-1	V _{OVP}		-0.3~+5.0	V	
MOSFET部許容損失	8-1	P _{Dl}		0.97	W	基板実装時 基板サイズ 15mm×15mm
動作周囲温度	—	T _{OP}		-55~+125	°C	
保存温度	—	T _{stg}		-55~+125	°C	
チャネル温度	—	T _{ch}		+150	°C	

2. 電気的特性

- 詳細内容は、製品ごとの仕様書を参照願います
- 電流値の極性は、IC を基準としてシンクを“+”、ソースを“-”と規定します

2.1 制御部電気的特性

特記のない場合の条件 $T_a=25^{\circ}\text{C}$ 、 $V_{CC}=20\text{V}$

項目	端子	記号	規格値			単位	備考
			MIN	TYP	MAX		
電源起動動作							
動作開始電源電圧	2-1	$V_{CC(ON)}$	13.8	15.1	17.3	V	
動作停止電源電圧*	2-1	$V_{CC(OFF)}$	8.4	9.4	10.7	V	
動作時回路電流	2-1	$I_{CC(ON)}$	—	—	4.7	mA	
起動回路動作電圧	8-1	$V_{STARTUP}$	18	21	24	V	
起動電流	2-1	$I_{CC(STARTUP)}$	-8.5	-4.0	-1.5	mA	$V_{CC}=13\text{V}$
起動電流供給しきい電圧*	2-1	$V_{CC(BIAS)}$	9.5	11.0	12.5	V	
通常動作							
PWM 動作周波数	8-1	f_{OSC}	60	72	84	kHz	LC5545LD
			50	60	70	kHz	LC5546LD
最大 ON 時間	8-1	$t_{ON(MAX)}$	8.0	9.3	11.2	μs	LC5545LD
			9.0	11.2	13.4	μs	LC5546LD
FB 端子制御下限電圧	4-1	$V_{FB(MIN)}$	0.50	0.85	1.20	V	
最大フィードバック電流	4-1	$I_{FB(MAX)}$	-40	-25	-10	μA	
リーディング・エッジ・ブランキング時間	3-1	$t_{ON(LEB)}$	—	600	—	ns	
擬似共振動作しきい電圧 1	3-1	$V_{BD(TH1)}$	0.14	0.24	0.34	V	
擬似共振動作しきい電圧 2	3-1	$V_{BD(TH2)}$	0.11	0.16	0.21	V	
保護動作							
過電流検出しきい電圧	3-1	V_{OCP}	-0.66	-0.60	-0.54	V	
OCP 端子流出電流	3-1	I_{OCP}	-120	-40	-10	μA	
OCP 端子 OVP しきい電圧	3-1	$V_{BD(OVP)}$	2.2	2.6	3.0	V	
OLP しきい電圧	4-1	$V_{FB(OLP)}$	4.1	4.5	4.9	V	
OVP 端子 OVP しきい電圧	6-1	$V_{OVP(OVP)}$	1.6	2.0	2.4	V	
V_{CC} 端子 OVP しきい電圧	2-1	$V_{CC(OVP)}$	28.5	31.5	34.0	V	
熱保護動作温度	—	$T_{j(TSD)}$	135	—	—	$^{\circ}\text{C}$	

* $V_{CC(BIAS)} > V_{CC(OFF)}$ の関係が成り立つ

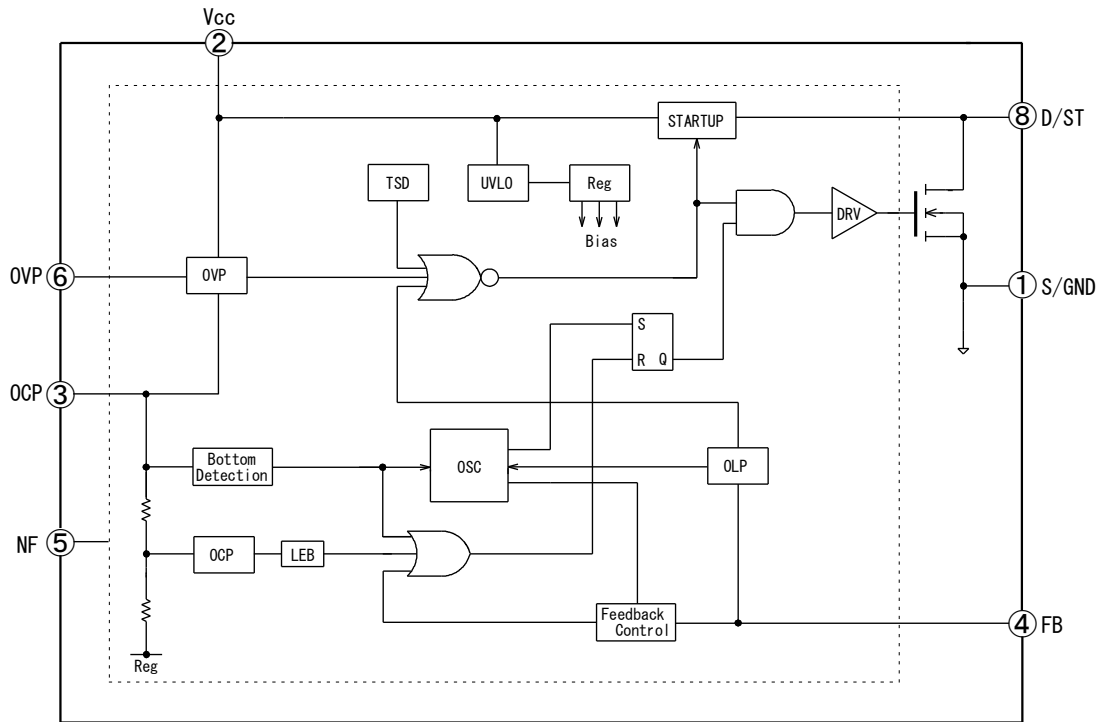
2.2 MOSFET 部電気的特性

特記のない場合の条件 $T_a=25^{\circ}\text{C}$

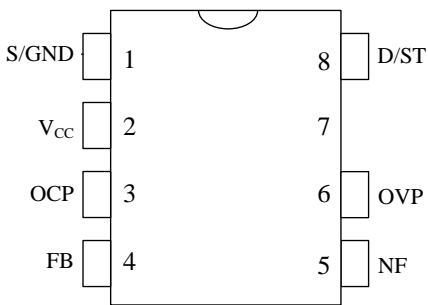
項目	端子	記号	規格値			単位	備考
			MIN	TYP	MAX		
ドレイン・ソース間電圧	8-1	V_{DSS}	650	—	—	V	LC5545LD
			800	—	—	V	LC5548LD
ドレイン漏れ電流	8-1	I_{DSS}	—	—	300	μA	
ON 抵抗	8-1	$R_{DS(ON)}$	—	—	3.95	Ω	LC5545LD
			—	—	1.9	Ω	LC5546LD
			—	—	3.5	Ω	LC5548LD
スイッチング・タイム	8-1	t_f	—	—	250	ns	LC5545LD
			—	—	400	ns	LC5546LD LC5548LD
熱抵抗*	—	θ_{ch-c}	—	—	42	$^{\circ}\text{C/W}$	LC5545LD
			—	—	35.5	$^{\circ}\text{C/W}$	LC5546LD
			—	—	40	$^{\circ}\text{C/W}$	LC5548LD

* MOSFET のチャンネルとケース間の熱抵抗。ケース温度 T_C は捺印面中央部温度で規定

3. ブロックダイアグラム



4. 各端子機能



端子番号	記号	機能
1	S/GND	MOSFET ソース/制御部 GND
2	V _{CC}	制御回路電源入力/過電圧保護信号入力
3	OCP	過電流保護/擬似共振信号入力 /過電圧保護信号入力
4	FB	フィードバック信号入力/過負荷保護信号入力
5	NF	(機能なし*)
6	OVP	過電圧保護信号入力
7	—	(抜きピン)
8	D/ST	MOSFET ドレイン/起動電流入力

* NF (5 番端子) は、動作安定のため安定電位である S/GND パターン (1 番端子電位) へ最短距離で接続

5. 応用回路例

LED 照明用電源回路例

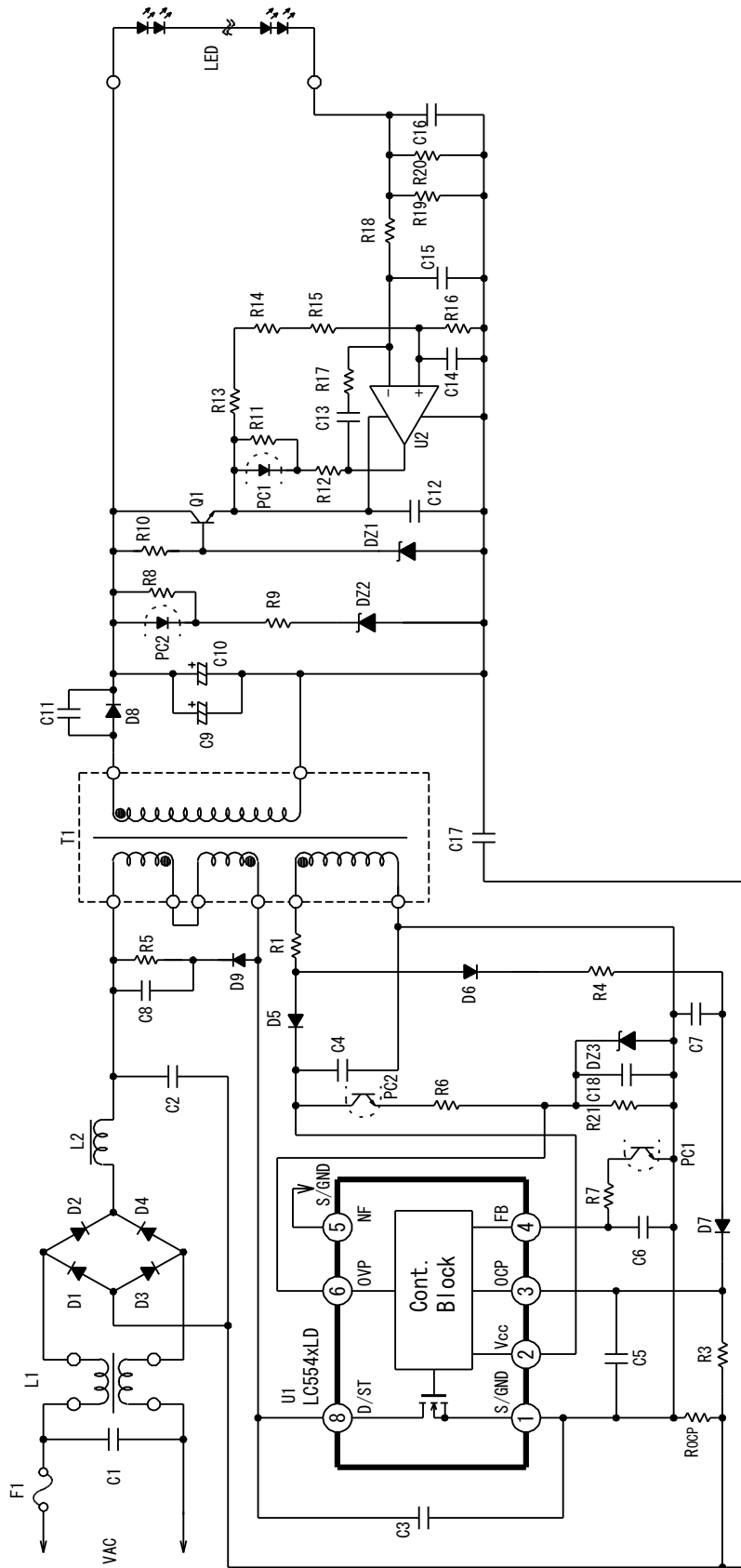
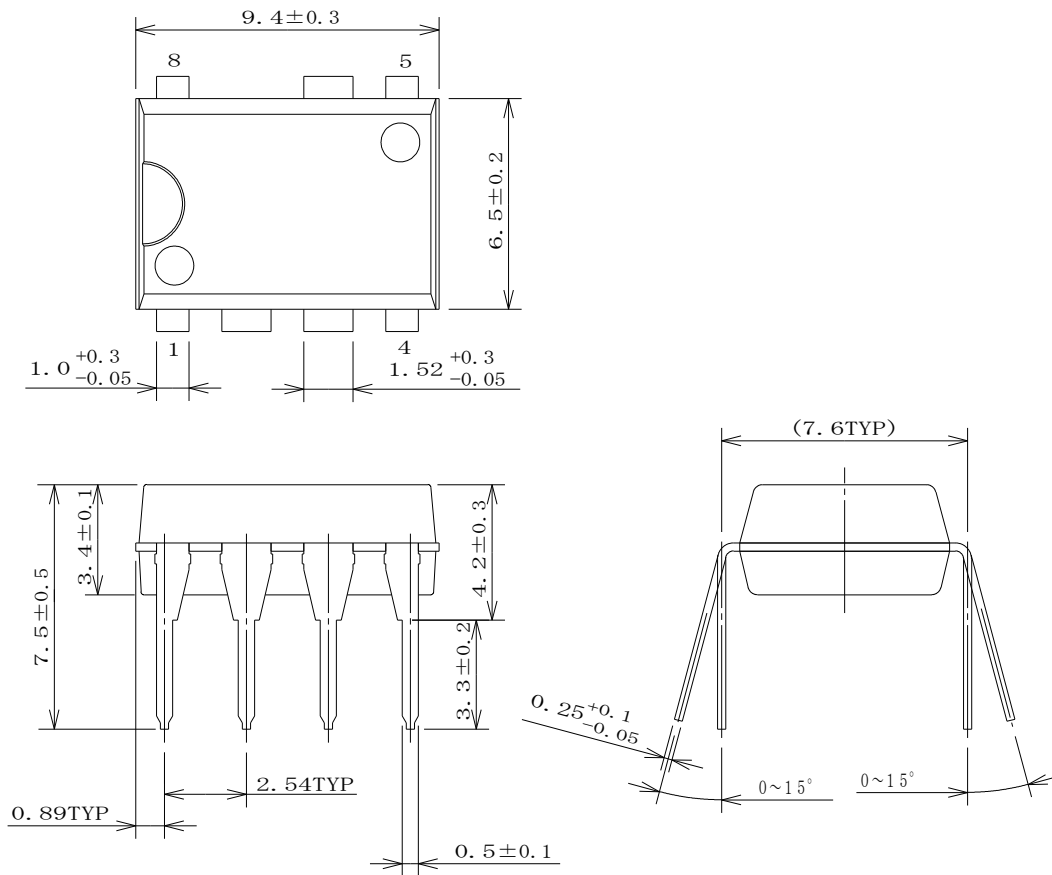


図 5 応用回路例

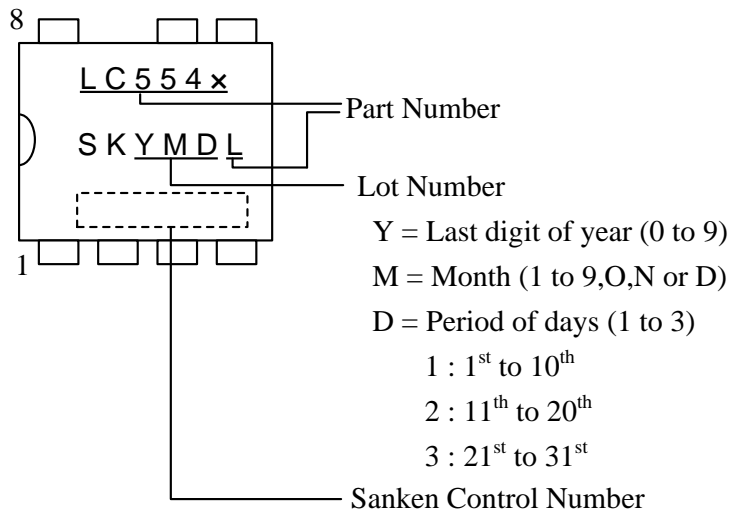
6. 外形寸法
DIP8



NOTES:

- 1) 単位: mm
- 2) Pb フリー品 (RoHS 対応)

7. 捺印仕様



8. 動作説明

- 電流値の極性は、IC を基準としてシンクを“+”、ソースを“-”と規定します。
- 特記なき場合の特性数値は、LC5545LD の仕様に準じ、TYP 値を表記します。

8.1 起動動作

8.1.1 起動時間

図 8-1 に V_{CC} 端子周辺回路を示します。

IC は起動回路を内蔵し、起動回路は D/ST 端子に接続しています。D/ST 端子の電圧が、起動回路動作電圧 V_{STARTUP}= 21V になると起動回路が動作します。

IC 内部で定電流化した起動電流 I_{CC(STARTUP)}= -4.0mA は、V_{CC} 端子に接続したコンデンサ C4 を充電し、V_{CC} 端子電圧が動作開始電圧 V_{CC(ON)}= 15.1V まで上昇すると、IC は動作を開始します。電源起動後、IC 内部で自動的に起動回路が遮断し、起動回路による電力消費はなくなります。

起動時間は、C4 のコンデンサ容量で決まります。C4 は、セラミックコンデンサもしくはフィルムコンデンサを使用し、一般的な電源仕様の場合、0.22μF～22μF 程度になります。

起動時間の概算値は、次式で算出できます。

$$t_{START} \cong C4 \times \frac{V_{CC(ON)} - V_{CC(INT)}}{|I_{CC(STARTUP)}|} \quad \text{-----(1)}$$

ここで、t_{START} : 起動時間 (s)
V_{CC(INT)} : V_{CC} 端子の初期電圧 (V)

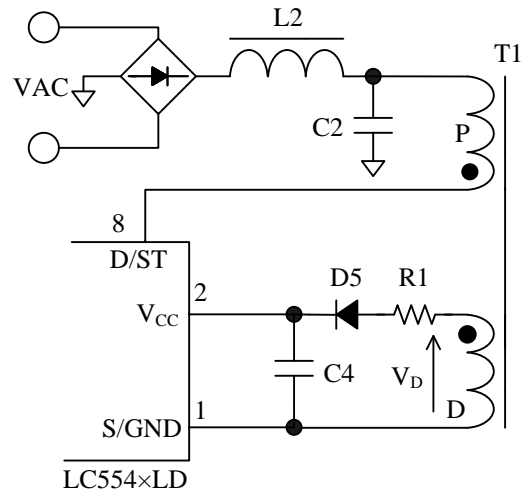


図 8-1 V_{CC} 端子周辺回路

8.1.2 低入力動作禁止回路 (UVLO: Undervoltage Lockout)

図 8-2 に V_{CC} 端子電圧と回路電流 I_{CC} の関係を示します。V_{CC} 端子電圧が V_{CC(ON)}= 15.1V に達すると、制御回路動作を開始し、回路電流が増加します。制御回路動作後、V_{CC} 端子電圧が動作停止電圧 V_{CC(OFF)}= 9.4V に低下すると、低入力時動作禁止 (UVLO: Undervoltage Lockout) 回路により制御回路動作を停止し、再び起動前の状態に戻ります。

定常動作時の V_{CC} 端子電圧は、図 8-1 の補助巻線電圧 V_D を整流平滑した電圧になります。補助巻線 D の巻数は、電源仕様の入出力変動範囲内で、V_{CC} 端子電圧が次式の範囲になるように、調整します。補助巻線電圧 V_D の目安は、20V 程度になります。

$$12.5(V)(V_{CC(BIAS)MAX}) < V_{CC} < 28.5(V)(V_{CC(OVP)MIN}) \quad \text{-----(2)}$$

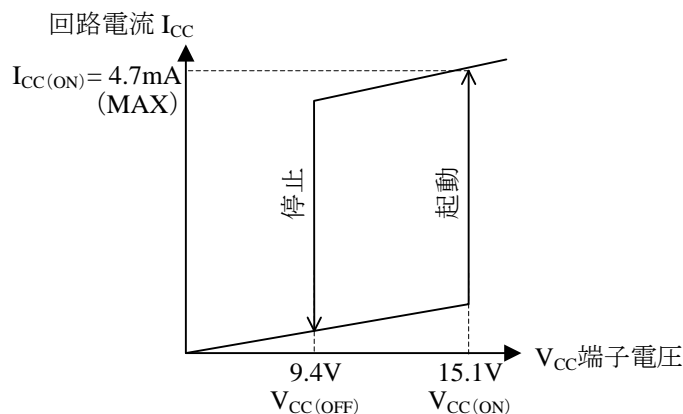


図 8-2 V_{CC} 端子電圧と回路電流 I_{CC}

8.1.3 バイアスアシスト機能

V_{CC} 端子電圧が低下したときは、動作停止電圧 $V_{CC(OFF)} = 9.4V$ になる前に起動電流供給しきい電圧 $V_{CC(BIAS)} = 11.0V$ になると、バイアスアシスト機能が動作します。

バイアスアシスト機能は、 V_{CC} 端子電圧が $V_{CC(BIAS)}$ になると起動回路が起動電流を供給して、 V_{CC} 端子電圧の低下を抑え、 V_{CC} 端子電圧がほぼ一定電圧になるように動作します。

出力電圧が立ち上がる時の V_{CC} 端子電圧は、IC の回路電流の増加による電圧低下と、出力電圧に比例した補助巻線電圧 V_D のバランスで設定電圧まで上昇します。

図 8-3 に電源起動時の V_{CC} 端子電圧波形例を示します。

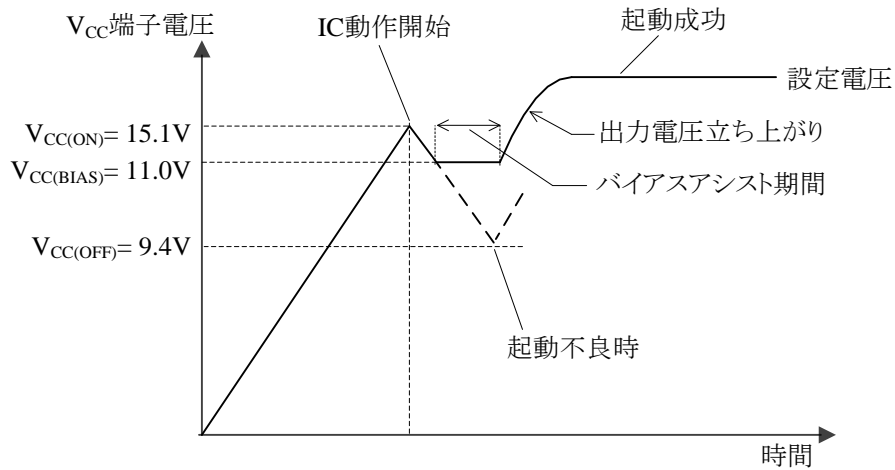


図 8-3 起動時の V_{CC} 端子電圧

バイアスアシスト機能により、 $C4$ は低い容量を使用できます。また出力過電圧時に V_{CC} 端子電圧の上昇が早くなるため、過電圧保護機能の応答時間も短縮できます。

なお、起動不良が起きないように、最終的に実働動作で確認および調整が必要です。

8.1.4 補助巻線

実際の電源回路では、パワーMOSFET がターンオフした瞬間に発生するサージ電圧が、補助巻線 D に誘起し、 $C4$ をピーク充電します。 I_{OUT} の増加により、このサージ電圧が高くなるため、図 8-4 のように 2 次側出力電流 I_{OUT} が増加すると、 V_{CC} 端子電圧は高くなります。

このとき、 V_{CC} 端子電圧が OVP しきい電圧 $V_{CC(OVP)} = 31.5V$ 以上になると、 V_{CC} 端子の過電圧保護機能が動作します。これを防止するには、図 8-5 のように、整流用ダイオード $D5$ と直列に抵抗 $R1$ (数 Ω ~ 数十 Ω) の追加が有効です。出力電流に対する V_{CC} 端子電圧の変化は、使用するトランスの構造により異なるため、実際に使用するトランスに合わせて $R1$ の最適値を調整する必要があります。

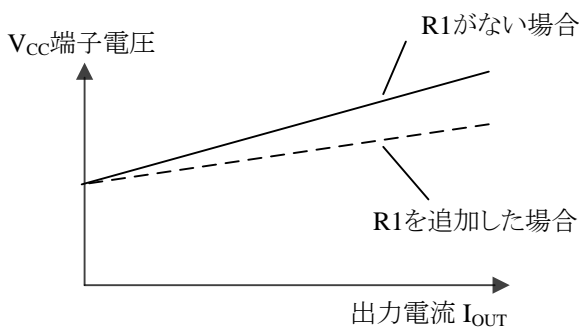


図 8-4 $R1$ による出力電流 I_{OUT} と V_{CC} 端子電圧

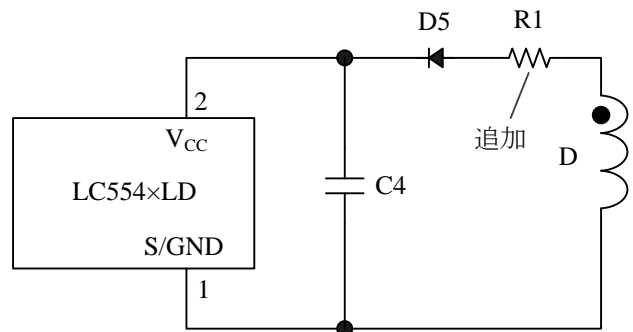


図 8-5 出力電流 I_{OUT} の影響を受けにくい V_{CC} 端子周辺回路

次の場合、出力電流 I_{OUT} に対する V_{CC} 端子電圧の変化率が悪化するため、トランス設計時は、補助巻線 D の巻き位置に注意が必要です。

- トランスの 1 次側と 2 次側の結合が悪く、サージ電圧が高くなる場合 (低出力電圧、大電流負荷仕様など)
- 補助巻線 D と 2 次側出力巻線の結合が悪く、サージ電圧の変動を受けやすい場合

V_{CC} 端子のサージ電圧の影響を低減するため、補助巻線 D の巻き位置を考慮したトランス参考例を、図 8-6 に示します (1 次側巻線、もしくは 2 次側巻線に 3 重絶縁電線を使用し、バリアテープがない場合)。

- 巻線構造例①
 - 補助巻線 D を 1 次側巻線 P1 と P2 から離す構造
 - P1、P2 は 1 次側巻線を 2 分割した巻線
- 巻線構造例②
 - 2 次側安定化出力巻線 S1 と補助巻線 D の結合を良くする構造

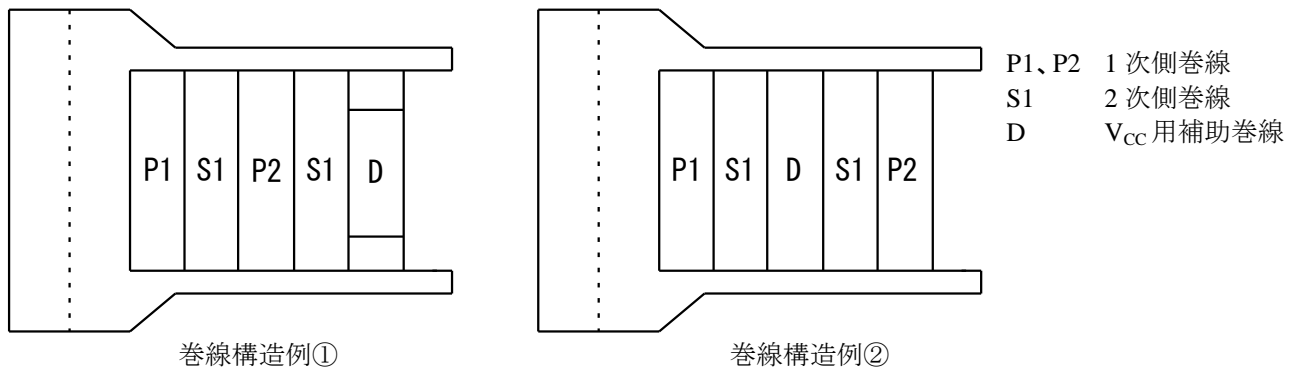


図 8-6 巻線構造例

8.1.5 ソフトスタート機能

図 8-7 に起動時の動作波形を示します。

ソフトスタート機能は、電源起動時のパワーMOSFET、および 2 次側整流ダイオードの電圧・電流ストレスを低減します。図 8-7 のように、ソフトスタートの動作期間は、FB 端子電圧の制御下限電圧 $V_{FB(MIN)} = 0.85V$ に達してから、出力電流を定電流制御するまでの期間で、徐々に出力電力が増加します。

電源起動時は、次の確認、およびその調整が必要です。

- V_{CC} 端子電圧が、動作停止電圧 $V_{CC(OFF)}$ まで低下していないこと
- 過負荷保護機能 (OLP) が動作する前に、出力電流が設定電流まで立ち上がっていること
(このとき、FB 端子電圧が OLP しきい電圧 $V_{FB(OLP)} = 4.5V$ 未満であること)

8.1.6 起動時の動作モード

図 8-7 に起動時の動作モードを示します。

IC 起動開始後、FB 端子電圧が $V_{FB(MIN)} = 0.85V$ になると PWM 動作でスイッチング動作を開始します。PWM 動作周波数 f_{OSC} は、72kHz (LC5546LD は 60kHz) です。

出力電圧が立ち上がるとともに、補助巻線電圧が上昇して OCP 端子のプラス側電圧が増加し、擬似共振動作しきい電圧 $1 V_{BD(TH1)} = 0.24V$ に達すると擬似共振動作 (QR) に切り替わります。図 8-8 に、PWM 動作から擬似共振動作 (QR) モードに切り替わる際の OCP 端子電圧拡大波形を示します (図 8-7 の A 点)。

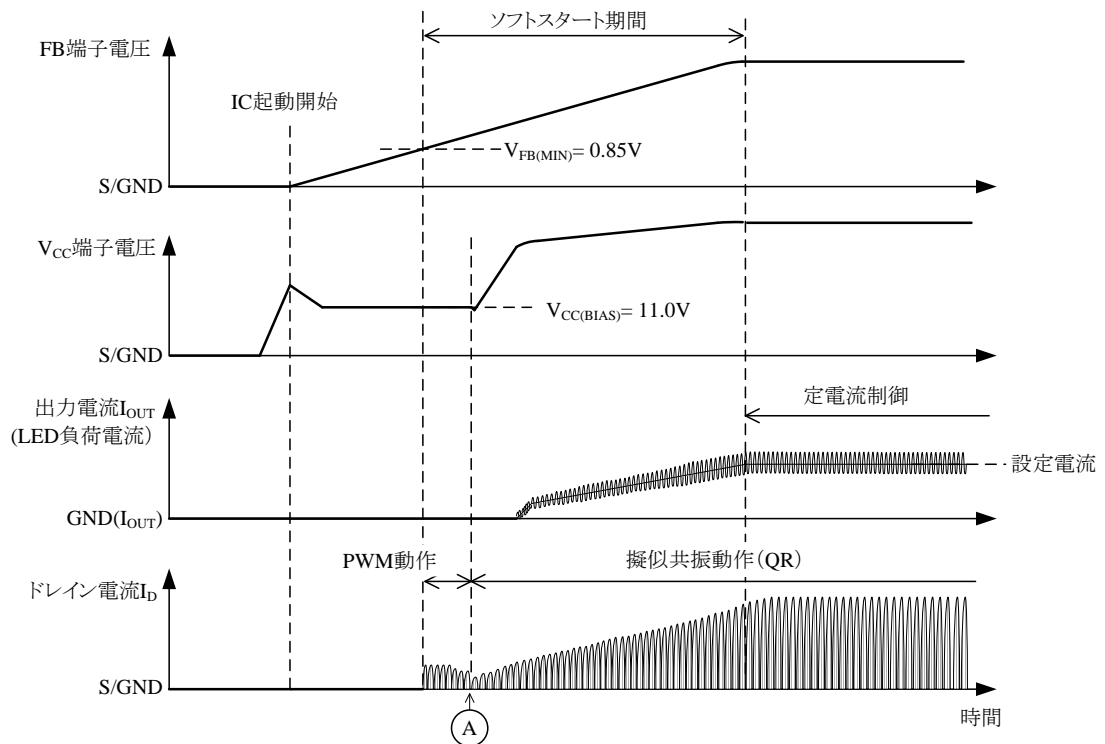


図 8-7 電源起動時の動作モード

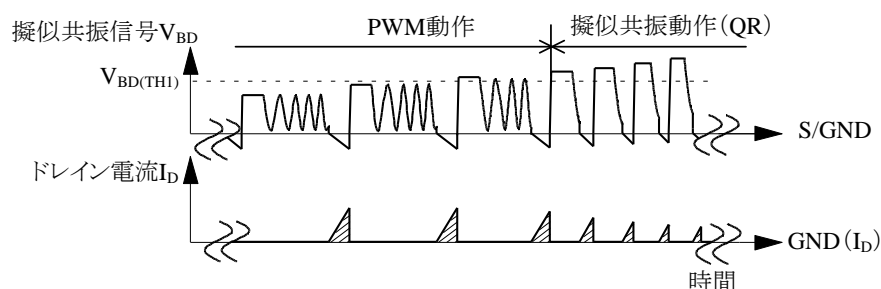


図 8-8 OCP 端子電圧拡大波形(A 点拡大)

8.2 オン幅制御動作

図 8-9 に FB 端子周辺回路、図 8-10 にオン幅制御を示します。

出力負荷に応じてオン幅を制御する電圧制御と平均電流制御により出力制御を行います。

図 8-10 に示すように、本 IC の平均電流制御は、2 次側定電流検出抵抗の電圧降下をオペアンプで比較し、フォトカプラ PC1 を介して、FB 端子で平均化した電圧を作ります。

この平均化した FB 端子電圧と IC 内部発振器 (OSC) 出力を FB コンパレータで比較し、オン幅を制御します。この IC 内部発振器 (OSC) とは、PWM 動作周波数、擬似共振発振、最大オン時間制限などを行う発振回路です。

FB 端子に接続する C6 容量の推奨値は 2.2 μ F 程度です。

出力電流の定電流制御は、負荷に応じて次のように制御します。

- LED 負荷電流が設定電流より減少した場合
負荷電流が設定電流より減少すると、2 次側定電流検出抵抗の電圧降下が小さくなります。これにより、フォトカプラに流れる電流が減少するため、フォトカプラを介した 1 次側フィードバック電流が減少します。この結果、平均化した FB 端子電圧が高くなり、オン幅が広がるため、出力電流は増加します。
- LED 負荷電流が設定電流より増加した場合
負荷電流が設定電流より増加すると、上記と逆の動作になり、2 次側定電流検出抵抗の電圧降下が大きくなります。これにより、フォトカプラに流れる電流が増加するため、1 次側フィードバック電流が増加します。この結果、平均化した FB 端子電圧が低くなり、オン幅が狭くなるため、出力電流は減少します。

図 8-11 に、平均入力電流波形を示します。

平均化した FB 端子電圧は一定になり、 E_{IN} 電圧 (図 5 の C2 電圧) に合わせて Duty を制御するため、平均入力電流が正弦波になります。これにより、高力率を実現できます。

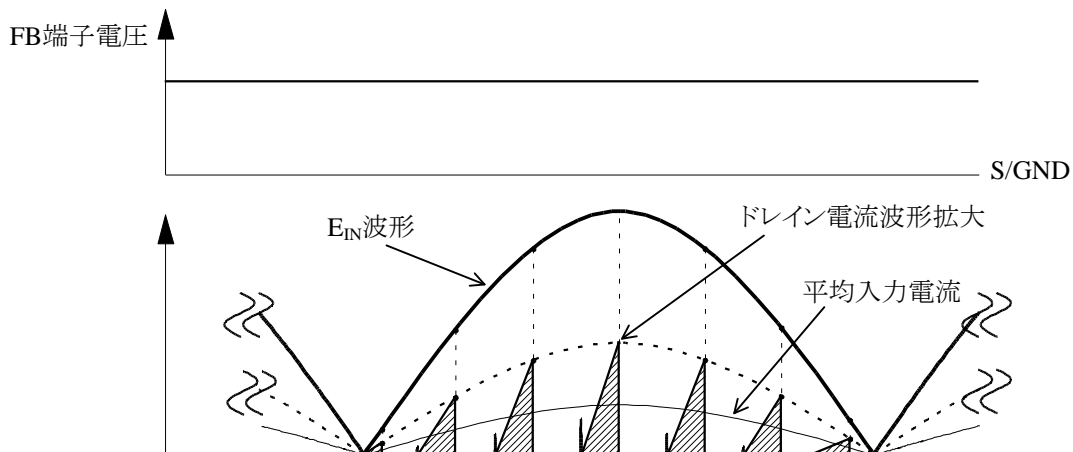


図 8-11 平均入力電流波形

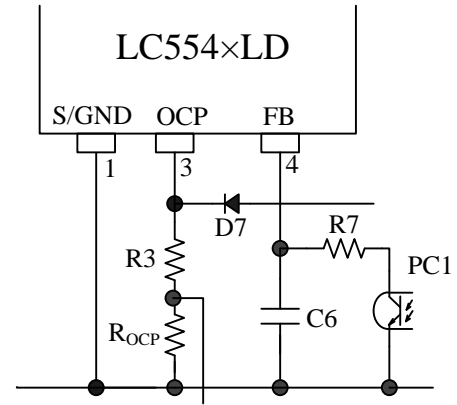


図 8-9 FB 端子周辺回路

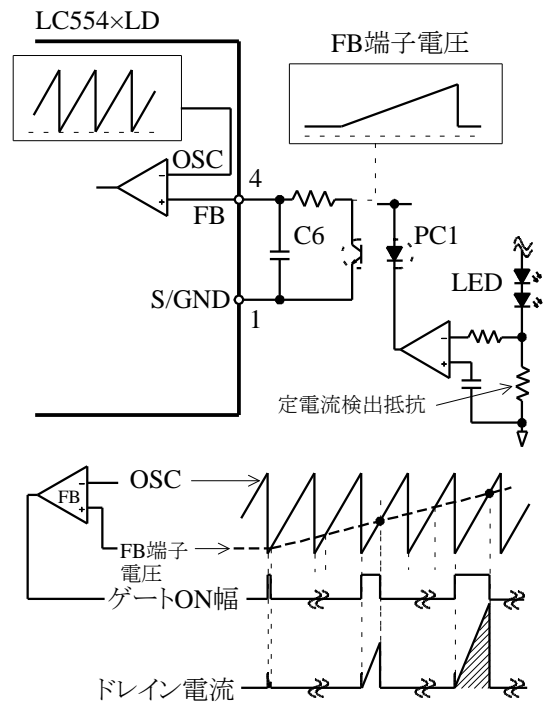


図 8-10 オン幅制御

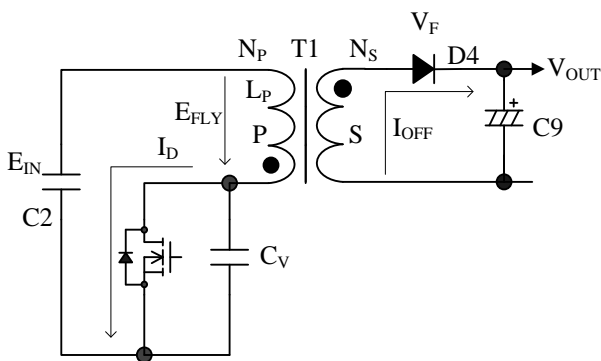
8.3 擬似共振動作とボトムオンタイミング

8.3.1 擬似共振動作

図 8-12 にフライバック方式の回路を示します。フライバック方式とは、パワーMOSFET がターンオフしたときに、トランスに蓄えたエネルギーを 2 次側へ供給する方式です。フライバック方式では、2 次側にエネルギーを放出した後も、パワーMOSFET がオフを継続します。このとき、ドレインとソース間の電圧 V_{DS} は、トランスの 1 次側インダクタンス L_P とドレインとソース間のコンデンサ C_V で決まる周波数で自由振動します。

擬似共振動作とは、この自由振動の期間に、 V_{DS} 電圧波形のボトム点でパワーMOSFET をターンオンする動作です(ボトムオン動作)。図 8-13 に、理想的なボトムオン動作時の V_{DS} 電圧波形を示します。

ボトムオン動作により、スイッチング損失、およびスイッチングノイズが低減し、高効率、低ノイズが実現できます。



E_{IN} : 入力電圧

E_{FLY} : フライバック電圧 $E_{FLY} = \frac{N_P}{N_S} \times (V_{OUT} + V_F)$

N_P : 1 次側巻数

N_S : 2 次側巻数

V_{OUT} : 出力電圧

V_F : 2 次側整流ダイオードの順方向電圧降下

I_D : パワーMOSFET のドレイン電流

I_{OFF} : パワーMOSFET がオフのとき、2 次側整流ダイオードに流れる電流

C_V : 電圧共振コンデンサ

L_P : 1 次側インダクタンス

図 8-12 フライバック方式

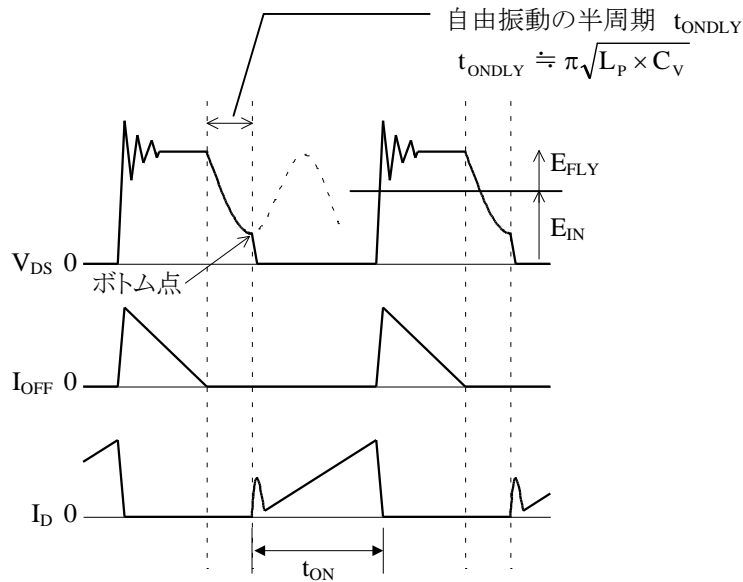


図 8-13 理想的なボトムオン動作
(V_{DS} 電圧波形のボトム点でターンオン)

8.3.2 ボトムオンタイミング(遅延時間)の設定

図 8-14 に OCP 端子周辺回路と補助巻線電圧を示します。

V_{DS} 電圧波形の自由振動開始から、パワーMOSFET をターンオンさせるまでの遅延時間 t_{ONDLY} は、 V_{DS} 波形に同期した補助巻線電圧から作ります。

フライバック期間(パワーMOSFET がオフの期間)は、補助巻線電圧が遅延回路(図 8-14 の D6、R4、C7、D7)を経由して、OCP 端子電圧にプラス電圧を供給します(擬似共振信号 V_{BD})。

パワーMOSFET のターンオフ時に、 V_{BD} が擬似共振動作しきい電圧 1 $V_{BD(TH1)} = 0.24V$ 以上になると、パワーMOSFET はオフ期間を継続します。その後、 V_{BD} が低下し、 V_{BD} が擬似共振動作しきい電圧 2 $V_{BD(TH2)} = 0.16V$ になると、パワーMOSFET がターンオンします。 V_{BD} が $V_{BD(TH2)}$ に達すると、IC 内部で自動的に、擬似共振動作しきい電圧を $V_{BD(TH1)}$ に上げるため、OCP 端子のノイズによる誤動作を防止できます。

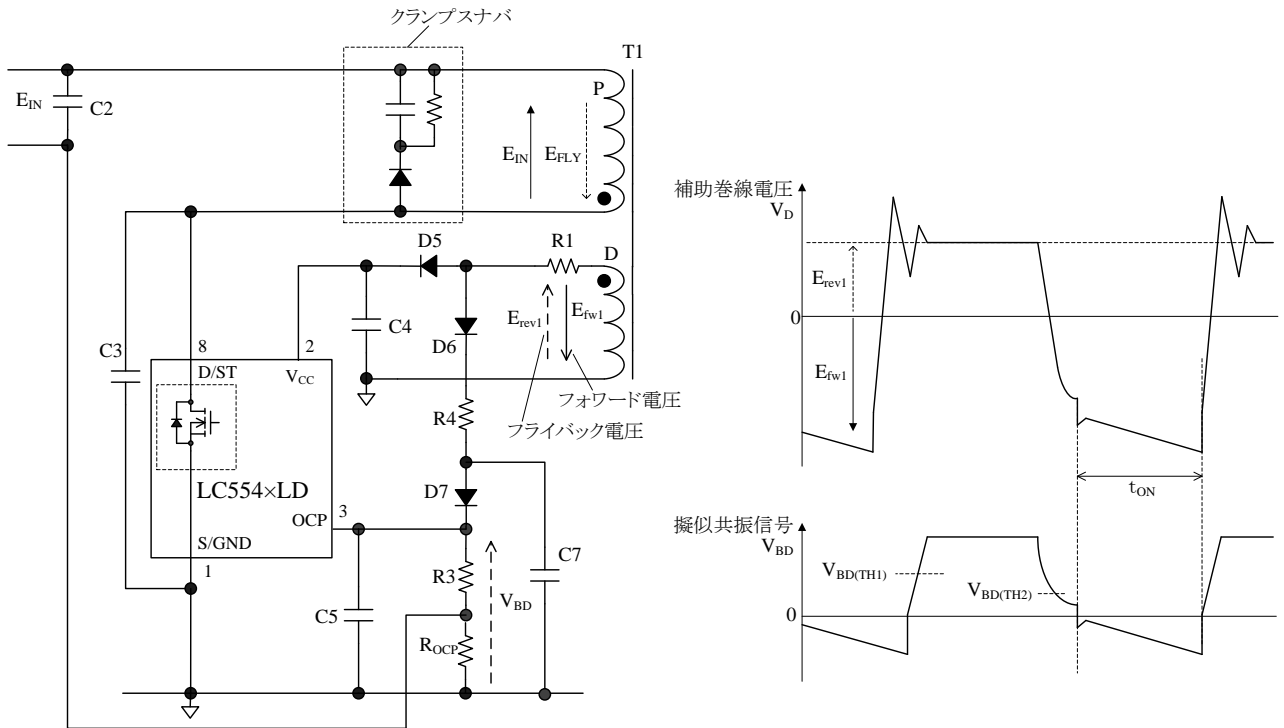


図 8-14 OCP 端子周辺回路と補助巻線電圧

図 8-15 に擬似共振電圧波形を示します。

遅延時間 t_{ONDLY} は、遅延回路の定数で決まるため、 V_{DS} 電圧波形のボトムでターンオンするように、定数を調整します。擬似共振信号のピーク電圧 $V_{\text{BD(PK)}}$ と有効期間 t_{QR} は、電源仕様の入出力変動範囲内において、 R_3 、 R_4 のパラツキを考慮し、擬似共振信号のピーク電圧 $V_{\text{BD(PK)}} = 1.5 \sim 2.0\text{V}$ 、擬似共振信号有効期間 $t_{\text{QR}} \geq 1.2\mu\text{s}$ となるように調整します。

- R_3 の推奨値: $100 \sim 330\Omega$
- C_5 の推奨値: $100\text{pF} \sim 470\text{pF}$

• R_4 の設定

R_4 は、電源仕様の入出力変動範囲における V_{CC} 端子電圧が最も下限になる条件で、 $V_{\text{BD(PK)}} \geq V_{\text{BD(TH1)}}$ となるように調整します。通常動作時は、 V_{CC} 端子電圧が最大になる条件で、 $V_{\text{BD(PK)}} < \text{OVP}$ 動作電圧 $V_{\text{BD(OVP)}} = 2.6\text{V}$ 未満となるよう、確認および調整が必要です。

R_4 を求める算出式は、 $R_{\text{OCP}} \ll R_3$ より R_{OCP} の影響がないとした場合、次式になります。

$$R_4 = \frac{(V_{\text{CC}} - V_{\text{BD(PK)}} - 2 \times V_{\text{F}}) \times R_3}{V_{\text{BD(PK)}}} \quad \text{----- (3)}$$

例として電源仕様範囲の V_{CC} 端子電圧下限値を 16V 、 $R_3 = 220\Omega$ 、 $V_{\text{BD(PK)}} = 1.5\text{V}$ 、 D_6 と D_7 の順方向電圧降下 $V_{\text{F}} = 0.8\text{V}$ とした場合、 $R_4 \approx 1.89\text{k}\Omega$ となります。したがって、 $E12$ 系列の抵抗では $1.8\text{k}\Omega$ になります。

有効期間 t_{QR} が確保できない場合は、以下の調整を行います。

- R_3 の値を大きくして、 $V_{\text{BD(PK)}}$ を高くする
- R_4 の値を小さくして、 $V_{\text{BD(PK)}}$ を高くする
- 電圧共振コンデンサ C_3 の容量を増やして、自由振動周期を長くする
(C_3 の容量を増やす場合、パワー-MOSFET のターンオン時のスイッチング損失が増加するため、IC の発熱の確認が必要です)

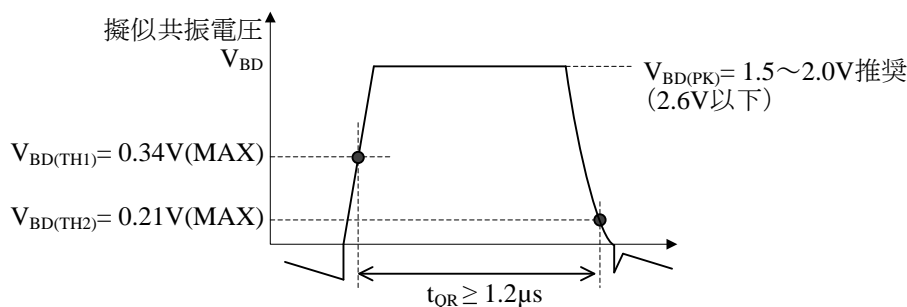


図 8-15 擬似共振信号の有効期間

• C_7 の設定

パワー-MOSFET をボトムオンにさせる遅延時間 t_{ONDLY} の調整は、 C_7 で行います。 C_7 は、電源入力電圧上限、出力負荷最大の条件で、MOSFET のドレインとソース間の電圧 V_{DS} 、擬似共振信号 V_{BD} 、ドレイン電流 I_{D} の実働波形を観測し、理想的なボトムオン (図 8-13 参照) になるよう、次のように調整します。

このとき、 V_{DS} 波形の振幅が最大になる部分 ($V_{\text{DS(PEAK)}}$) の波形を観測します。

- $V_{\text{DS(PEAK)}}$ 部のターンオンが、ボトム点より早い場合 (図 8-16)
初期定数時の C_7 容量のボトム点を確認し、ターンオンが V_{DS} のボトム点と一致するように、 C_7 の容量を少しずつ増やしながら調整します。
- $V_{\text{DS(PEAK)}}$ 部のターンオンが、ボトム点より遅い場合 (図 8-17)
初期定数時のボトム点を確認し、ターンオンが V_{DS} のボトム点と一致するように、 C_7 の容量を少しずつ減らしながら調整します。

C_7 の初期定数は、 1000pF 程度が目安になります。

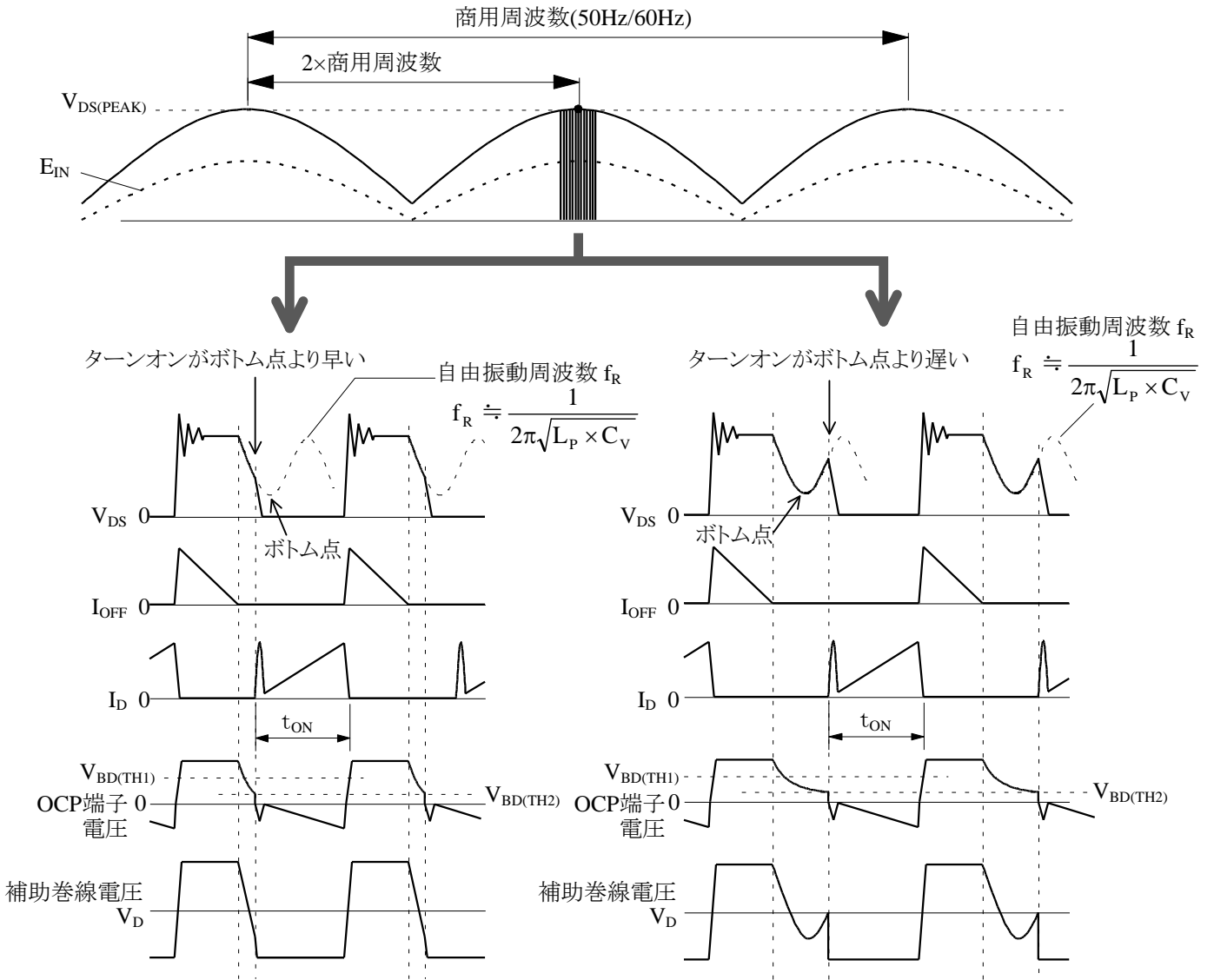


図 8-16 ターンオンが V_{DS} 波形のボトム点より早い場合

図 8-17 ターンオンが V_{DS} 波形のボトム点より遅い場合

8.3.3 BD ブランキング時間

図 8-18 に OCP 端子電圧の正常波形と、トランスの 1 次側と 2 次側巻線の結合が悪いときの波形を示します。

出力負荷が小さい仕様など、1 次側巻線と 2 次側出力巻線の巻数比 (N_p/N_s) が、極端に大きい場合は、トランスの結合が悪くなります。また、リーケージインダクタンスが大きい場合は、パワー MOSFET がターンオフする際に、補助巻線を介して OCP 端子電圧にもサージ電圧が発生する場合があります。

OCP 端子は、BD ブランキング時間 250ns (MAX) を設けているので、この期間に擬似共振信号を検出しません。しかし、サージ電圧の発生時間が BD ブランキング時間より長くなると、IC は擬似共振信号の入力と認識し、パワー MOSFET が高周波でスイッチングする場合があります。この高周波動作により、パワー MOSFET の損失が過大になり、チャンネル温度を超えると、パワー MOSFET はダメージを受けます。

このような高周波動作が生じた場合は、次の調整が必要です。

- 図 8-14 の C5 を OCP 端子と S/GND 端子の近くに接続する
- OCP 端子と S/GND 端子間のパターンループを大電流パターンと離す
- 1 次側巻線と補助巻線の結合が低くなる巻き方にする
- クランプスナバの定数調整を行う

なお、OCP 端子の動作波形を確認するプローブは、正確にサージ電圧を測定するため、OCP 端子と S/GND 端子の近くに接続します。

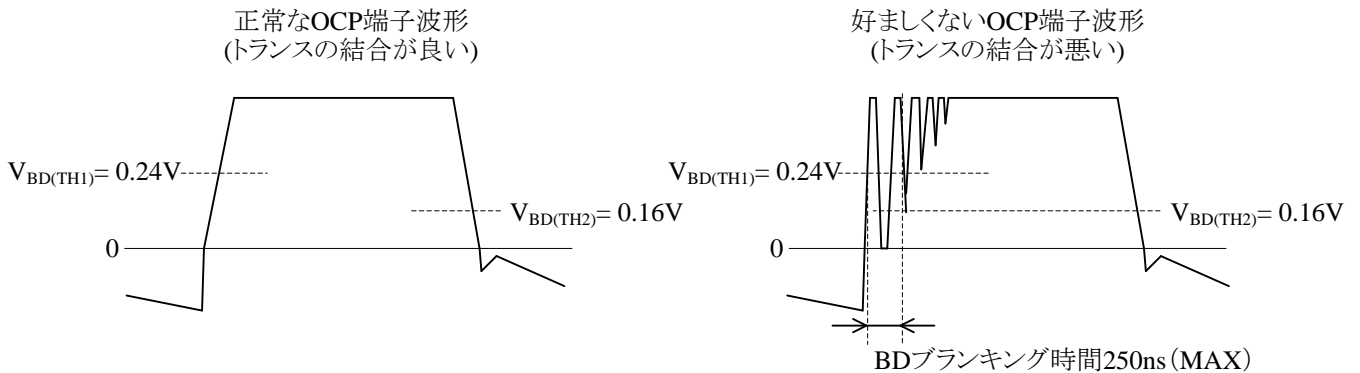


図 8-18 トランスの結合具合による OCP 端子電圧波形

8.4 過電圧保護機能 (OVP)

過電圧保護機能 (OVP) は、 V_{CC} 端子、OCP 端子、OVP 端子の 3 種類あります。

OVP が動作すると、ラッチモードでスイッチング動作を停止します。スイッチング動作が停止すると、 V_{CC} 端子電圧は下降し始め、 $V_{CC(BIAS)} = 11.0V$ まで低下すると、バイアスアシスト機能が動作します。バイアスアシスト機能が動作すると、起動電流を V_{CC} 端子に供給して、動作停止電源電圧 $V_{CC(OFF)} = 9.4V$ まで低下することを防ぎ、ラッチ状態を保持します。

ラッチ状態の解除は、電源電圧をオフし、 V_{CC} 端子電圧を $V_{CC(OFF)}$ 以下に下げることで行います。

8.4.1 V_{CC} 端子過電圧保護機能 (V_{CC_OVP})

図 8-19 に V_{CC_OVP} 機能動作時の動作波形を示します。

V_{CC} 端子に、 V_{CC} 端子 OVP しきい電圧 $V_{CC(OVP)} = 31.5V$ 以上の電圧を印加すると、 V_{CC_OVP} 機能が動作し、ラッチモードでスイッチング動作を停止します。

V_{CC} 端子電圧は出力電圧に比例するため、LED 負荷オープン時などの 2 次側過電圧を検出できます。なお、 V_{CC_OVP} 機能動作時の 2 次側出力電圧 $V_{OUT(OVP)}$ は、次式で概算できます。

$$V_{OUT(OVP)} = \frac{\text{通常動作時出力電圧 } V_{OUT}}{\text{通常動作時 } V_{CC} \text{ 端子電圧}} \times 31.5(V) \quad \text{----- (4)}$$

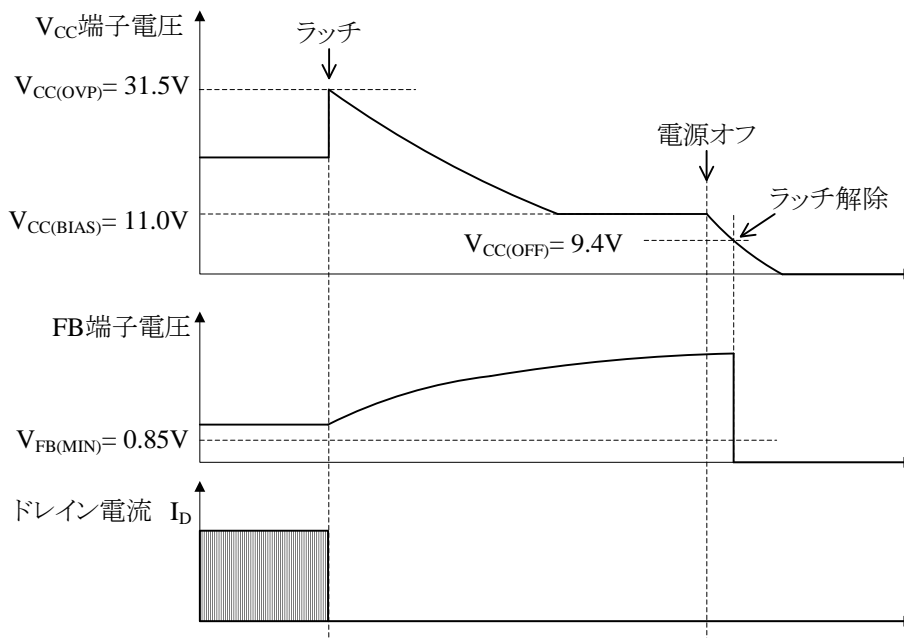


図 8-19 V_{CC_OVP} 機能動作時の波形

8.4.2 OCP 端子過電圧保護機能(OCP_OVP)

図 8-20 に OCP_OVP 機能動作時の波形を示します。

OCP 端子と S/GND 端子間に、OCP 端子 OVP しきい電圧 $V_{BD(OVP)} = 2.6V$ 以上、絶対最大定格 5V 未満の電圧を印加すると、OCP_OVP 機能が動作し、ラッチモードでスイッチングを停止します。

この機能は、擬似共振信号 V_{BD} の設定が不適切な場合や、1 次側と 2 次側のトランスの結合が悪く、2 次側の LED 負荷電流が増えた場合などに動作します。

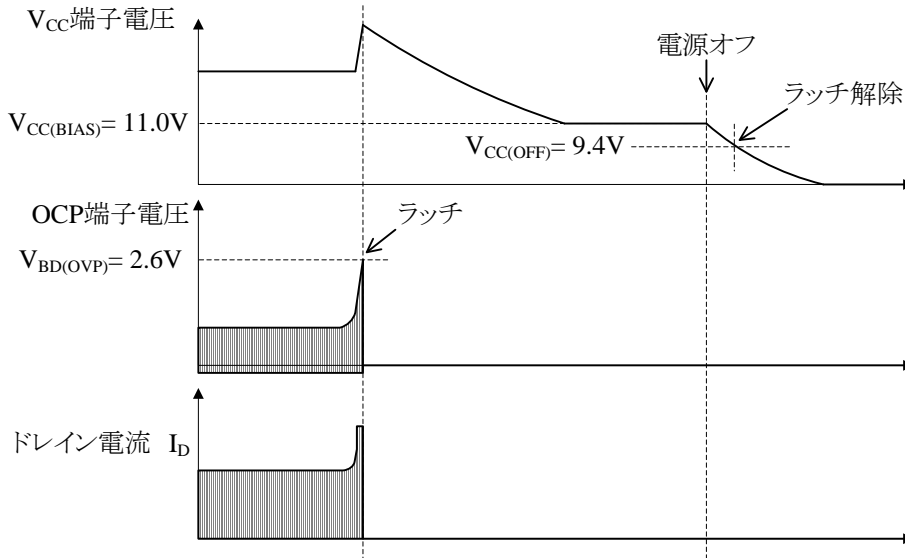


図 8-20 OCP_OVP 機能動作時の波形

8.4.3 OVP 端子過電圧保護機能(OVP_OVP)

図 8-21 に OVP_OVP 機能動作時の波形を示します。

OVP 端子に、OVP 端子 OVP しきい電圧 $V_{OVP(OVP)} = 2.0V$ 以上、絶対最大定格 5V 未満の電圧を印加すると、OVP_OVP 機能が動作し、ラッチモードでスイッチングを停止します。

この機能は、直列接続した LED 負荷オープンなどのアブノーマル時に、2 次側過電圧を、図 5 のフォトカプラ PC2 を介して検出し、動作します。

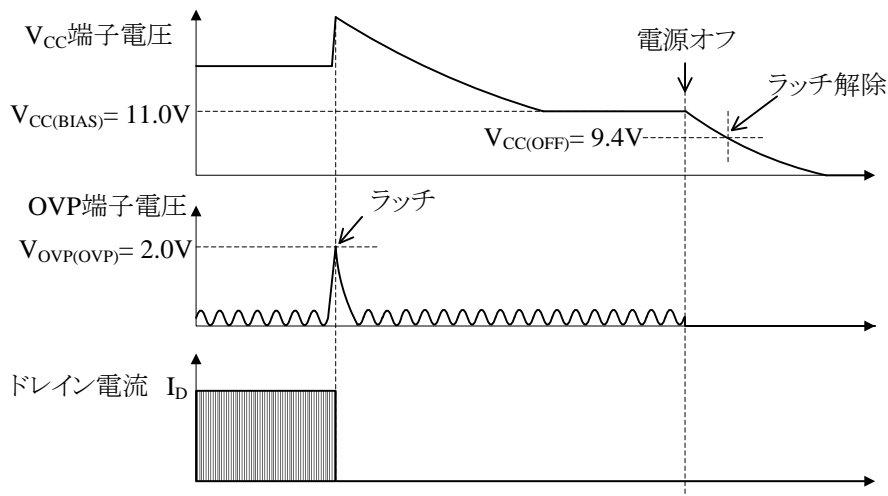


図 8-21 OVP_OVP 機能動作時の波形

8.5 過負荷保護機能 (OLP)

過負荷保護 (OLP) 状態とは、負過電流が増大し、OCF 動作によりドレイン電流のピーク値を制限している状態です。

FB 端子周辺回路図を図 8-22 に、過負荷保護機能 (OLP) が動作したときの各部の波形を図 8-23 に示します。

過負荷状態になると、出力電圧が低下するため、 V_{CC} 端子電圧が低下します。 V_{CC} 端子電圧が起動電流供給しきい電圧 $V_{CC(BIAS)} = 11.0V$ になると、バイアスアシスト機能が動作し、 V_{CC} 端子電圧の低下を抑えます。

また、同時に、出力電圧の低下により2次側のエラーアンプの出力がなくなり、エラーアンプ PC1 がカットオフします。これにより、フィードバック電流は、FB 端子に接続している C6 を充電するため、FB 端子電圧が上昇します。FB 端子電圧が OLP しきい電圧 $V_{FB(OLP)} = 4.5V$ に達すると、8.4 項の過電圧保護機能 (OVP) 同様、ラッチモードでスイッチング動作を停止します。

ラッチ状態の解除は、電源電圧をオフし、 V_{CC} 端子電圧を $V_{CC(OFF)}$ 以下に下げることで行います。

一般的に、FB 端子のコンデンサ C6 の容量は、 $1\mu F \sim 4.7\mu F$ 程度が目安になります。C6 の容量が小さすぎると、入力電源を停止して再起動する際に OLP が動作する場合があります。最終的に実働動作で確認し、C6 の容量を調整します。

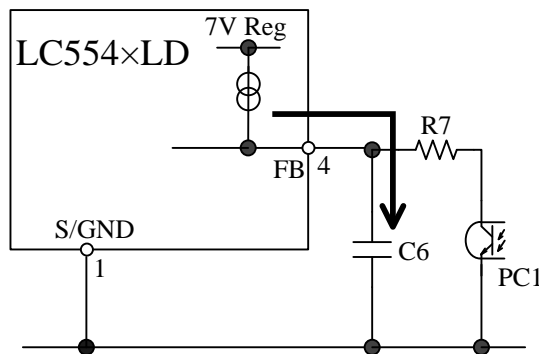


図 8-22 FB 端子周辺回路図

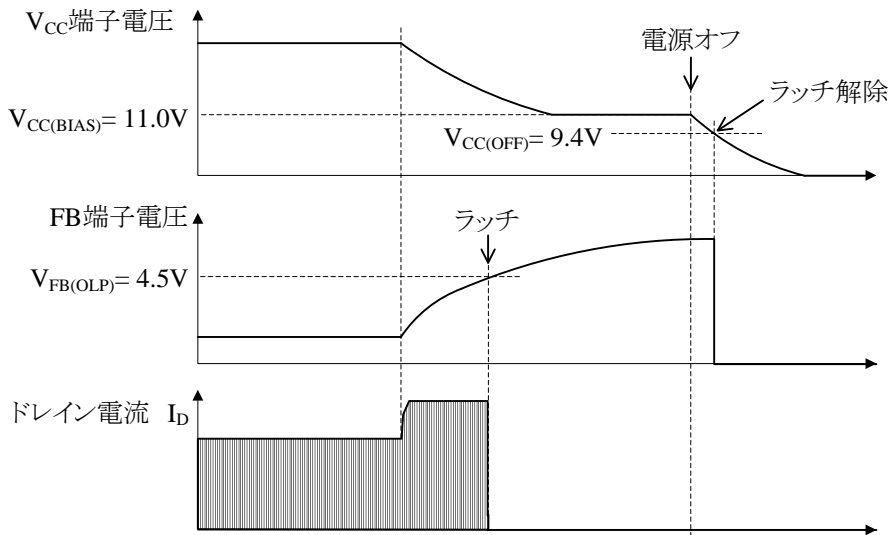


図 8-23 OLP 動作時の波形

8.6 過電流保護機能 (OCP)

過電流保護機能 (OCP) は、パワー MOSFET のドレイン電流ピーク値を、パルス・バイ・パルス方式で検出し、電力制限します。

8.6.1 OCP の検出方法と、リーディング・エッジ・ブランキング機能

パワー MOSFET のドレイン電流は、図 8-24 のように OCP 端子と S/GND 端子間の電流検出抵抗 R_{OCP} で検出します。この検出電圧 V_{ROCP} を、 $R3$ を介して、OCP 端子に入力します。

V_{ROCP} が次式に達すると、パワー MOSFET がターンオフします。

$$V_{ROCP} = -(|V_{OCP}| + R3 \times |I_{OCP}|) \quad \text{----- (5)}$$

ここで、 V_{OCP} : 過電流検出しきい電圧 (-0.6V)

$R3$: $R3$ の抵抗値

I_{OCP} : OCP 端子流出電流 (-40 μ A)

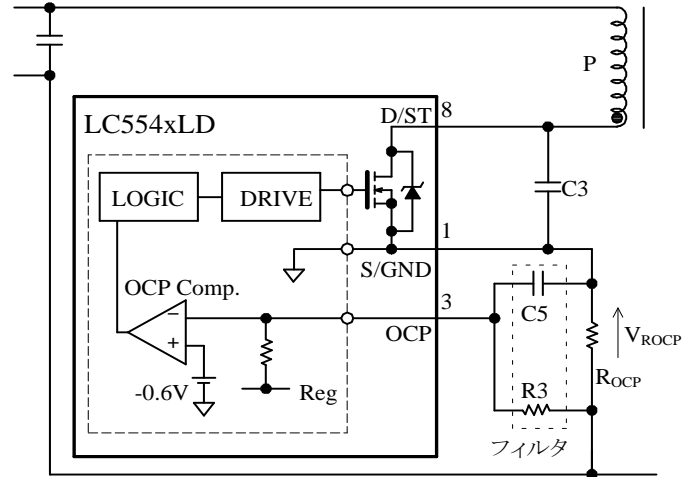


図 8-24 マイナス検出 OCP 回路

OCP 端子には、誤動作を防止するため、フィルタを挿入します。

- $R3$ の設定
内部抵抗のバラツキの影響を小さくするために、100~330 Ω 程度に設定します。
- $C5$ の設定
 $C5$ は、温度による容量変化の少ないものを使用し、100pF~470pF 程度を目安に設定します。この容量が大きすぎると、OCP の応答が遅くなるため、電源起動時などの過渡状態時に、ドレイン電流ピークが増える場合があります。

OCP 端子の過電流検出は、電流ピーク検出のため、パワー MOSFET がターンオンする際に生じるサージ電圧に OCP が応答し、パワー MOSFET がオフする場合があります。

この現象を防ぐため、リーディング・エッジ・ブランキング機能を内蔵しています。ターンオン時のサージ電圧に応答しないよう、パワー MOSFET がオンした瞬間からリーディング・エッジ・ブランキング時間 $t_{ON(LEB)} = 600\text{ns}$ を設けています。

ここで、図 8-25 のように、OCP 端子電圧に生じるターンオン時のサージ電圧幅は、 $t_{ON(LEB)}$ より短くなるように調整します。

このサージ電圧幅が $t_{ON(LEB)}$ 以上になった場合は、次の検討を実施し、サージ電圧値やサージ幅を下げる必要があります。

- ターンオンタイミングが、ボトム点に合っていない場合は、 V_{DS} 電圧波形のボトム点へ合わせる
- 電圧共振コンデンサ $C_V(C3)$ 容量や 2 次側整流ダイオードのスナバのコンデンサ容量を下げる

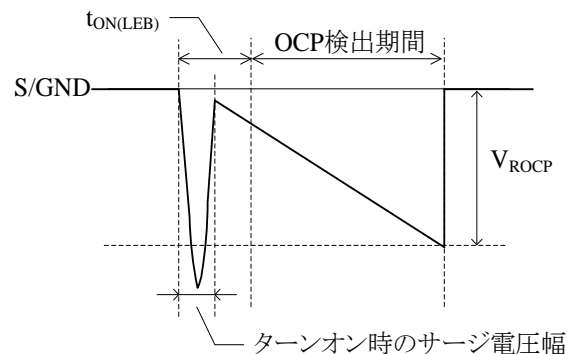


図 8-25 OCP 端子電圧 (ドレイン電流を R_{OCP} で電圧変換した波形)

8.6.2 過電流(OCP)入力補正機能

過電流入力補正機能により、電源入力電圧に応じて過電流検出しきい電圧 V_{OCP} を補正できます。擬似共振型コンバータをユニバーサル入力(AC85V~AC265V)で使用する場合、出力電力を一定とすると、電源入力電圧が高いほど動作周波数が上がるため、ドレイン電流のピーク値が低くなります。ここで、過電流検出しきい電圧を一定とし、最大負荷を考慮して調整した場合、図 8-26 の“OCP 入力補正なし”のように、過電流保護動作点における出力電流 $I_{OUT(OCP)}$ は、電源入力電圧が高いほど増加します。

電源入力電圧範囲の上限において、 $I_{OUT(OCP)}$ を抑える場合は、OCP 入力電圧補正回路(D_{X1} 、 DZ_{X1} 、 R_{X1})を追加します(図 8-27 参照)。

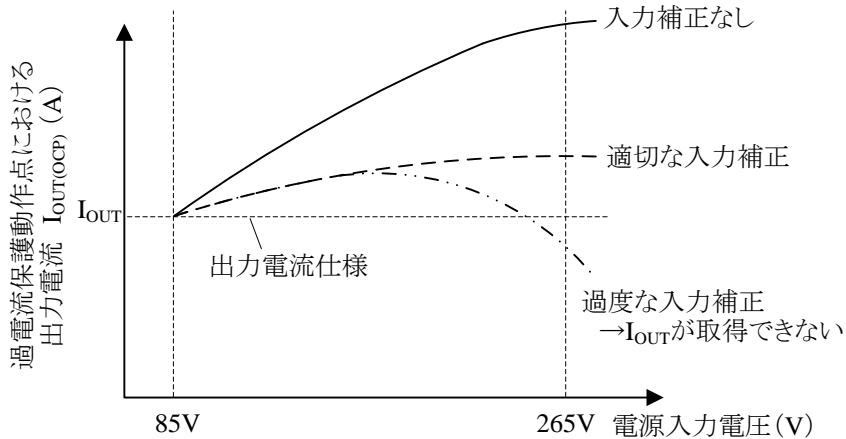


図 8-26 OCP 入力補正機能あり/なしの場合の入力電圧と過電流保護動作時出力電流特性

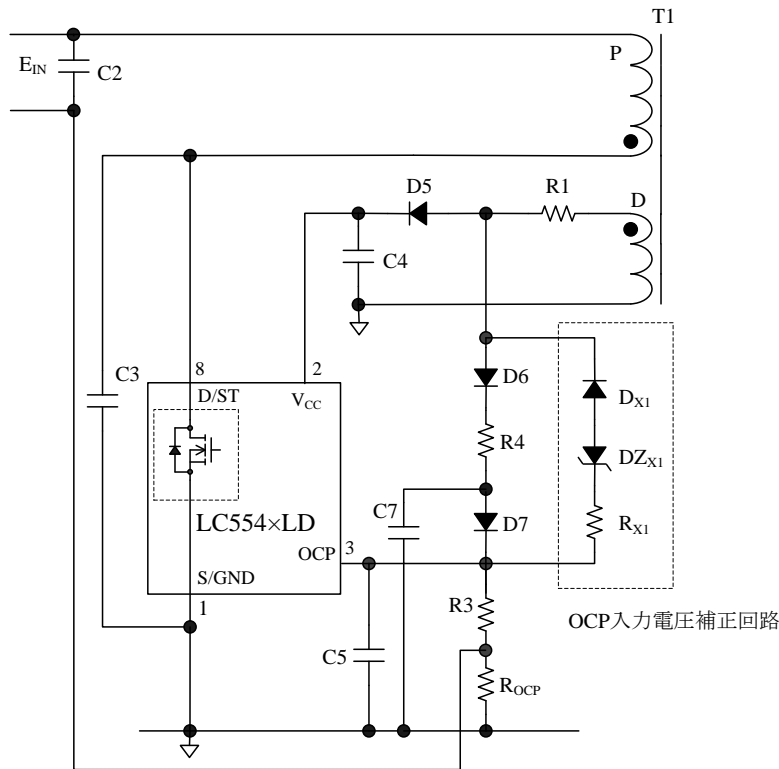


図 8-27 外付け OCP 入力電圧補正回路

図 8-28 に OCP 入力電圧補正回路、図 8-29 に電源入力電圧に対する E_{fw1} 、 E_{fw2} 電圧を示します。過電流検出しきい電圧の入力補正量は、入力補正電流 I と抵抗 (R_{X1} 、 $R3$ 、 R_{OCP}) の定数で決まります。入力補正電流 I は、次式になります。

$$I = \frac{E_{fw1} - V_{ZX1} - V_{FX1}}{R_{X1} + R3 + R_{OCP}} \quad \text{-----}(6)$$

- ここで、 I : 入力補正電流
 E_{fw1} : 入力電圧に比例した補助巻線 D のフォワード電圧
 V_{FX1} : 整流ダイオード D_{X1} の順方向電圧
 V_{ZX1} : ツェナーダイオード DZ_{X1} のツェナー電圧

OCP 入力電圧補正後の過電流検出しきい電圧 V_{ROCP}' は、次式になります。

$$V_{ROCP}' = -(|V_{OCP}| + |R3 \times I_{OCP}| - R3 \times I) \quad \text{-----}(7)$$

- ここで、 I : 入力補正電流
 $R3$: $R3$ の抵抗値
 V_{OCP} : 過電流検出しきい電圧 ($-0.60V$)
 I_{OCP} : OCP 端子流出電流 ($-40\mu A$)

入力電圧 (E_{IN}) が高くなると、入力補正電流 I による電圧降下 ($R3 \times I$) が大きくなるので、入力補正量も大きくなり、 V_{ROCP}' の絶対値は小さくなります。

OCP 入力電圧の補正開始電圧は、ツェナーダイオード DZ_{X1} のツェナー電圧 V_{ZX1} で設定します。 V_{ZX1} は、OCP 入力電圧の補正開始時の E_{fw1} と同じ電圧に設定します。

V_{ROCP}' は、電源入力電圧範囲の上限と下限で $I_{OUT(OCP)}$ の差を少なくし、電源入力電圧の上限における $I_{OUT(OCP)}$ が、図 8-26 の“適切な入力補正”のように、設定電流 I_{OUT} 以上に調整します。

OCP 端子の電圧は、絶対最大定格 ($-2.0V \sim +5.0V$) 以内になるよう、電源入力電圧の上限において、サージ電圧も含めた確認および調整が必要です。

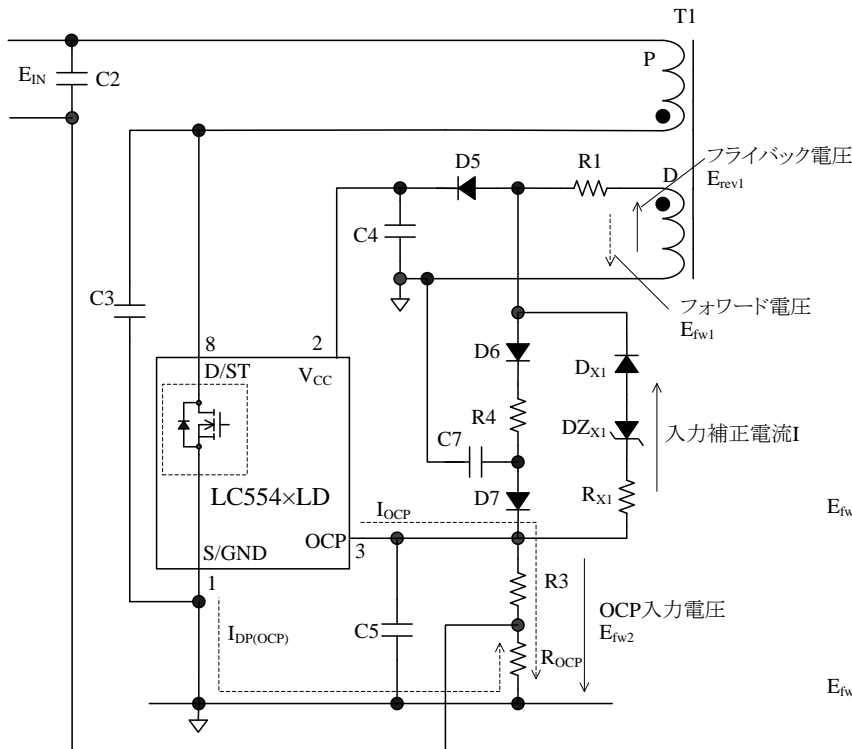


図 8-28 OCP 入力電圧補正回路

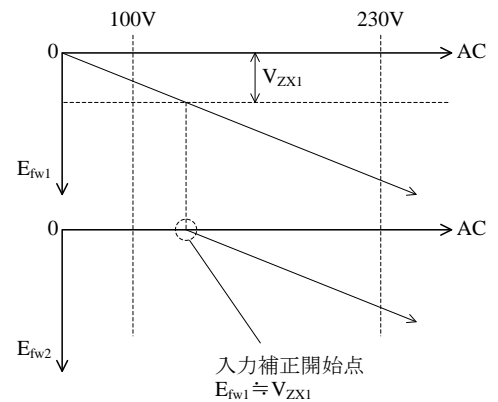


図 8-29 電源入力電圧に対する E_{fw1} 、 E_{fw2} 電圧

8.6.3 OCP しきい電圧の計算(入力補正回路あり/なしの場合)

OCP 入力電圧補正回路を接続しない場合の過電流検出しきい電圧 V_{ROCP} は、次式になります。

図 8-30 のように、S/GND 端子電圧に対する V_{ROCP} の電圧降下が、 V_{OCP} と R3 の電圧降下 $R3 \times I_{OCP}$ の加算値になると、OCP 動作をします。

$$V_{ROCP} = - | R_{OCP} \times I_{DP(OCP)} | = - (| V_{OCP} | + R3 \times | I_{OCP} |) \quad \text{----- (8)}$$

- ここで、
 V_{ROCP} : OCP 入力補正回路を接続しない場合の、過電流検出しきい電圧
 $I_{DP(OCP)}$: OCP 動作時のドレイン電流ピーク
 V_{OCP} : 過電流検出しきい電圧 (-0.6V)
 I_{OCP} : OCP 端子流出電流 (-40μA)

OCP 入力電圧補正回路を接続した場合の過電流検出しきい電圧 V_{ROCP}' は、次式になります。

図 8-31 のように、S/GND 端子電圧に対する V_{ROCP}' の電圧降下が、 V_{OCP} と R3 の電圧降下 $R3 \times I_{OCP}$ と、 $R3 \times I$ の加算値になると、OCP 動作をします。

$$V_{ROCP}' = - | R_{OCP} \times I_{DP(OCP)'} | = - (| V_{OCP} | + | R3 \times I_{OCP} | - R3 \times I) \quad \text{----- (9)}$$

- ここで、
 V_{ROCP}' : OCP 入力補正回路を接続した場合の過電流検出しきい電圧
 $I_{DP(OCP)'}$: OCP 入力補正回路を接続した場合の OCP 動作時のドレイン電流ピーク
 V_{OCP} : 過電流検出しきい電圧 (-0.6V)
 I_{OCP} : OCP 端子流出電流 (-40μA)
 I : 入力補正電流

このように、OCP 入力電圧補正回路の追加で過電流検出しきい電圧を変えて、出力電力を抑えます。

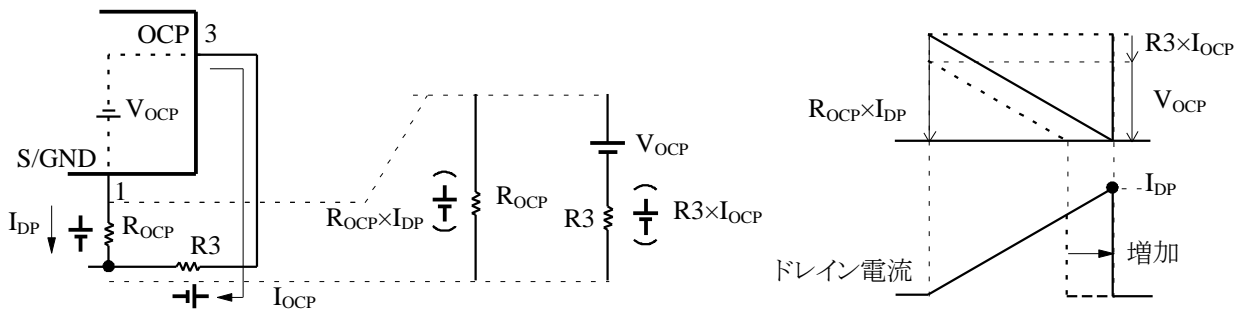


図 8-30 OCP 入力補正なし

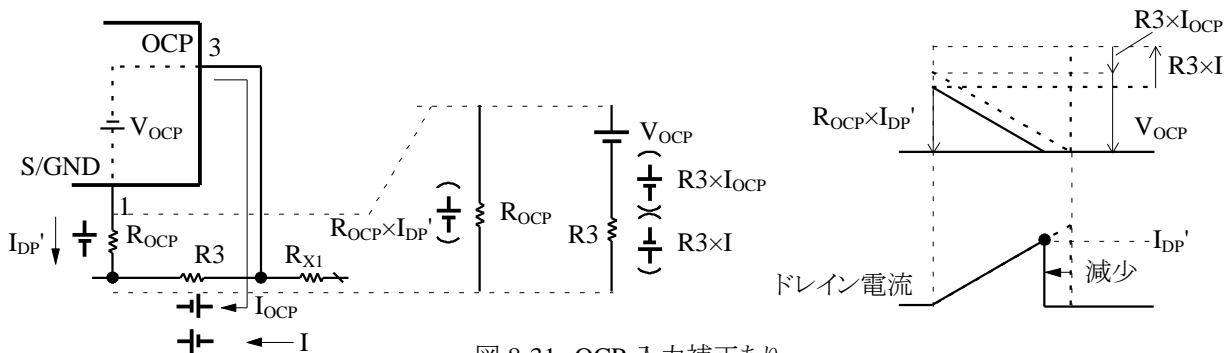


図 8-31 OCP 入力補正あり

8.6.4 OCP 入力補正回路の定数の計算式

- I_{DP} : パワーMOSFET のドレイン電流ピーク
 V_{FX1} : 整流ダイオード D_{X1} の順方向電圧
 V_{ZX1} : ツェナーダイオード DZ_{X1} のツェナー電圧
 V_{OCP} : 過電流検出しきい電圧 $V_{OCP} = -0.6V$
 I_{OCP} : OCP 端子流出電流 $I_{OCP} = -40\mu A$
 I : 入力補正電流
 その他、抵抗値などの定数記号は、図 8-28 参照。

OCP 入力電圧の補正をしない場合、OCP 動作時のドレイン電流ピーク $I_{DP(OCP)}$ は、図 8-30 より、次式になります。このとき、 $I_{DP(OCP)}$ は、電源入力電圧の下限における、OCP 入力補正なし時の過電流検出しきい電圧で制限する、ドレイン電流と同じになります。

$$R_{OCP} \times |I_{DP(OCP)}| = |V_{OCP}| + R3 \times |I_{OCP}|$$

$$\therefore |I_{DP(OCP)}| = \frac{|V_{OCP}| + R3 \times |I_{OCP}|}{R_{OCP}} \quad \text{----- (10)}$$

OCP 入力電圧の補正をした場合、OCP 動作時のドレイン電流ピーク $I_{DP(OCP)'}$ は、図 8-31 より、次式になります。

$$R_{OCP} \times |I_{DP(OCP)' }| = |V_{OCP}| + R3 \times |I_{OCP}| - R3 \times I$$

$$\therefore |I_{DP(OCP)' }| = \frac{|V_{OCP}| + R3 \times (|I_{OCP}| - I)}{R_{OCP}} \quad \text{----- (11)}$$

電源入力電圧の上限における $I_{DP(OCP)'}$ は、図 8-26 の“適切な入力補正”の出力電流になるときのドレイン電流値に設定します。

入力補正電流 I は、式(10)、式(11)より、次式になります。

$$I = (|I_{DP(OCP)}| - |I_{DP(OCP)' }|) \times \frac{R_{OCP}}{R3} \quad \text{----- (12)}$$

また、電源入力電圧上限の $C2$ ピーク電圧 $E_{IN(PK)MAX}$ によるフォワード電圧 E_{fw1} は、次式になります。

$$E_{fw1} = \frac{N_D \times E_{IN(PK)MAX}}{N_P} \quad \text{----- (13)}$$

ここで、電源入力電圧上限時に入力補正電流 I を流せるような設定とすると、入力補正電流 I は、次式になります。

$$I = \frac{E_{fw1} - V_{ZX1} - V_{FX1}}{R_{X1} + R3 + R_{OCP}} \quad \text{----- (14)}$$

ここで、 $R3 \ll R_{X1}$ 、 $R_{OCP} \ll R_{X1}$ なので、 R_{X1} は次式になります。

$$R_{X1} = \frac{E_{fw1} - V_{ZX1} - V_{FX1}}{I} \quad \text{----- (15)}$$

これに式(13)を代入した R_{X1} を求める式は、次式になります。

$$R_{X1} = \frac{\frac{N_D \times E_{IN(PK)MAX}}{N_P} - (V_{ZX1} + V_{FX1})}{I} \quad \text{----- (16)}$$

8.6.5 ユニバーサル入力電圧仕様の OCP 入力補正定数設定例(参考)

入力電圧がユニバーサル仕様(AC85V~AC265V)の場合、OCP 入力電圧補正回路(DZ_{X1}、R_{X1})の定数は、実働動作で確認しながら、以下のように設定します。

- ① OCP 入力電圧の補正開始電圧を仮設定します。
補正開始電圧 V_{IN(OCP_ST)}は、電源入力電圧 AC100V~AC130V 程度で仮設定します。
今回は、V_{IN(OCP_ST)}= AC120V に仮設定します。
- ② 回路の部品定数(参考)は以下のように設定します。

項目	定数	備考
E _{IN}	AC85V~AC265V	電源入力電圧
P _{OUT}	40W	出力電力
N _P	40T	トランスの巻数(1次側)
N _D	6T	トランスの巻数(補助巻線)
R _{OCP}	0.2Ω	OCP 検出抵抗値
R ₃	220Ω	OCP 端子フィルタ抵抗値
V _{FX1}	0.8V	D _{X1} の順方向電圧降下

- ③ 電源入力電圧下限(AC85V)で、OCP 動作時のドレイン電流 I_{DP(OCP)}を測定します。
- ④ 電源入力電圧上限(AC265V)のドレイン電流 I_{DP(OCP)'}は、電源入力電圧上限(AC265V)時に、出力電流 I_{OUT(OCP)}が図 8-26 の“適切な入力補正”の出力電流になるときのドレイン電流を測定します。
- ⑤ ②の回路定数(参考)および③、④の結果より、OCP 入力電圧補正回路の部品定数を算出します。

• D_{ZX1} の設定

V_{IN(OCP_ST)}= AC120V と設定すると、補助巻線のフォワード電圧 E_{fw1}は、式(13)より、

$$E_{fw1} = \frac{N_D}{N_P} \times E_{IN(PK)MAX} = \frac{N_D}{N_P} \times V_{IN(OCP_ST)} \times \sqrt{2} = \frac{6(T)}{40(T)} \times 120(VAC) \times \sqrt{2} = 25.5V$$

本設定例では、ツェナーダイオード DZ_{X1}のツェナー電圧 V_{ZX1}は、27V を選定します。

• 入力補正電流 I の計算

③、④の結果が、それぞれ I_{DP(OCP)}= 3.0A、I_{DP(OCP)'}= 1.9A とすると、式(12)より、

$$I = (|I_{DP(OCP)}| - |I_{DP(OCP)' }|) \times \frac{R_{OCP}}{R_3} = (3.0(A) - 1.9(A)) \times \frac{0.2(\Omega)}{220(\Omega)} = 1mA$$

• R_{X1} の設定

式(16)より、

$$R_{X1} = \frac{\frac{N_D \times E_{IN(PK)MAX}}{N_P} - (D_{ZX1} + V_{FX1})}{I} = \frac{\frac{6(T) \times 265(VAC) \times \sqrt{2}}{40(T)} - (27(V) + 0.8(V))}{1(mA)} = 28.4k\Omega$$

よって、R_{X1}は、E12 系列より 27kΩ になります。

- ⑥ ⑤で設定した定数で実働動作確認を行い、電源入力電圧範囲すべてにおいて、OCP 動作時の出力電流 I_{OUT(OCP)}が図 8-26 の“適切な入力補正”のようになることを確認します。必要に応じて OCP 入力電圧の補正開始電圧 V_{IN(OCP_ST)}を変更し、D_{ZX1}、R_{X1}の定数を再調整します。

8.7 過熱保護機能 (TSD)

IC の制御回路部の温度が、熱保護動作温度 $T_{j(TSD)} = 135^{\circ}\text{C}(\text{MIN})$ に達すると、8.4 項の過電圧保護機能 (OVP) 同様、ラッチモードでスイッチング動作を停止します。

ラッチ状態の解除は、電源入力電圧をオフし、 V_{CC} 端子電圧を $V_{CC(OFF)}$ 以下に下げることで行います。

8.8 最大オン時間制限機能

電源入力電圧が低い状態や、電源入力電圧オン/オフ時などの過渡状態では、パワーMOSFET のオン時間を、最大 ON 時間 $t_{ON(MAX)} = 9.3\mu\text{s}$ (LC5546LD は $11.2\mu\text{s}$) に制限します (図 8-32 参照)。これにより、トランスの音鳴りを抑制し、パワーMOSFET および 2 次側整流ダイオードなどの部品ストレスを低減します。

電源設計時に、電源入力電圧下限、負荷最大の条件で、パワーMOSFET のオン時間が $t_{ON(MAX)}$ 未満である確認が必要です。

電源入力電圧下限、負荷最大の条件で、 $t_{ON(MAX)}$ 以上になるトランスを使用した場合、電源入力電圧下限で、パワーMOSFET のオン時間が $t_{ON(MAX)}$ 以上にならないため、出力電力が低くなります。この場合、以下を考慮してトランスを再設計します。

- トランスのインダクタンス L_p を下げてスイッチング周波数を上げオン時間を短くする
- 1 次側と 2 次側の巻数比 N_p/N_s を小さくして ON Duty を小さくする

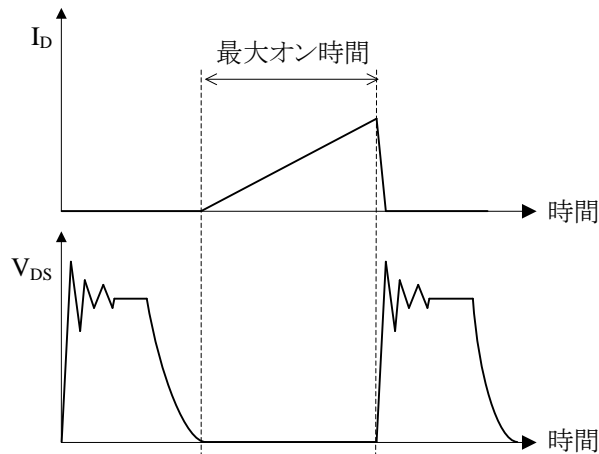


図 8-32 最大オン時間の確認

9. 設計上の注意点

9.1 外付け部品

各部品は使用条件に適合したものを使用します。

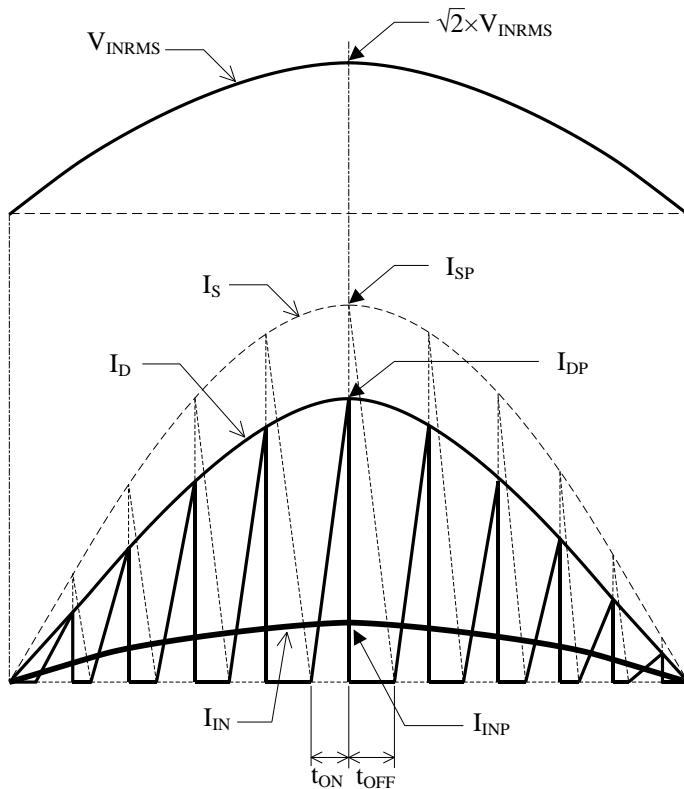
- 出力の平滑用電解コンデンサ
出力の平滑用電解コンデンサは、リップル電流・電圧・温度上昇に対し、適宜設計マージンを設定します。
電解コンデンサは、スイッチング電源用の許容リップル電流が高い、低インピーダンスタイプのものを使用します。
- トランス類
トランス類は銅損・鉄損による温度上昇に対し、適宜設計マージンを設定します。
スイッチング電流は高周波成分を含むため、表皮効果が影響する場合があります。このためトランスに使用する巻線の線径は、動作電流の実効値を考慮し、電流密度が $3\sim 4\text{A}/\text{mm}^2$ 前後を目安に選定します。表皮効果の影響などで、さらに温度対策が必要な場合は、巻線表面積を増加させるため、次を検討します。
 - 巻線の本数を増やす
 - リッツ線を使用する
 - 線径を太くする
- 電流検出用抵抗 R_{OCP}
 R_{OCP} には高周波スイッチング電流が流れるので、内部インダクタンスの大きなものを使用すると、誤動作の原因になります。 R_{OCP} は、内部インダクタンスが小さく、かつ、サージ耐量の大きなものを使用します。

9.2 トランス設計

平均電流制御において、電源入力電圧が正弦波の場合の理想的な波形を図 9-1 に示します。

平均電流制御は、商用周波数の正弦波電源入力電圧 V_{IN} に対し、FB 端子電圧を一定電圧に制御します。そのため、ドレイン電流ピーク I_{DP} の包絡線 (I_{DP} をつなぐ曲線)、および I_{DP} を平均した入力電流 I_{IN} は、電源入力電圧と相似な正弦波の波形になります。

なお、FB 端子電圧が一定になるように、この端子に接続する C6 容量や 2 次側電流検出抵抗の定数を調整します。



- V_{INRMS} : 正弦波電源入力電圧の実効値
- I_{IN} : 入力電流
- I_{INP} : 入力電流のピーク
- I_{D} : パワーMOSFETドレイン電流
- I_{DP} : パワーMOSFETドレイン電流のピーク
- I_{S} : 2次側整流ダイオードの順方向電流
- I_{SP} : 2次側整流ダイオードの順方向電流のピーク

図 9-1 理想的な電流波形

トランスの設計は、RCC 方式 (Ringing Choke Converter: 自励式フライバックコンバータ) の基本式をベースに用います。ただし、擬似共振動作により、ターンオンのタイミングを遅延するため、Duty が変化します。また、入力コンデンサレスのため、トランスの印加電圧は商用周波数の正弦波電源入力電圧 V_{IN} になります。

そこで、RCC 方式の基本式に、擬似共振遅延時間分の Duty 補正を加え、これを正弦波電源入力電圧 V_{IN} に変換した計算式を用います。

擬似共振遅延時間を考慮し、正弦波電源入力電圧を印加した場合の 1 次側インダクタンス L_P' は、次式になります。

$$L_P' = \frac{(V_{INRMS(MIN)} \times D_{ON})^2}{\left(\sqrt{\frac{2 \times P_{OUT} \times f_{S(MIN)}}{\eta}} + V_{INRMS(MIN)} \times D_{ON} \times f_{S(MIN)} \times \pi \sqrt{C_V} \right)^2} \quad \text{----- (17)}$$

ここで、 $V_{INRMS(MIN)}$: 正弦波電源入力電圧下限時の実効値
 P_{OUT} : 最大出力電力 $P_{OUT} = V_{OUT} \times I_{OUT}$
 ここで、 V_{OUT} : 出力電圧、 I_{OUT} : 最大出力負荷電流
 $f_{S(MIN)}$: 正弦波電源入力電圧の波高値部の周波数 (最低動作周波数)
 η : 電源効率 $\eta = 80 \sim 90\%$
 C_V : 電圧共振コンデンサ (C3)。一般的に 47pF~470pF が目安
 D_{ON} : 正弦波電源入力電圧下限時の擬似共振遅延時間分を補正していない最大オン Duty

$$D_{ON} = \frac{E_{FLY}}{\sqrt{2} \times V_{INRMS(MIN)} + E_{FLY}}$$

E_{FLY} : フライバック電圧

$$E_{FLY} = \frac{N_P}{N_S} \times (V_{OUT} + V_F)$$

ここで、 N_P : 1 次側巻数

N_S : 2 次側巻数

V_F : 2 次側整流ダイオード (D8) の順方向電圧降下 $V_F \cong 0.7V$

E_{FLY} は、パワー MOSFET の耐圧、サージ電圧を考慮して決定。

本 IC のパワー MOSFET の耐圧は 650V なので、ユニバーサル入力仕様で使用した場合、一般的に $E_{FLY} = 100 \sim 150V$ 程度が目安。

また、

擬似共振遅延時間 t_{ONDLY} は、次式になります。

$$t_{ONDLY} = \pi \sqrt{L_P' \times C_V} \quad \text{----- (18)}$$

擬似共振遅延時間 t_{ONDLY} を考慮し、Duty 補正後の最大オン Duty を D_{ON}' とすると、次式になります。

$$D_{ON}' = (1 - f_{S(MIN)} \times t_{ONDLY}) \times D_{ON} \quad \text{----- (19)}$$

正弦波電源入力電圧下限時の入力電流実効値 $I_{INRSM(MAX)}$ は、次式になります。

$$I_{INRSM(MAX)} = \frac{P_{OUT}}{\eta \times V_{INRMS(MIN)}} \quad \text{----- (20)}$$

擬似共振遅延時間 t_{ONDLY} を考慮したドレイン電流ピーク $I_{DP(DLY)}$ は、次式になります。

$$I_{DP(DLY)} = \frac{2\sqrt{2} \times P_{OUT}}{\eta \times D_{ON}' \times V_{INRMS(MIN)}} \quad \text{----- (21)}$$

トランスに使用するフェライトコアの AL-value 値は、1 次側巻線 N_P とドレイン電流ピーク $I_{DP(DLY)}$ から求まる NI-Limit (AT) ($= N_P \times I_{DP(DLY)}$) の値を考慮し、磁気飽和を生じない AL-value 値を選定します。

NI-Limit と AL-value の関係を満足するフェライトコアを選ぶときは、温度などのバラツキに対する設計マージンを考慮し、算出した NI-Limit 値がコアデータの NI-Limit に対し、磁気飽和マージン 30% 程度低い、図 9-2 の NI-Limit vs. AL-value 特性曲線内(斜線)設定を推奨します。

$$NI-Limit \leq N_P \times I_{DP(DLY)} \times 130\% \quad \text{----- (22)}$$

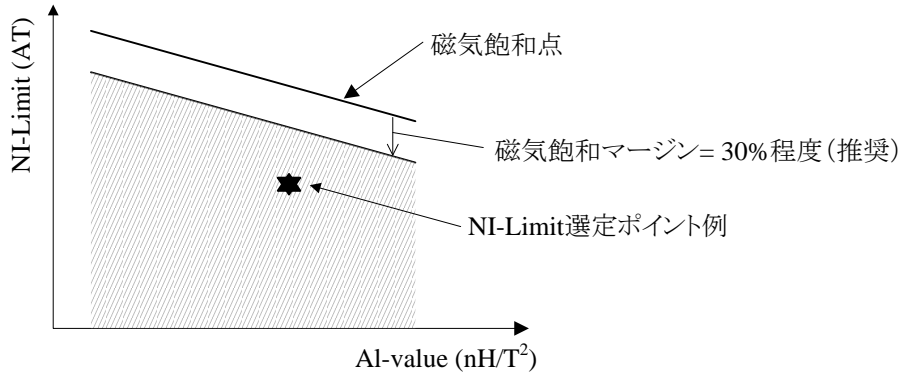


図 9-2 コアの NI-Limit vs. AL-value 特性例

1 次側巻線 N_P 、2 次側巻線 N_S 、 V_{CC} 補助巻線 N_D は、次式より求めます。

$$N_P = \sqrt{\frac{L_P'}{AL-value}} \quad \text{----- (23)}$$

$$N_S = \frac{V_{OUT} + V_F}{E_{FLY}} \times N_P \quad \text{----- (24)}$$

$$N_D = \frac{V_{CC}}{V_{OUT} + V_F} \times N_S \quad \text{----- (25)}$$

9.3 パターン設計

パターン配線および実装条件によって、誤動作・ノイズ・損失などに大きな影響が現れます、このため配線の引回し、部品配置には十分な注意が必要です。

図 9-3 のように高周波電流がループを作る部分は、ラインパターンを“太く”、部品間の配線を“短く”、ループ内面積が極力小さくなるようにして、ラインインピーダンスを下げたパターン設計を行います。

また、アースラインは輻射ノイズに大きな影響を与えるため、極力“太く”、“短く”配線します。

スイッチング電源は、高周波、高電圧の電流経路が存在するので、安全規格面を考慮した部品配置、パターン距離が必要です。

パワーMOSFET の ON 抵抗 $R_{DS(ON)}$ は、正の温度係数のため、熱設計に注意します。

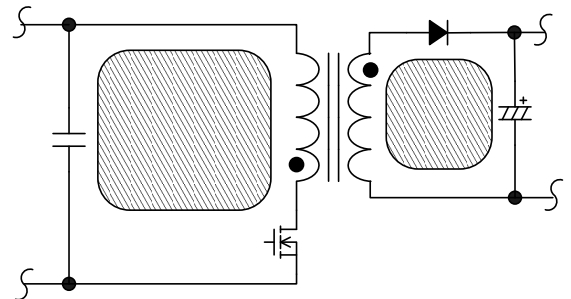


図 9-3 高周波ループ(斜線部分)

IC 周辺回路の接続例を図 9-4 に示します。

● IC 周辺回路

(1) S/GND 端子回り 1 (S/GND 端子～R_{OCP}～C2～T1 (P 巻線)～D/ST 端子)

このパターンは、スイッチング電流が流れる主回路パターンのため、極力“太く”、“短く”配線します。

入力コンデンサ C2 は、高周波電流ループのインピーダンスを下げるため、トランスもしくは IC の近くに接続します。

(2) S/GND 端子回り 2 (S/GND 端子～C4 (−側)～T1 (D 巻線)～R1～D5～C4 (+側)～V_{CC} 端子)

このパターンは、IC の電源供給用パターンのため、極力“太く”、“短く”配線します。

IC とコンデンサ C4 の距離が離れている場合は、V_{CC} 端子と S/GND 端子の近くに、セラミックコンデンサまたはフィルムコンデンサ (0.1μF～1.0μF 程度) を追加します。

(3) 電流検出用抵抗 R_{OCP} 周り

R_{OCP} は、S/GND 端子の近くに配置します。

パターンの共通インピーダンスやスイッチング電流が、制御回路へ影響を与えないようにするため、R3 のパターンは R_{OCP} の根元近傍に接続します (図 9-4 の A 点)。

● 2 側整流平滑回路 (T1 (S 巻線)～D8～C9)

このパターンは、スイッチング電流が流れる 2 次側主回路パターンのため、極力“太く”、“短く”配線します。

整流パターンが細く、長い場合は、パターンに寄生するリーケージインダクタンス成分が増加するため、パワー MOSFET がターンオフ時に生じるサージ電圧が高くなります。

2 次側整流パターンを考慮したパターン設計は、パワー MOSFET の耐圧マージンを広くとれ、クランプスナバ回路のストレスおよび損失を低減できます。

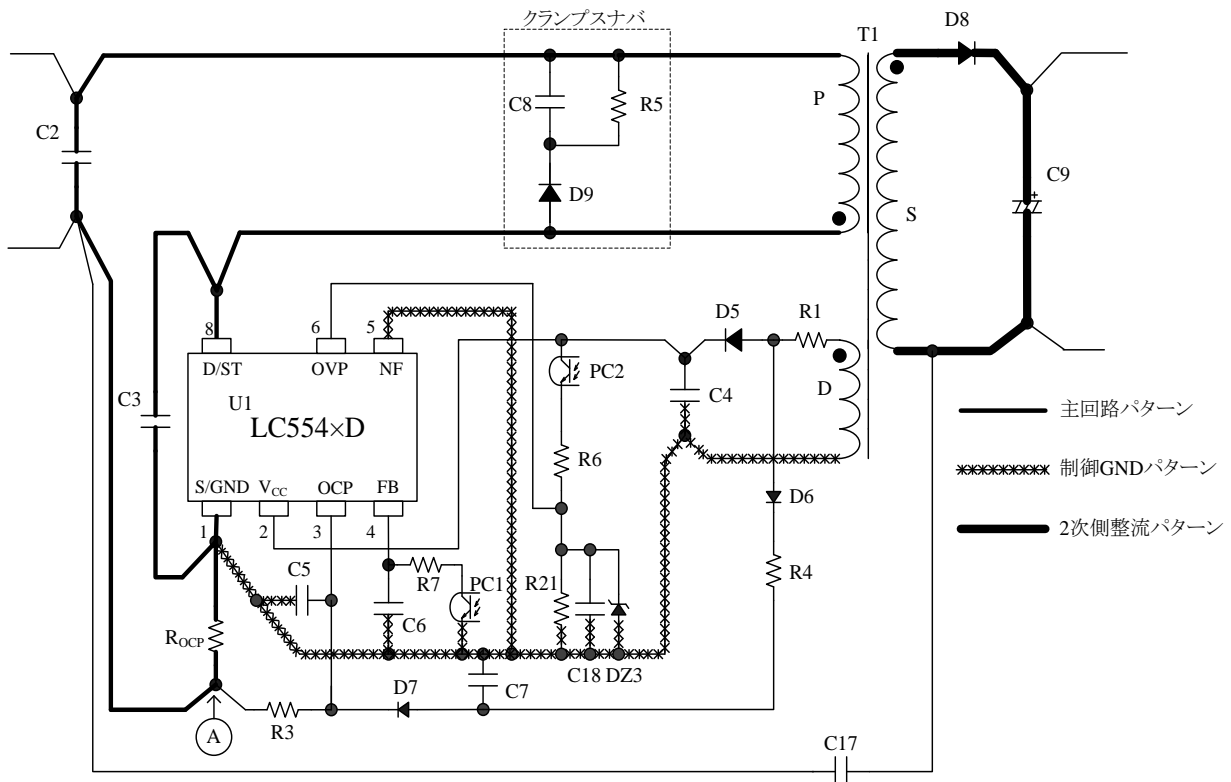


図 9-4 周辺回路の接続例

注意書き

- 本資料に記載している内容は、改良などにより予告なく変更することがあります。
ご使用の際には、最新の情報であることを確認してください。
- 本書に記載している動作例および回路例は、使用上の参考として示したもので、これらに起因する弊社もしくは第三者の工業所有権、知的所有権、その他の権利の侵害問題について弊社は一切責任を負いません。また、本製品および技術情報に関して、明示的にも黙示的にも一切の保証をしておりません。
- 弊社は品質、信頼性の向上に努めていますが、半導体製品では、ある確率での欠陥、故障の発生は避けられません。製品の故障により結果として、人身事故、火災事故、社会的な損害などが発生しないよう、使用者の責任において、装置やシステム上で十分な安全設計および確認を行ってください。
- 本書に記載している製品は、一般電子機器(家電製品、事務機器、通信端末機器、計測機器など)に使用することを意図しております。
高い信頼性を要求する装置(輸送機器とその制御装置、交通信号制御装置、防災・防火装置、各種安全装置など)への使用を検討、および一般電子機器であっても長寿命を要求する場合は、必ず弊社販売窓口へ相談してください。
極めて高い信頼性を要求する装置(航空宇宙機器、原子力制御、生命維持のための医療機器など)には、弊社の文書による合意がない限り使用しないでください。
- 弊社の製品を使用、またはこれを使用した各種装置を設計する場合、定格値に対するディレーティングをどの程度行うかにより、信頼性に大きく影響します。
ディレーティングとは信頼性を確保または向上するため、各定格値から負荷を軽減した動作範囲を設定したり、サージやノイズなどについて考慮したりすることです。ディレーティングを行う要素には、一般的に電圧、電流、電力などの電氣的ストレス、周囲温度、湿度などの環境ストレス、半導体製品の自己発熱による熱ストレスがあります。これらのストレスは、瞬間的の数値、あるいは最大値、最小値についても考慮する必要があります。
なおパワーデバイスやパワーデバイス内蔵 IC は、自己発熱が大きく接合部温度のディレーティングの程度が、信頼性を大きく変える要素となるので十分に配慮してください。
- 本書に記載している製品の使用にあたり、本書記載の製品に他の製品・部材を組み合わせる場合、あるいはこれらの製品に物理的、化学的、その他何らかの加工・処理を施す場合には、使用者の責任においてそのリスクを検討の上行ってください。
- 本書記載の製品は耐放射線設計をしておりません。
- 弊社物流網以外での輸送、製品落下などによるトラブルについて、弊社は一切責任を負いません。
- 本書記載の内容を、文書による当社の承諾なしに転記複製を禁じます。