

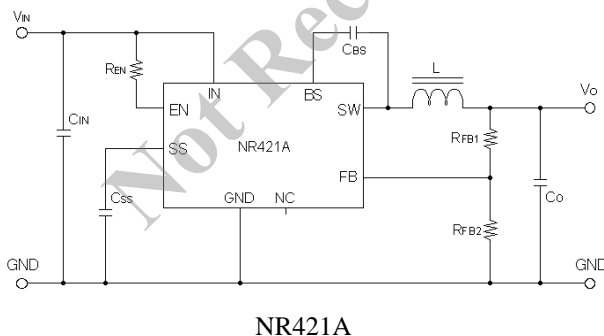
概要

NR421A は、パワー-MOSFET 内蔵の同期整流型チョップレギュレータ IC です。ピーク電流制御方式により、セラミックコンデンサのような低 ESR のコンデンサに対応します。同期整流方式により高効率を実現しています。過電流保護、低入力禁止、過熱保護等の保護機能を有しています。外部コンデンサ値の選定により、ソフトスタート時間を設定できます。外部信号でオンオフできる機能を有しており、EN 端子へ外部から信号を入力することで、IC をターンオン/ターンオフできます。パッケージは、裏面にヒートスラグ付きの小型薄型の HSOP8 パッケージを用意しております。

特長

- 放熱性に優れたヒートスラグ付き HSOP8 パッケージ採用
- 電流モード型 PWM 制御
- 最大効率 94%
- 出力にセラミックコンデンサのような低 ESR コンデンサの使用に対応
- 保護回路を内蔵
過電流保護 (OCP) 垂下型自動復帰
過熱保護内蔵 (TSD) 自動復帰
低入力時誤動作防止回路 (UVLO)
- 位相補償回路内蔵
- 外付けコンデンサによる Soft-Start
- ON/OFF 機能

基本接続



パッケージ

- HSOP8
裏面ヒートスラグ付き面実装 8 ピンパッケージ



*原寸大ではありません。

主要スペック

- 入力電圧 $V_{IN} = 4.5 \sim 18V$
- 出力電圧 $V_O = 0.8V \sim 14V$
- 動作周波数 350kHz 固定

アプリケーション

- LCD-TV
- Blue-ray
- デジタル家電用電源

目次

概要	1
1. 電気的特性	3
1.1 絶対最大定格	3
1.2 推奨動作条件	3
1.3 電気的特性	4
2. ブロックダイアグラムと各端子機能	5
2.1 ブロックダイアグラム	5
2.2 各端子機能	6
3. 標準接続図	7
4. 熱減定格	7
5. 外形図	9
5.1 外形、寸法	9
6. 現品表示	10
7. 動作説明	11
7.1 PWM(Pulse Width Modulation)出力制御	11
7.2 イネーブル機能	12
7.3 ソフトスタート機能	13
7.4 過電流保護(Over Current Protection)	15
7.5 過熱保護(TSD)	15
8. 設計上の注意点	16
8.1 外付け部品	16
8.1.1 インダクタ L1	16
8.1.2 入力コンデンサ C _{IN}	18
8.1.3 出力コンデンサ C _O	19
8.1.4 FB 端子・出力電圧設定	20
8.1.5 低入力時における BS 端子への外部電源供給について	22
8.1.6 フリーホイールダイオード D1(オプション)	22
8.2 パターン設計	23
8.2.1 入出力コンデンサ	23
8.2.2 実装基板パターン例	24
8.3 応用設計	26
8.3.1 スパイクノイズの低減(1)	26
8.3.2 スパイクノイズの低減(2)	26
8.3.3 ビーズコア使用に関するご注意	27
8.3.4 逆バイアス保護	27
9. 代表特性例(Ta=25°C)	28
10. 梱包仕様	30
10.1 テーピング&リール外観	30
注意書き	31

NR421A

1. 電気的特性

1.1 絶対最大定格

- 電流値の極性は、IC を基準としてシンクが“+”、ソースが“-”と規定
- 特記がない場合の条件 Ta= 25 °C

項目	記号	規格	単位	条件
入力電圧	V_{IN}	-0.3~20	V	
BS 端子電圧	V_{BS}	-0.3~25.5	V	
BS-SW 間端子電圧	V_{BS-SW}	-0.3~6.0	V	DC
		7.5	V	*パルス幅制限 30ns 以内
SW 端子電圧	V_{SW}	-1~20	V	DC
		-2~20		*パルス幅制限 100ns 以内
		-4~20		*パルス幅制限 10ns 以内
FB 端子電圧	V_{FB}	-0.3~5.5	V	
EN 端子電圧	V_{EN}	-0.3~20	V	
SS 端子電圧	V_{SS}	-0.3~3.5	V	
許容損失	(1) P_D	2.97	W	ガラスエポキシ基板 40×40mm (弊社デモボード)実装時, $T_j=150[^\circ\text{C}]$
接合温度	(2) T_J	-40~150	°C	
保存温度	T_{stg}	-40~150	°C	
熱抵抗(接合ーリード(Pin No.4))	θ_{JP}	11	°C/W	
熱抵抗(接合ー周囲)	θ_{JA}	42	°C/W	ガラスエポキシ基板 40×40mm (弊社デモボード)実装時

(1) 過熱保護により制限。

(2) 過熱保護検出温度は約 165°C となります。

1.2 推奨動作条件

電気的特性に示す正常な回路機能を維持するために、推奨動作条件内で使用してください。

項目	記号	規格値		単位	条件
		MIN	MAX		
入力電圧	(3) V_{IN}	V_O+3	18	V	
出力電圧	V_O	0.8	14	V	
出力電流	(4) (5) I_O	0	3.0	A	
動作周囲温度	(5) T_a	-40	85	°C	

(3) 入力電圧範囲の最小値は、4.5V もしくは V_O+3V のどちらか大きい値とする。 $V_{IN} = V_O+1 \sim V_O+3V$ の場合は $I_O = 2A$ (Max.) となります。

(4) 標準回路は図 3-1 になります。

(5) 図 4-1 に示す熱減定格範囲内で使用する必要があります。

NR421A

1.3 電氣的特性

- 電流値の極性は、IC を基準としてシンクが“+”、ソースが“-”と規定
- 特記がない場合の条件 $T_a = 25\text{ }^\circ\text{C}$

項目		記号	規格値			単位	測定条件
			MIN	TYP	MAX		
基準電圧		V_{REF}	0.784	0.800	0.816	V	$V_{IN} = 12V, I_o = 0.1A$
基準電圧温度係数		$\Delta V_{REF}/\Delta T$	—	± 0.05	—	mV/°C	$V_{IN} = 12V, I_o = 1.0A$ -40°C ~ +85°C
動作周波数		fsw	280	350	420	kHz	$V_{IN}=12V, V_o=3.3V,$ $I_o=1A$
ラインレギュレーション		(5) V_{Line}	—	50	—	mV	$V_{IN} = 6.3V \sim 18V,$ $V_o=3.3V, I_o=1A$
ロードレギュレーション		(5) V_{Load}	—	50	—	mV	$V_{IN}=12V, V_o=3.3V,$ $I_o=0.1A \sim 3.0A$
過電流保護開始電流		I_S	3.1	—	6.0	A	$V_{IN}=12V, V_o=3.3V$
無負荷時回路電流		I_{IN}	—	6	—	mA	$V_{IN}= 12V, EN: 10k\Omega$ Pull up to V_{IN})
静止時回路電流		$I_{IN(off)}$	0	—	10	μA	$V_{IN}=12V, V_{EN}=0V, I_o=0A$
UVLO 閾値		V_{uvlo}	—	4	4.4	V	V_{IN} Rising
SS 端子	Low 時流出電流	I_{SS}	6	10	14	μA	$V_{SS}=0V, V_{IN}=12V$
	開放電圧	V_{SSH}	—	3.0	—	V	$V_{IN}=12V$
EN 端子	流入電流	I_{EN}	—	50	100	μA	$V_{EN}= 10V$
	オンスレシュ電圧	V_{EN}	0.7	1.4	2.1	V	$V_{IN}=12V$
最大 ON デューティ		(6) D_{MAX}	—	90	—	%	$V_{IN}=12V$
最小 ON 時間		(6) $T_{ON(MIN)}$	—	150	—	nsec	$V_{IN}=12V$
過熱保護開始温度		(6) TSD	151	165	—	°C	$V_{IN}=12V$
過熱保護復帰ヒステリシス		(6) TSD_hys	—	20	—	°C	$V_{IN}=12V$
ハイサイド SW MOSFET ON 抵抗		(6) RonH	—	110	—	m Ω	$V_{IN}=12V$
ローサイド SW MOSFET ON 抵抗		(6) RonL	—	85	—	m Ω	$V_{IN}=12V$

(6) 設計保証値です。

NR421A

2. ブロックダイアグラムと各端子機能

2.1 ブロックダイアグラム

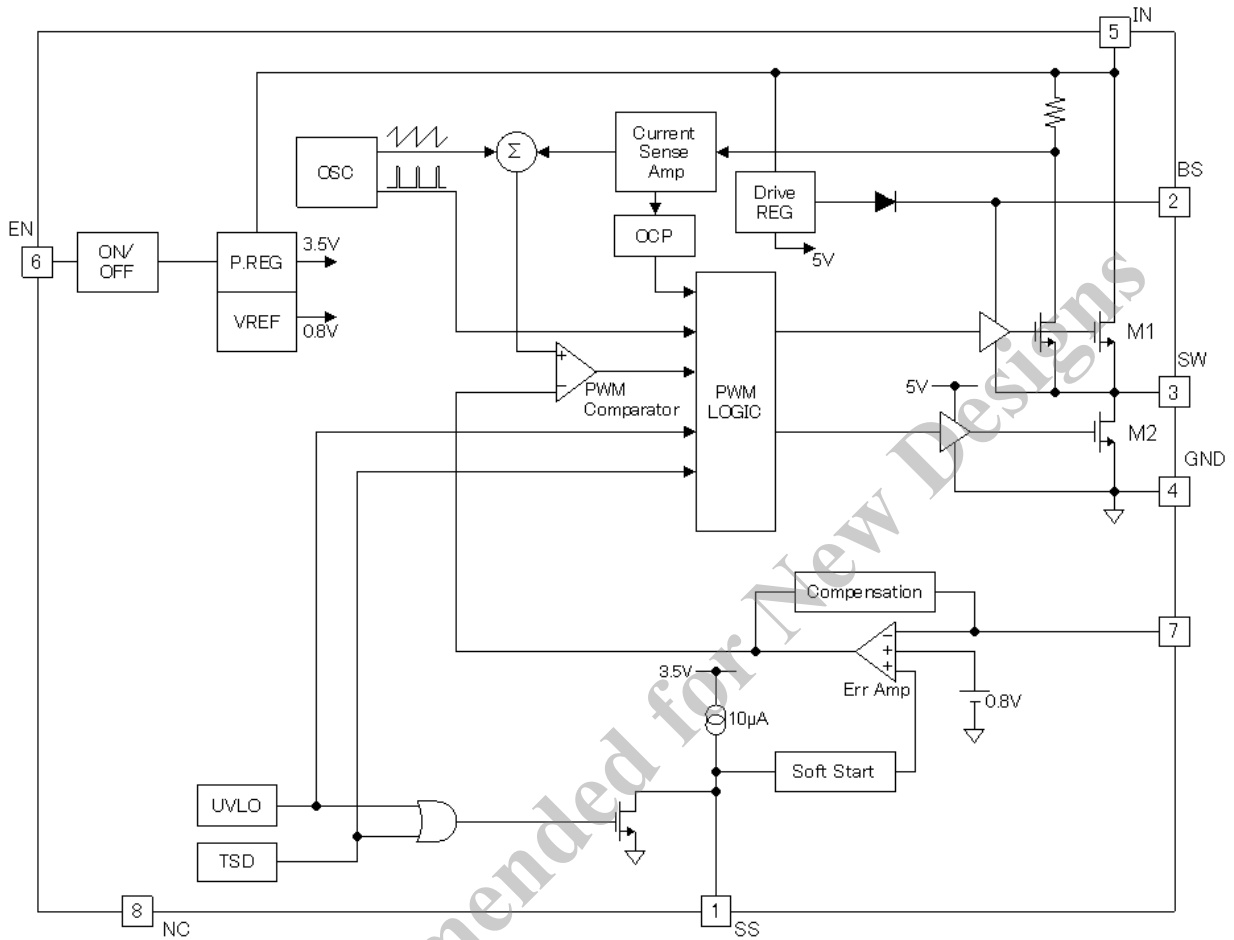


図 2-1 NR421A ブロックダイアグラム

NR421A

2.2 各端子機能

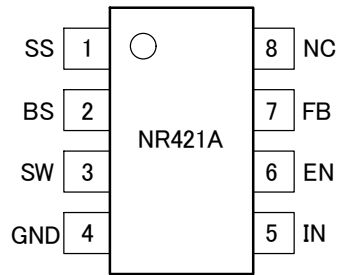


図 2-2 ピン配置

端子 No.	記号	機能
1	SS	ソフトスタート端子 SS 端子とグラウンド間にコンデンサ接続することで、ソフトスタート時間を設定できます
2	BS	ハイサイドブースト入力端子 BS 端子は、ハイサイド MOSFET のドライブ電力を供給します コンデンサを SW 端子と BS 端子間に接続してください
3	SW	出力端子 出力電力を供給します 出力用 LC フィルタを SW 端子に接続してください
4	GND	グラウンド端子 ※裏面ヒートスラグは GND に接続してください
5	IN	電源入力端子 IC に電力を供給します
6	EN	イネーブル入力端子 EN 端子を High でレギュレータをオン、Low でオフします
7	FB	基準電圧と出力電圧を比較するフィードバック端子 フィードバック閾値電圧は 0.8V です FB 端子を分圧抵抗 R_{FB1} と R_{FB2} の間に接続して出力電圧を設定してください
8	NC	接続なし

NR421A

3. 標準接続図

標準的な接続は図 3-1 のとおりです。

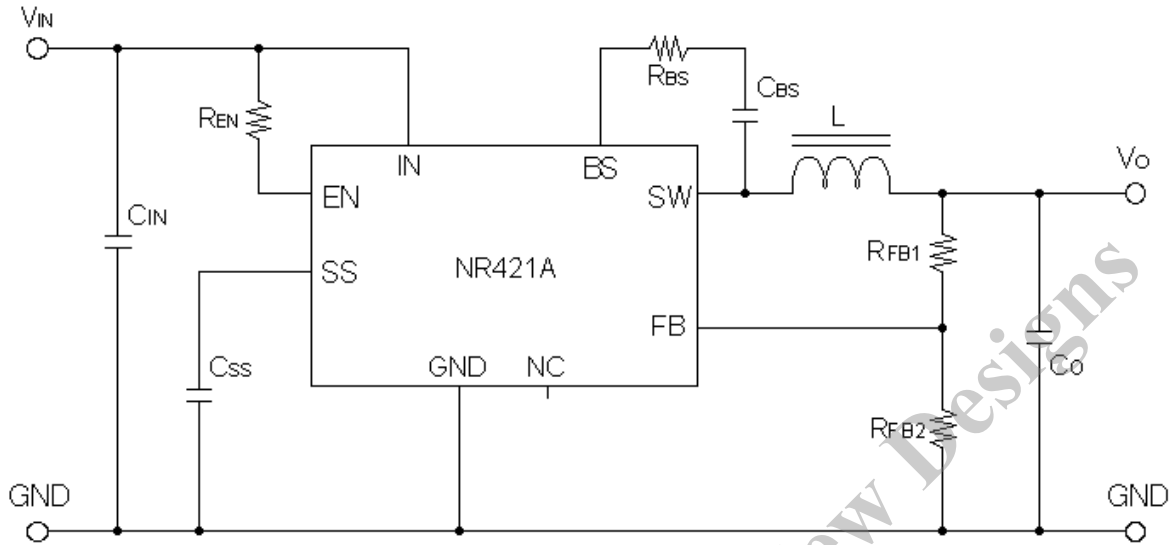


図 3-1 NR263S 標準接続図

C_{IN} : $2 \times 10\mu\text{F} / 25\text{V}$	R_{EN} : $100\text{k}\Omega$	
C_O : $2 \times 22\mu\text{F} / 16\text{V}$	L : $10\mu\text{H}$	R_{BS} : $\leq 22\Omega$
C_{BS} : $0.1\mu\text{F}$		
C_{SS} : $0.1\mu\text{F}$		

※デモボードの回路図は『8.2.2 項 実装基板パターン例』記載のデモボード回路図を参照してください。

4. 熱減定格

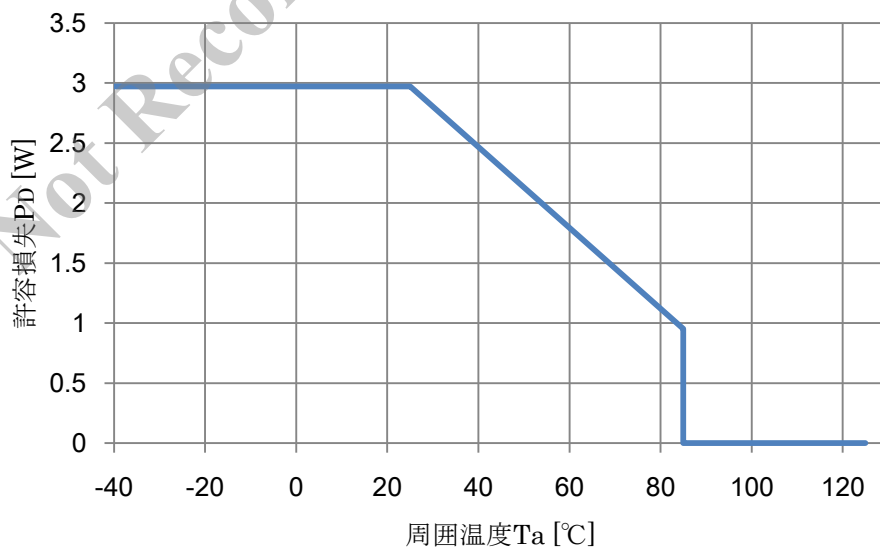


図 4-1 NR421A 熱減定格

NR421A

注記

- 1) 図 4-1 は $P_D=2.97W/T_j=125^\circ C$ で規定していますので、ご使用の際は十分にマージンを取ってください。
- 2) ガラスエポキシ基板 $40 \times 40mm$
- 3) 銅箔エリア $25 \times 25mm$
- 4) 損失は下記式を使って求めます。効率、入力電圧、出力電流によって変化する為、効率曲線より求め、パーセント表示のまま代入します。

$$P_D = V_O \times I_O \left(\frac{100}{\eta_x} - 1 \right) - \{I_O^2 \times L(DCR)\} \quad (1)$$

主な熱源はスイッチ素子と制御回路を内蔵した IC 内部と負荷電流が流れるインダクタの損失です。

(1)式は全体効率からインダクタの定常損失を引いて IC の損失を求めるものです。

$V_O=5V, I_O=3A$ 連続、インダクタの $DCR=40m\Omega$ の場合、全体効率 94% の時 IC の損失は(1)式より 0.597W となります。

V_O : 出力電圧

V_{IN} : 入力電圧

I_O : 出力電流

η_x : 効率(%)

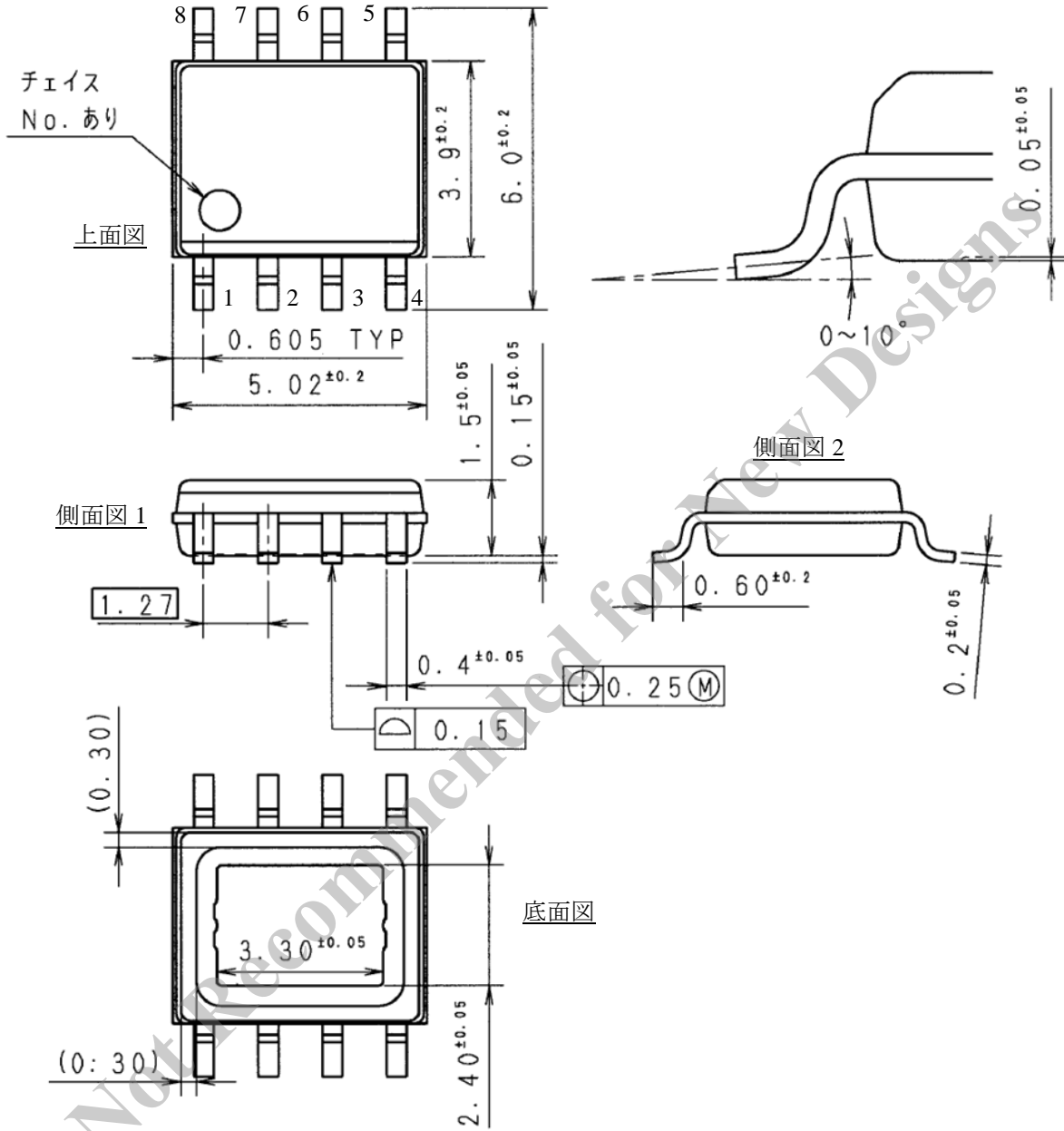
$L(DCR)$: インダクタ直流抵抗

NR421A

5. 外形図

5.1 外形、寸法

- HSOP8 パッケージ



注記

- 1) 寸法表記 : mm
- 2) 図は一定の縮尺で描かれていません

図 5-1 パッケージ外観図

NR421A

6. 現品表示

現品表示は、品名及びロット番号について、モールドパッケージ表面にレーザー捺印されます。

- *1. 製品名
- *2. 製造ロット表示(3桁)
 - 1文字目：製造年末尾1桁
 - 2文字目：製造月
 - 1月～9月：1～9
 - 10月：O
 - 11月：N
 - 12月：D
 - 3文字目：製造週
 - 第1週～第5週：01～05
- *3. 弊社管理番号(4桁)

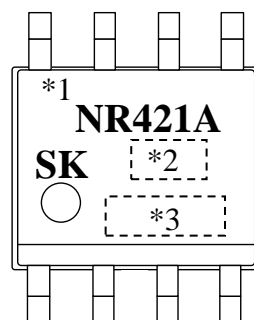


図 6-1 捺印仕様

Not Recommended for New Designs

NR421A

7. 動作説明

特記なき場合の特性数値は、NR421A の仕様に準じ、TYP 値を表記します。

7.1 PWM(Pulse Width Modulation)出力制御

NR421A は、電流制御と電圧制御の 2 系統の帰還ループとスロープ補正を行う 3 つのブロックで構成されます。電圧制御帰還では出力電圧を PWM 制御に帰還するループとなり、出力電圧の抵抗分割を基準電圧 0.8V で比較するエラーアンプで構成されています。電流制御帰還では、インダクタ電流を PWM 制御に帰還するループであり、センス MOSFET を使用して分流されたインダクタ電流をカレントセンスアンプで検出を行っています。スロープ補正では電流制御方式の特性上、サブハーモニック発振を回避するため電流制御スロープに対して補正を行っています。図 7-1 に示すように、NR421A では、電圧制御帰還、電流制御帰還、スロープ補正の信号を演算することで、電流制御方式による PWM 制御を行っています。

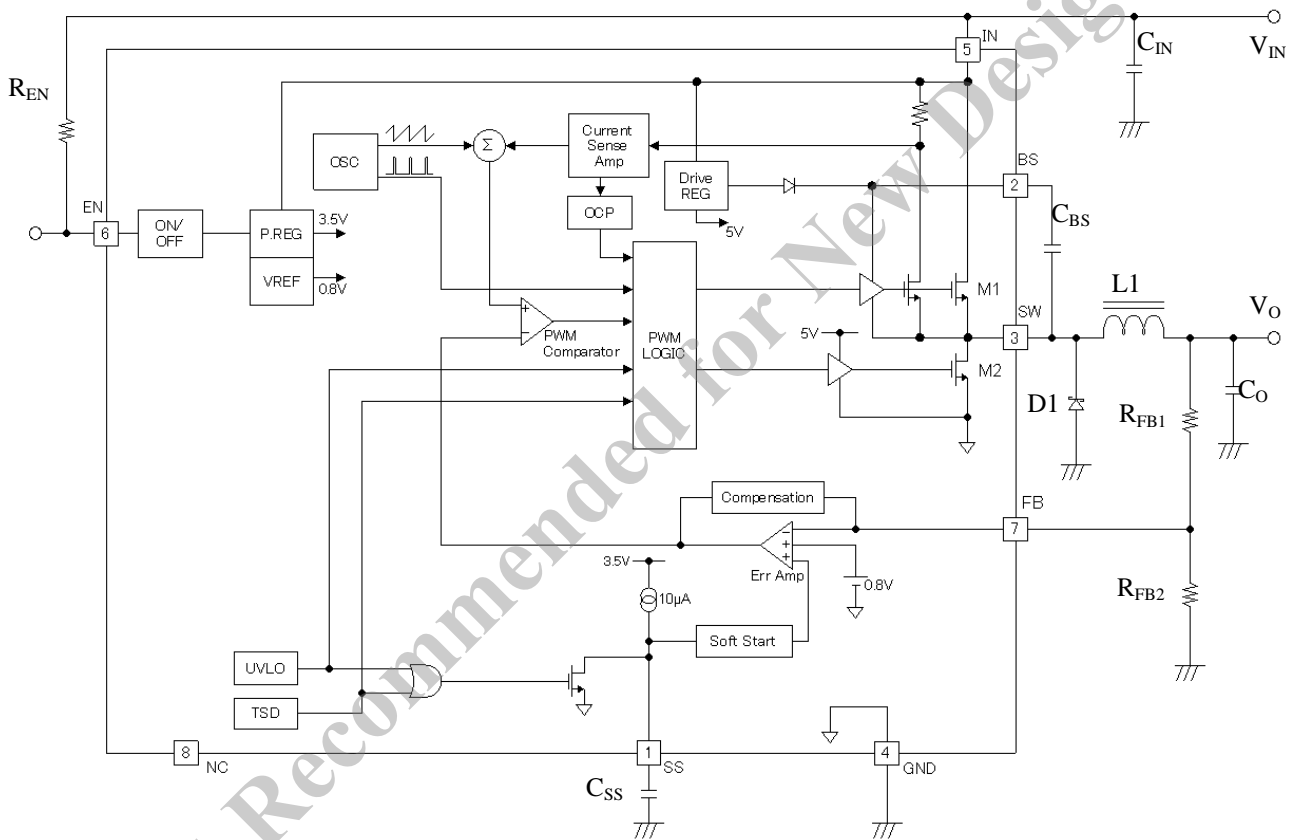


図 7-1 電流制御 PWM 制御チョップパ型レギュレータ基本構成

NR421A は、UVLO が解除された時や EN・SS 端子が閾値を超えた時に、スイッチング動作します。最初は最小 ON デューティもしくは最大 ON デューティでスイッチング動作します。ハイサイドスイッチ(以下 M1) は、出力にパワーを供給するスイッチング MOSFET です。ローサイドスイッチ(以下 M2)が ON して、M1 を駆動させるためのブースト用コンデンサ C_{BS} をチャージします。M1 が ON 時において、SW 端子とインダクタに電圧が印加され、インダクタ電流が増加し、検出する電流検出アンプの出力も上昇します。電流検出アンプの出力とスロープ補正信号とが加算された信号と誤差増幅器の出力を比較します。加算された信号が誤差増幅器(Error amp)の出力を超えた時に、比較器の出力が“High”となり、RS フリップフロップがリセットされます。M1 が OFF し M2 が ON することで回生電流が M2 を流れます。外付けに SBD (D1) を接続した場合は、D1 にも回生電流が流れます。

NR421A では毎周期にセット信号が発生し、RS フリップフロップがセットされます。加算された信号が誤差増幅器(Error amp)の出力電圧を超えなかった場合、OFF Duty 回路の信号により、RS フリップフロップが必ずリセットされます。

7.2 イネーブル機能

EN 端子が IN 端子に接続された状態で、入力電圧 V_{IN} を 4V(typ.)以上上昇させると UVLO が解除され、スイッチング動作を開始します。また、入力電圧 V_{IN} が 4V(typ.)以上印加された状態で、EN 端子電圧が 1.4V(typ.)を超えるとスイッチング動作を開始します。

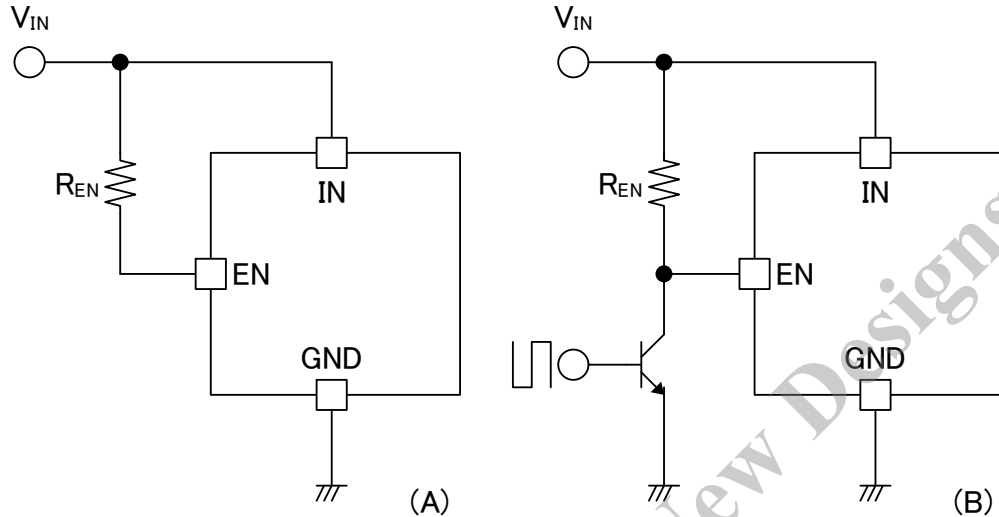


図 7-2 EN 端子による外部 ON/OFF

図 7-2(A)は、外部オン/オフを行わず、 V_{IN} 印加/遮断により起動/停止します。 R_{EN} は 100[k Ω]を推奨します。
図 7-2(B)は EN 端子電圧 V_{EN} を、オープンコレクタ等のスイッチにより GND へ短絡することにより、出力を外部信号で ON/OFF させることが可能です。

7.3 ソフトスタート機能

1 番端子 (SS 端子) と 4 番端子 (GND 端子) 間にコンデンサを接続すると起動開始時にソフトスタート機能を利用できます。出力電圧 V_o はソフトスタートコンデンサ C_{SS} の充電電圧に相関し立ち上がります。SS 端子から供給される内部定電流源 I_{SS} は $10\mu A$ であるため、ソフトスタート期間は C_{SS} の充電時定数に依存します。定電流により C_{SS} が充電開始されると、SS 端子電圧 V_{SS} は直線的に上昇します。ソフトスタート開始閾値電圧 ($V_{SS1}=0.9V$) ~ ソフトスタート終了閾値電圧 ($V_{SS2}=1.79V$) を通過する間がソフトスタート期間です。ソフトスタート期間中は、PWM 制御の OFF 期間をコントロールして立ち上がり時間を制御しております。ソフトスタート期間 t_{SS} 及びディレイ時間 t_{delay} は以下の式で概略求められます。

$$t_{SS} = C_{SS} \times (V_{SS2} - V_{SS1}) / I_{SS} \quad (2)$$

但し、 $V_{SS1}(=0.9V) \leq V_{SS} \leq V_{SS2}(=1.79V)$, $I_{SS}=10\mu A$

$$t_{delay} = C_{SS} \times V_{SS1} / I_{SS} \quad (3)$$

但し、 $0V \leq V_{SS} < V_{SS1}(0.9V)$ の間、 $I_{SS}=10\mu A$

出力電圧 V_o の立ち上がり時間は $t_{delay} + t_{SS}$ になります。

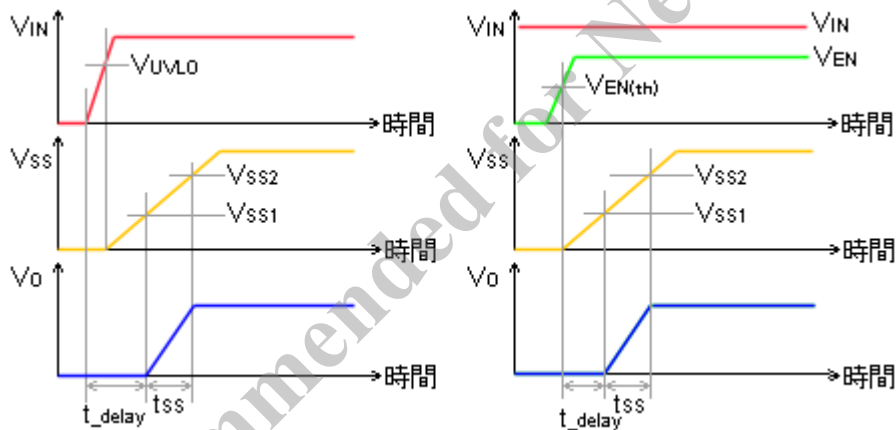


図 7-3 通常起動時におけるソフトスタートのタイミングチャート

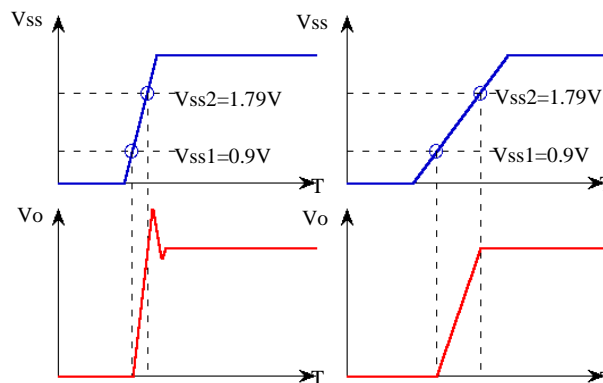


図 7-4 起動時 V_o のオーバーシュートのイメージ

尚、起動時の出力電圧 V_o の立ち上がり波形に、過度なオーバーシュートが発生しない様に、 C_{SS} の容量を調整してください。これは主に t_{SS} が短い場合に発生します。定電圧制御が追従する前に、ソフトスタートが終了してしまうと図 7-4 の様な波形になる場合があります。 C_{SS} の容量を大きくすると、オーバーシュートは発生しにくくなりますが、起動時間も長くなる事を考慮願います。必ず実動にて立ち上がり波形を確認した上で、 C_{SS} の容量を調整してください。

注記)リスタート時の C_{SS} 放電について

EN 端子でのオン・オフ操作など、本 IC がリスタートする際の SS コンデンサ C_{SS} の放電について述べます。本 IC では、 C_{SS} に電圧が残った状態で再起動させると、内部の強制放電回路により、一旦 SS 端子電圧を 0.9V まで放電してから、ソフトスタートを再開するシーケンスになっております。(図 7-5)
 C_{SS} コンデンサの放電は、IC の内部インピーダンス 6.1k Ω (typ.)で放電されます。

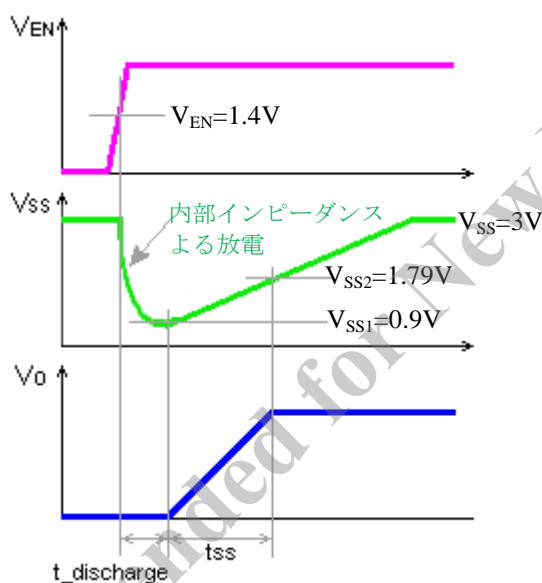


図 7-5 ソフトスタートコンデンサ C_{SS} の放電

C_{SS} に電圧が残った状態の場合、EN 端子に ON 信号が入ってから、起動時に V_o が定電圧精度内に入るまでは、 $t_{discharge} + t_{SS}$ の時間がかかります。ソフトスタートコンデンサは、内部のレギュレータ電圧(3V)まで充電されています。定常状態で、ソフトスタートコンデンサ C_{SS} が 3V まで充電されている状態からの放電において、任意の時間 t における V_{SS} と、3V \rightarrow 0.9V に放電される時間 $t_{discharge}$ に関しては、式(4)、(5)で計算できます。

$$V_{SS}[V] = 3[V] \times \text{EXP}\left(\frac{-t[s]}{C_{SS}[F] \times 6.1[k\Omega]}\right) \quad (4)$$

$$t_{discharge}[s] = -C_{SS}[F] \times 6.1[k\Omega] \times \ln\left(\frac{0.9[V]}{3[V]}\right) \quad (5)$$

連続的な ON/OFF 操作を行うモードがあるときは、 C_{SS} 放電による遅れも考慮願います。

7.4 過電流保護(Over Current Protection)

図 7-6 に OCP 特性例を示します。NR421A は、垂下型過電流保護回路を内蔵しています。過電流保護回路はスイッチングトランジスタのピーク電流を検出し、ピーク電流が設定値を超えると強制的にトランジスタの ON 期間を短縮させて出力電圧を低下させ電流を制限しています。更に出力電圧が低下(FB 端子入力電圧が 0.8V→0.57V に下がる)しますとスイッチング周波数を低下させる(F_{DOWN}モード)ことで低出力電圧時の電流増加を防止しています。過電流状態が解除されると出力電圧は自動的に復帰します。

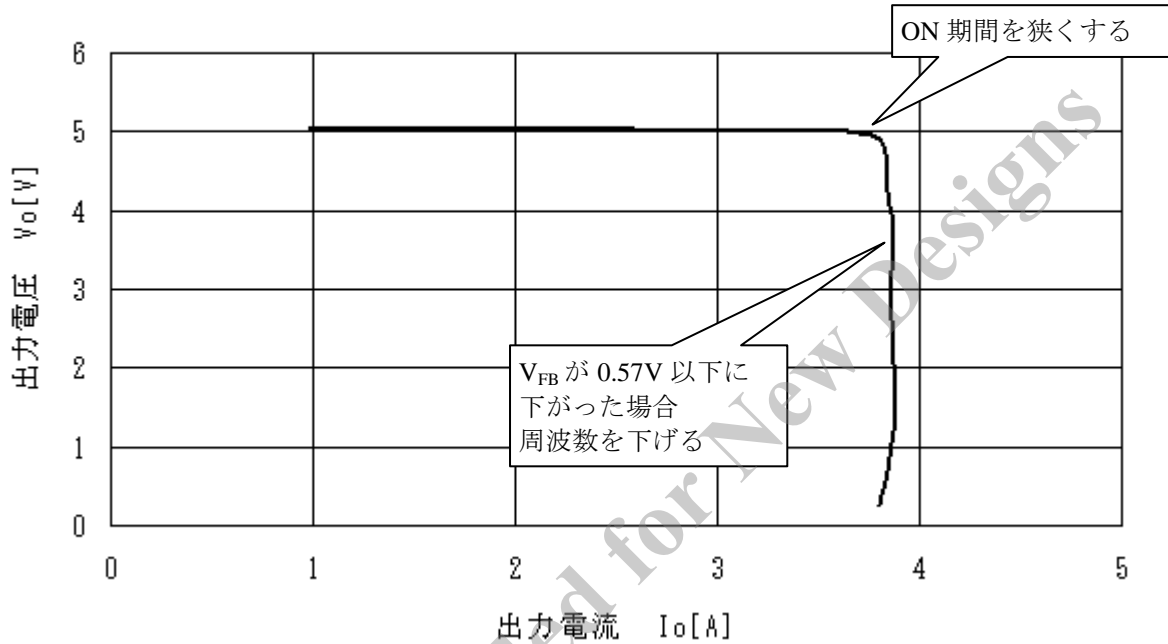


図 7-6 OCP 特性例

7.5 過熱保護(TSD)

熱保護回路は、IC の半導体接合温度を検出し、接合温度が設定値(約 165°C)を超えると出力トランジスタを停止させ、出力を OFF します。接合温度が過熱保護設定値より 20°C 程度低下すると自動的に復帰します。

※注意事項)

瞬時短絡等の発熱に対し IC を保護する回路であり、長時間短絡等、発熱が継続する状態の信頼性を含めた動作を保証するものではありません。

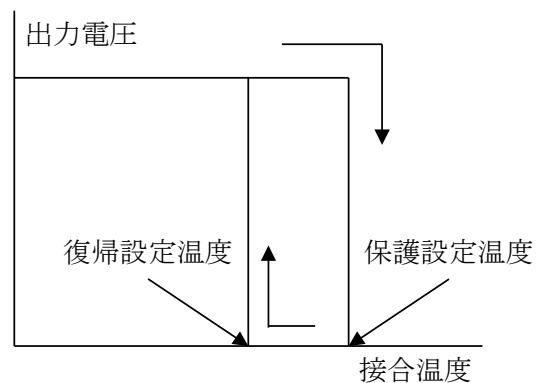


図 7-7 TSD 動作

8. 設計上の注意点

8.1 外付け部品

各部品は使用条件に適合したものを使用します。

8.1.1 インダクタ L1

インダクタ L1 は、チョップ型スイッチングレギュレータの中心的役割を果たしています。レギュレータを安定して動作させるためには、飽和状態での動作や、自己発熱による高温動作等の危険な状態を回避しなくてはなりません。以下に挙げる 8 項目に注意してインダクタを選定してください。

- スイッチングレギュレータ用であること

ノイズフィルタ用のコイルは、損失が大きく発熱が大となりますのでご使用を避けて下さい。

- サブハーモニック発振の回避

NR421A のようなピーク検出電流制御方式では、制御 Duty が 0.5 を超える様な使用条件において、インダクタ電流がスイッチング動作周波数の整数倍の周期で変動することがあります。このような現象をサブハーモニック発振と呼び、ピーク検出電流制御モードでは原理的に発生する問題です。安定な動作をさせる為に IC 内部でスロープ補正を行っておりますが、アプリケーションとしても、出力電圧に対応した適切なインダクタンスを選定することが必要です。具体的にはスロープ補償量が IC 内部で固定のため、インダクタ電流の傾きを緩やかにする事が必要です。

インダクタ電流の脈流部 ΔI_L およびピーク電流 I_{Lp} は、次式にて表されます。

$$\Delta I_L = \frac{(V_{IN} - V_O) \times V_O}{L \times V_{IN} \times F_{SW}}$$

$$I_{Lp} = \frac{\Delta I_L}{2} + I_O$$

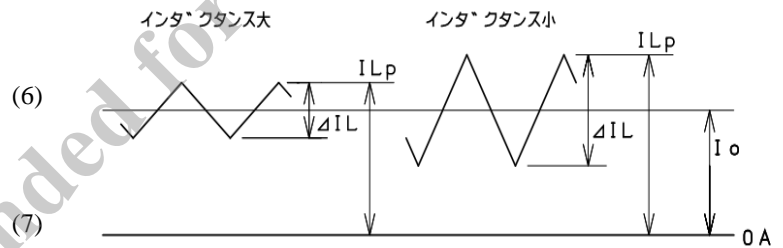


図 8-1 インダクタンスとリップルの関係

これらの式よりインダクタのインダクタンスが小さいほど、 ΔI_L 、 I_{Lp} ともに増大することが分かります。よってインダクタンスが過小であるとインダクタ電流の変動が大きくなるためレギュレータの動作が不安定になるおそれがあります。過負荷・負荷短絡時の磁気飽和によるインダクタのインダクタンスの減少に注意願います。サブハーモニック発振を回避するため、コイル電流の傾きの条件を以下の表 8-1 にて指定いたします。

表 8-1 サブハーモニック発振を回避するための $D \geq 0.5$ 条件のコイル電流の傾き指定

V_{IN} (V)	V_O (V)	Duty D	$T_{ON(MAX)}$ (μ S)	コイル電流の傾き K(A/ μ S)	ΔI_L (A)	必要 L 値 (μ H)Typ
18	14	0.78	2.777	0.178	0.494	22.48
18	12	0.67	2.380	0.311	0.740	19.30
18	10	0.56	1.983	0.498	0.988	16.07
15	12	0.80	2.856	0.156	0.446	19.24
12	9	0.75	2.678	0.207	0.554	14.50
10	7	0.70	2.499	0.267	0.667	11.24
9	6	0.67	2.380	0.311	0.740	9.65
9	5	0.56	1.983	0.498	0.988	8.04
8	5	0.63	2.231	0.373	0.832	8.05

※必要 L 値は表の値と同じか、それより大きい値を選定してください。

表 8-1 について、K は指定値でこれ以下を推奨。表の組み合わせ以外は、近い値からご検討ください。仕様における $V_{IN} \geq V_O + 3V$ の条件に基づく組み合わせです。表 8-1 は以下の式で計算されています。

$$\text{Duty } D = \frac{V_O}{V_{IN}} \quad (8)$$

$$T_{ON(MAX)} = \text{Duty } D \times \left(\frac{1}{F_{SW(MIN)}} \right) \quad (9)$$

※ $F_{SW(MIN)}$: スイッチング周波数の下限で、電気的特性一覧参照。

$$\Delta I_L = T_{ON(MAX)} \times K \quad (10)$$

∴インダクタのインダクタンス L は次の式で計算できます。

$$L \geq \frac{(V_{IN} - V_O) \times V_O}{\Delta I_L \times V_{IN} \times F_{SW}} \quad (11)$$

● 通常時のインダクタンス計算

Duty < 0.5 の条件におけるコイルのインダクタンス値は、Duty \geq 0.5 同様に上記の(11)式で求められますが、表 8-2 に使用する最大負荷電流 I_O に対する ΔI_L の割合 $\Delta I_L / I_O = 0.2$ の場合の必要インダクタンスを参考として示します。

表 8-2 $V_{IN} \geq V_O + 3V$ 条件、且つ $D < 0.5$ の場合の必要インダクタンス(L 値)計算結果の例

$V_{IN}(V)$	$V_O(V)$	Duty D	$I_O(A)$	$\Delta I_L / I_O(\text{例})$	$\Delta I_L(A)$	必要 L 値 (μH)Typ
18	5	0.28	3	0.2	0.6	21.49
18	3.3	0.18	3	0.2	0.6	16.04
15	5	0.33	3	0.2	0.6	19.84
12	5	0.42	3	0.2	0.6	17.36
12	3.3	0.28	3	0.2	0.6	14.24
8	3.3	0.41	3	0.2	0.6	11.54
7	3.3	0.47	3	0.2	0.6	10.38
5	2	0.40	3	0.2	0.6	7.14
5	1.8	0.36	3	0.2	0.6	6.86
5	1.2	0.24	3	0.2	0.6	5.43

※必要 L 値は表の値と同じか、それより大きい値を選定してください。

$$\Delta I_L = I_O \times \left(\frac{\Delta I_L}{I_O} \right) \quad (12)$$

※ $\Delta I_L / I_O = 0.3$ として、使用する I_O の最大を 3A とすると、 ΔI_L の設定は $0.3 \times 3A = 0.9A$ で計算します。

● $\Delta I_L / I_O$ 比

$\Delta I_L / I_O$ が大きいと、インダクタンスは小さくなりますが、出力リップル電圧の増大などの背反事項があります。 $\Delta I_L / I_O$ の値を小さくすると、必要なインダクタンスは増加、且つ外形は大型化方向です。従来からコストパフォーマンスが良い設定として、一般的には $\Delta I_L / I_O \approx 0.2 \sim 0.3$ と言われております。

- コイルの線径

インダクタンスを大きくしようとする場合、鉄芯のコアサイズが同じなら、巻線の巻数が増え電線の線径が細くなります。直流抵抗 DCR も増大しますので、大きな電流は流せなくなります。DCR を優先にすると、コアサイズが大型化します。

- 直流重畳特性

チョークコイルのインダクタンスは、コアの材質／形状にもよりますが、流す直流電流に対してインダクタンスが次第に減少する様な直流重畳特性を有しています。実際に使用する最大負荷電流を流した際の、インダクタンスが設計に対して大きく下がっていないか？必ずご確認ください。コイルメーカーから直流重畳特性のデータ・グラフなどを入手いただき、お使いのインダクタの特性を把握しておいてください。その際重要になるパラメータとしては、

1)飽和点・・・何アンペアで磁気飽和を起こすか

2)実使用の負荷電流でのインダクタンス変動

例えば、実負荷で $I_o=3A$ まで使用するのに、飽和点が $2A$ などのコイルは使えません。また、無負荷では $10\mu H$ のインダクタンスを有するのにも、 $1A$ 流したら $5\mu H$ になってしまう様な特性の物にはご注意ください。

- ノイズが少ないこと

ドラム型のような開磁路型コアは、磁束がインダクタの外側を通過するため周辺回路へノイズによる障害を与えることがあります。低漏洩磁束タイプのコア／構造を採用したコイルをご使用下さい。詳細はインダクタメーカーへご相談ください。

- 発熱について

実際に基板に実装して使用する場合、インダクタ本体の発熱は周囲の部品からの影響を受ける可能性があります。

インダクタの温度上昇は、殆どの場合、自己発熱を含んで、

1)車載グレード品： $150^{\circ}C$

2)高信頼性品： $125^{\circ}C$

3)一般品： $85^{\circ}C \sim 100^{\circ}C$

このような温度制限が有ります。搭載する基板の設計が変わると、温度上昇が異なりますので、必ずご評価ください。

8.1.2 入力コンデンサ C_{IN}

入力コンデンサにはセラミックコンデンサをご使用ください。入力インピーダンスを下げ、IC の安定動作に寄与します。入力コンデンサ C_{IN} は極力 IC の IN～GND の間へ最短距離で配置される必要があります。トランスの 2 次側整流平滑回路における平滑コンデンサ C_F がある場合であっても、IC の直近に C_{IN} を配置してください。 C_{IN} 選定のポイントとして次のことが挙げられます。

- 耐電圧の満足及び、印加電圧に対する容量変化が少ないこと
- 使用する周囲温度範囲での容量変化率が小さいこと
- 発熱を含んだ部品温度が、最高使用温度の仕様を満足すること
- 使用する周波数及び、温度条件でインピーダンス Z が十分低いこと

C_{IN} の場合、供給される V_{IN} の電源インピーダンスが無限に低ければ、リップル電流は流れません。

しかし実際の回路では、電源インピーダンスがゼロということはありません。IC への電源供給がほとんど C_{IN} から行われると仮定した場合は、(13)式で近似的に計算できます。

$$I_{CINripple} [A \text{ rms}] \approx 1.2 \times \frac{V_o [V]}{V_{IN} [V]} \times I_o [A] \quad (13)$$

*コンデンサ製造メーカーの製品情報を照会してください

*セラミックコンデンサであっても、リード線を有する挿入部品は、面実装品よりもインピーダンスが高いことが有りますのでご注意ください。

*セラミックコンデンサの場合、一般的に許容リップル電流は仕様に含まれていませんが、セラミックコンデンサはリップル電流が流れることにより、内部の等価直列抵抗 ESR があるため若干発熱します。したがって発熱を含んだ最高使用温度を遵守する必要が有ります。この時、周囲の発熱部品からの煽りも考慮してください。

使用条件、実装条件、放熱条件等を考慮して、マージンを持った最適なものを選定してください。

8.1.3 出力コンデンサ C_0

電流制御方式は、電圧制御方式にインダクタ電流を検出し帰還するループを追加した方式です。帰還ループにインダクタ電流を追加することで、LC フィルタの二次遅れ要素の影響を考慮せず安定な動作を実現できます。二次遅れを補正するために必要であった LC フィルタの容量 C を小さいものにでき、低 ESR のコンデンサ（セラミックコンデンサ）を用いても安定した動作を得ることができます。

出力コンデンサ C_0 は、インダクタと共に LC ローパスフィルタを構成し、スイッチング出力の平滑コンデンサとして機能しています。出力コンデンサ C_0 にはインダクタ電流の脈流部 ΔI_L がそのまま流れます。セラミックコンデンサには等価直列抵抗 ESR が存在し、ESR と ΔI_L の掛け算した電圧がそのまま出力リップル電圧 $V_{O\text{ripple}}$ となって現れます。

$$V_{O\text{ripple}} = \text{ESR}(C_0)[\Omega] \times \Delta I_L[A] \quad (14)$$

任意の出力リップル電圧 $V_{O\text{ripple}}$ に抑える場合、セラミックコンデンサでの必要な ESR 条件は(15)式で表わされます。

$$\text{ESR}(C_0)[\Omega] < \frac{V_{O\text{ripple}}[V]}{\Delta I_L[A]} \quad (15)$$

尚、出力コンデンサ C_0 のリップル電流 $I_{CO\text{ripple}}$ は次式で表わされます。

$$I_{CO\text{ripple}} = \frac{\Delta I_L[A]}{2\sqrt{3}} \quad (16)$$

したがって、インダクタ電流の脈流部 ΔI_L が小さい場合は相対的に出力リップル電圧 $V_{O\text{ripple}}$ は小さくなります。 ΔI_L が大きい場合は、セラミックコンデンサを並列接続するなど、ESR を下げる必要があります。 C_0 選定のポイントとしては入力コンデンサ C_{IN} と同様に、次のことが挙げられます。

- 耐電圧の満足及び、印加電圧に対する容量変化が少ないこと
- 使用する周囲温度範囲での容量変化率が小さいこと
- 発熱を含んだ部品温度が、最高使用温度の仕様を満足すること
- 使用する周波数及び、温度条件でインピーダンス Z が十分低いこと

*コンデンサ製造メーカーの製品情報を照会してください

*セラミックコンデンサであっても、リード線を有する挿入部品は、面実装品よりもインピーダンスが高いことが有りますのでご注意ください。

*セラミックコンデンサの場合、一般的に許容リップル電流は仕様に含まれていませんが、セラミックコンデンサはリップル電流が流れることにより、内部の等価直列抵抗 ESR があるため若干発熱します。したがって発熱を含んだ最高使用温度を遵守する必要がある有ります。この時、周囲の発熱部品からの煽りも考慮してください。

使用条件、実装条件、放熱条件等を考慮して、マージンを持った最適なものを選定してください。

8.1.4 FB 端子・出力電圧設定

FB 端子は出力電圧を制御する為のフィードバック検出端子です。出力電圧 V_o を設定するには、出力電圧 V_o を抵抗分圧して FB 端子へ入力してください。検出用分圧抵抗 R_{FB1} 及び R_{FB2} は図 8-2 の様に接続します。尚、IC の安定動作のため、 R_{FB1} および R_{FB2} は IC の近傍へ配置して、 $R_{FB1} \sim V_o$ の間を引き回すようにしてください。FB 端子電位(0.8V)を長く引き回すと、ノイズの重畳により異常発振などのトラブルが起きることがありますのでご注意ください。

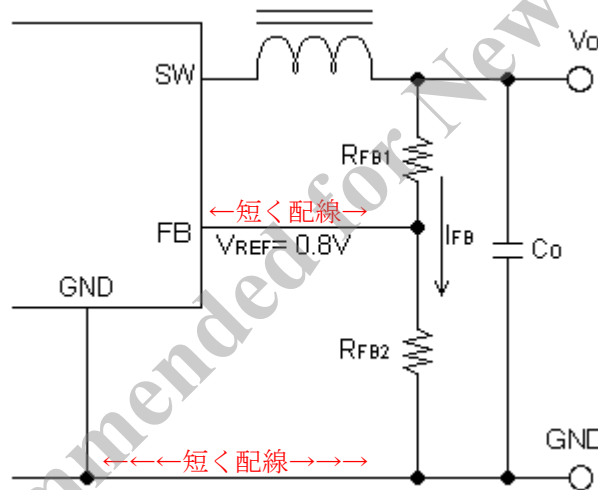


図 8-2 FB 端子接続図

I_{FB} が約 0.2mA になるように設定してください。(I_{FB} は下限 0.2mA で考え、上限は特に制限はありませんが、消費電流が増え効率が低下しますのでご注意ください。) R_{FB1} 、 R_{FB2} 、出力電圧 V_o は次式で求められます。 $V_o = 0.8V$ に設定する際も、安定動作のため R_{FB2} は接続してください。

$$R_{FB2} = \frac{V_{REF}}{I_{FB}} = \frac{0.8[V]}{0.2[mA]} = 4[k\Omega] \quad (17)$$

∴ 出力電圧 V_o は、(18)式で表わされます。

$$V_o[V] = V_{REF}[V] \times \left(1 + \frac{R_{FB1}[\Omega]}{R_{FB2}[\Omega]} \right) \quad (18)$$

(17)式から R_{FB2} を決定したら、(18)式を変形した(19)式から、 V_o に対応する R_{FB1} が計算できます。

$$R_{FB1}[\Omega] = \frac{R_{FB2}[\Omega] \times (V_O[V] - V_{REF}[V])}{V_{REF}[V]} \quad (19)$$

上記分圧抵抗の計算時、抵抗値は E12 系列、E24 系列の等比級数に合致しないことがあります。その場合は、 R_{FB2} を固定したら、 R_{FB1} を 2 本直列にするなど、合成抵抗値で調整願います。弊社のデモボード基板でも、 $R_{FB1}=R4+R5$ 、 $R_{FB2}=R6$ として設計しています。『8.2.2 項 実装基板パターン例』を参照。

※注意事項)

V_{IN} 、 V_O の関係については、SW 端子電圧波形の ON 時間 T_{ON} が、200ns 以上になるような設定を推奨します。 T_{ON} が電氣的特性の最小 ON 時間 $T_{ON(MIN)}$ まで狭まると、それ以上 ON 時間を制御できなくなるため、出力電圧 V_O の安定化に問題が生じます。以下に確認用の計算方法を示します。

スイッチングの 1 周期 T は(20)式で表わされます。

$$T[s] = \frac{1}{F_{SW}[\text{Hz}]} \quad (20)$$

また、スイッチングのデューティサイクル D と ON 時間 T_{ON} の関係は(21)式で表わされます。

$$\text{Duty } D = \frac{V_O[V]}{V_{IN}[V]} = \frac{T_{ON}}{T} \quad (21)$$

NR421A では、 $F_{SW(TYP)}=350\text{kHz}$ ですが、スイッチングの 1 周期が最小になるのは $F_{SW(MAX)}=420\text{kHz}$ 時です。420kHz 時の 1 周期は(20)式より $2.38\mu\text{s}$ と計算できます。(21)式より、 T_{ON} を 200ns 確保出来る Duty D は、次のように計算されます。

$$\therefore \text{Duty } D = \frac{V_O[V]}{V_{IN}[V]} = \frac{200[\text{ns}]}{2.38[\mu\text{s}]} = 0.084$$

たとえば $V_{IN}=18\text{V}$ 時、 $D \geq 0.084$ 条件を満たす V_O の設定条件は、次のように計算されます。

$$\therefore V_O \geq 18[V] \times 0.084 = 1.51[V]$$

したがって、上記の計算例では $V_O=0.8\text{V}$ までは使用できません。こういった場合は V_{IN} を下げて、 $T_{ON(MIN)}$ に対して余裕のある設定でご使用ください。 $V_O=0.8\text{V}$ の場合 $V_{IN} < 9.5\text{V}$ ならば使用可能になります。

NR421A

8.1.5 低入力時における BS 端子への外部電源供給について

入力電圧が 6V 未満で使用する場合は、効率が低下しますので、IN~BS 間にダイオードを挿入することを推奨します (図 8-3)。もしくは BS 端子にダイオードを接続して外部から電圧を印加して下さい (図 8-4)。

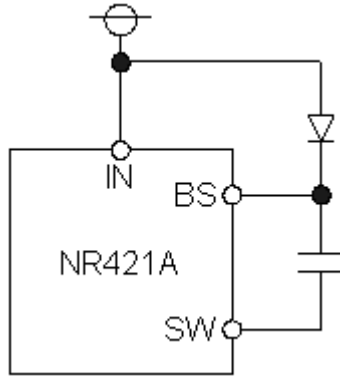


図 8-3 ブーストラップダイオード接続 1

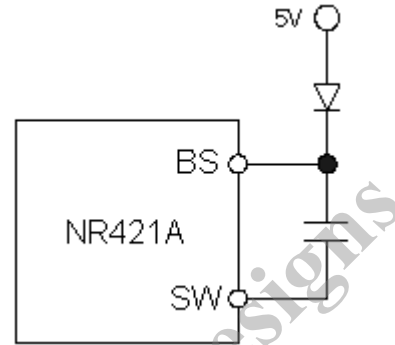


図 8-4 ブーストラップダイオード接続 2

注記

- 1) 外部印加電圧は 6V 未満の条件の場合に有効です。ブーストラップダイオードは IC の BS~GND 間耐圧と同じ耐圧の SBD をご使用ください。
- 2) 入力電圧 6V 以上の場合は、外部電源供給しないでください。

8.1.6 フリーホイールダイオード D1(オプション)

一般的に同期整流方式の場合、ローサイド MOSFET のボディダイオードが有する順方向電圧降下 V_F は、単体のショットキーバリアダイオード(SBD)の特性よりもやや大きい値です。十分な低 V_F 特性を有する SBD を SW~GND 間に挿入すると、効率が改善される可能性があります。ただし、所定のデッドタイムを経て、ローサイド MOSFET の D-S 間が導通し、そのオン抵抗 R_{ON} が十分に低ければ、追加挿入した SBD の効率改善効果はデッドタイム期間だけになります。本アプリケーションにおけるフリーホイールダイオード D1 の追加は、あくまでオプションです。D1 をご使用の場合、逆耐圧は NR421A の SW~GND 間耐圧と同程度にしてください。

NR421A

8.2 パターン設計

接続図中の太線部分には大電流が流れますので、出来る限り太く短いパターンとして下さい。また、信号系 GND と、主回路電流が流れる GND は共通インピーダンスにならない様にしてください。

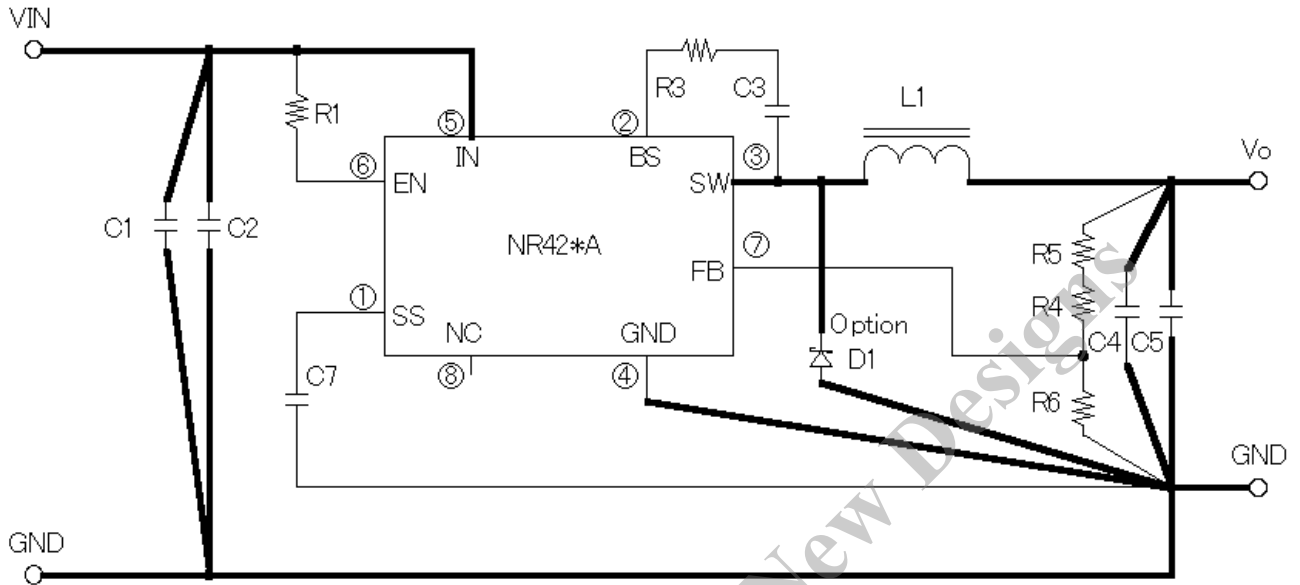


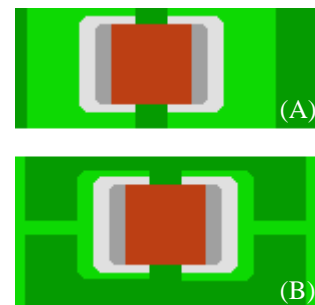
図 8-5 配線パターン注意箇所

8.2.1 入出力コンデンサ

入力コンデンサ C_{IN} と、出力コンデンサ C_O は、出来る限り IC に近づけて下さい。理想的には IC のピン間に直接接続するイメージです。スイッチング電源の 2 次側など、予め入力側に平滑用コンデンサがある場合は、NR421A 用入力コンデンサと兼用にすることが可能ですが、距離が離れている場合には、平滑用とは別に入力コンデンサを接続することが必要です。

(バイパスコンデンサ)

入出力のコンデンサにはリップル電流が流れますので、コンデンサの電極までのインピーダンス、ESR は小さくする必要があります。基板を設計する際は、入出力コンデンサのパターンの長さは最短として下さい。コンデンサ部分のパターン引き回しにも同様の配慮が必要です。



(A)・・・推奨
(B)・・・非推奨

図 8-6 C_{IN} , C_O
パターンの例

NR421A

8.2.2 実装基板パターン例

以下に弊社デモボード用プリント基板のパターン図を示します。(両面基板)

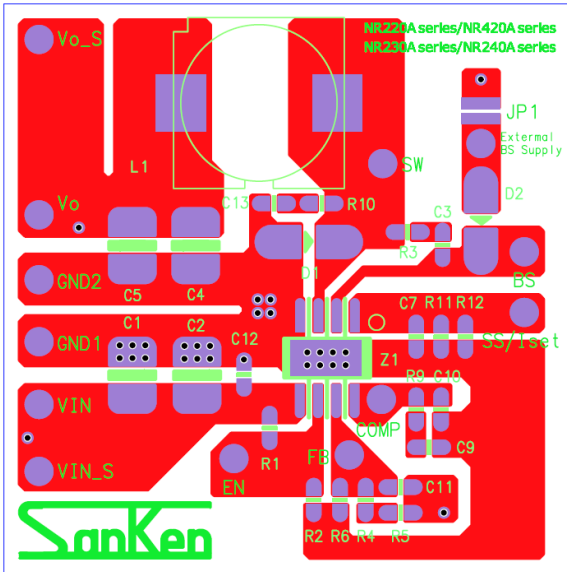


図 8-7 PCB 部品面パターンレイアウト(表面)

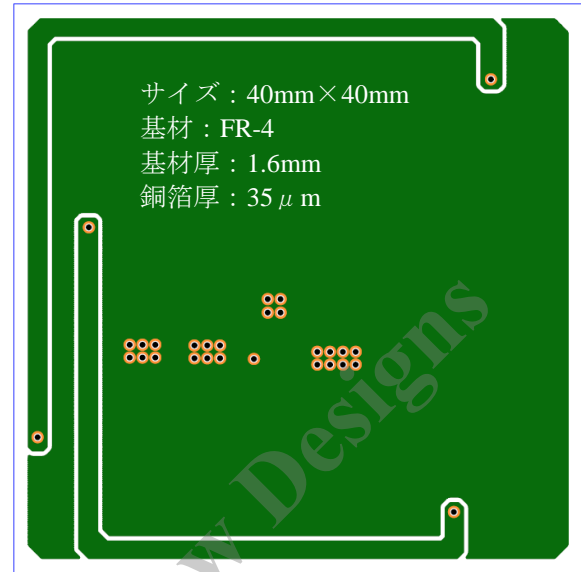


図 8-8 PCB 裏面パターンレイアウト

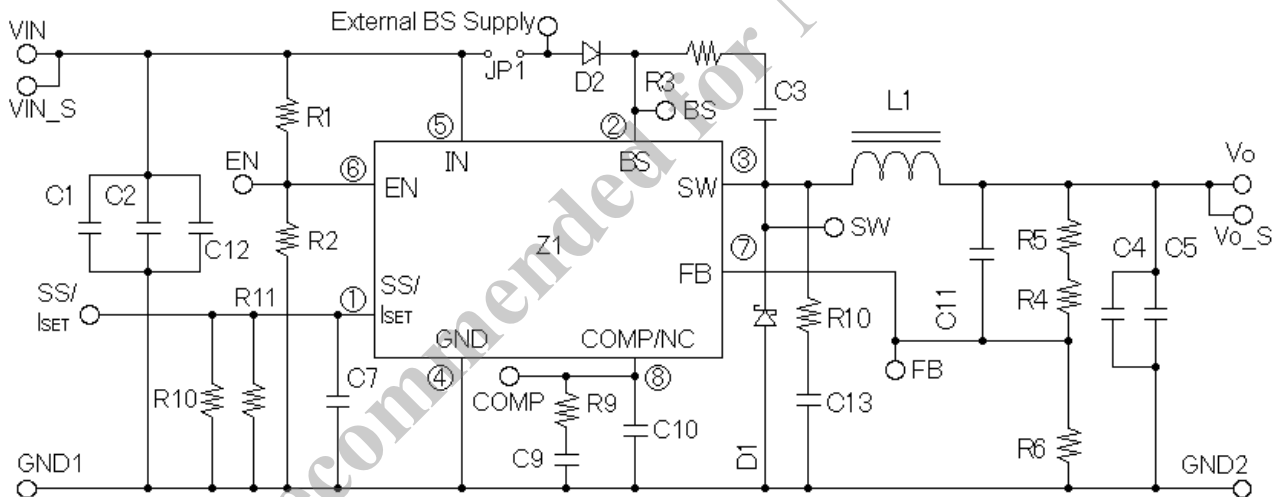


図 8-9 NR220, NR230, NR240, NR420 シリーズ共用デモボード回路図

(参考)

C1,C2:10 μ F/50V, C3:0.1 μ F, C4,C5:22 μ F/25V, C7:0.1 μ F, R3 \leq 22 Ω , R1:100k Ω , R4:8.2k Ω , R5:4.3k Ω
(R4,R5 の設定は $V_o=3.3V$ 時) R6:3.9k Ω , L1:10 μ H, JP1:オープン

※部品番号はデモボード基板のシルクに合わせています。

(オプション部品)

C11: 進相コンデンサ(位相補償)・・・実験用

C12: IN~GND 間パスコン・・・実験用

C13: スナバ回路用コンデンサ・・・実験用, R10: スナバ回路用抵抗・・・実験用

R2: オープン(NR420 シリーズでは使用しません)

R3: ブートストラップコンデンサ放電速度調整用(ターンオンスピード調整用)

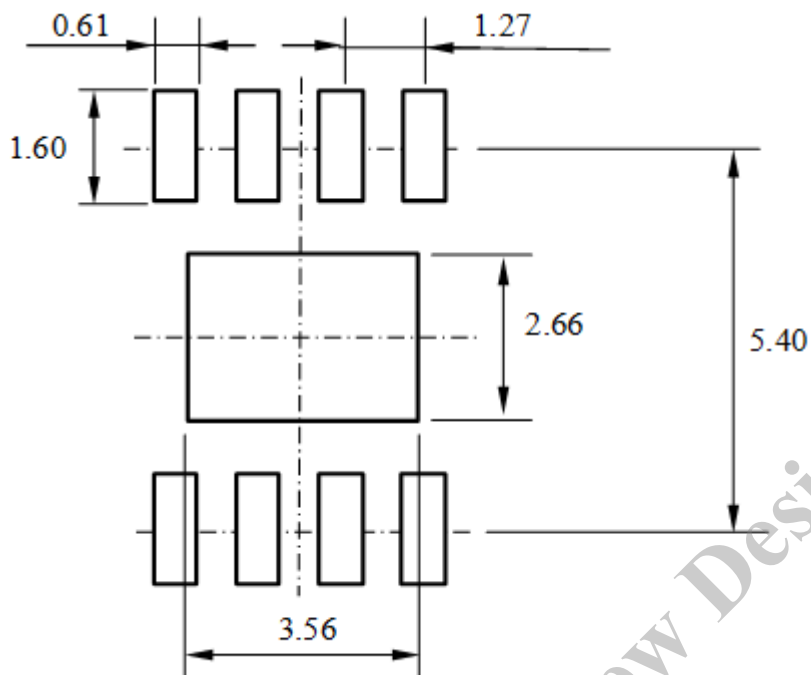
D1: 効率改善用ショットキーバリアダイオード・・・実験用

内蔵 Lo-side MOSFET のボディダイオード V_F より小さい、ショットキーバリアダイオード推奨

D2: 低 V_{in} 時の BS~SW 間電圧補給用ショットキーバリアダイオード・・・実験用

C9,R9,C10: 外部位相補償(NR420 シリーズでは使用しません)

R10,R11: 過電流動作点調整抵抗(NR420 シリーズでは使用しません)



注記

- 1) 寸法 : mm
- 2) 図は一定の縮尺で描かれていません

図 8-10 HSOP8 用フットプリント

Not Recommended for New Designs

8.3 応用設計

8.3.1 スパイクノイズの低減(1)

BS 直列抵抗の挿入

図 8-11 の R_{BS} (オプション)を挿入することで、IC 内蔵のパワーMOSFET のターンオンスイッチングスピードを遅くすることが出来ます。スパイクノイズはスイッチングスピード低下に連動して下がる傾向となります。 R_{BS} を使用する場合は 22Ω を上限として設定してください。

※ご注意

- 1)誤って R_{BS} の抵抗値を大きくしすぎると、IC 内蔵パワーMOSFET はアンダードライブとなり、最悪破損する事が有ります。
- 2) R_{BS} が大きすぎると、起動不良を起こす事が有ります。※デモボードの R3 です。

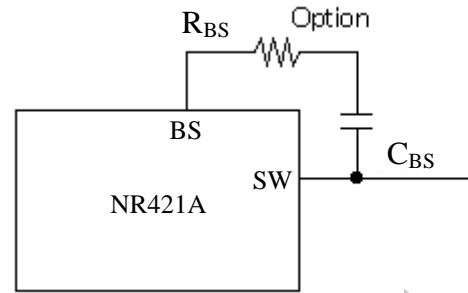


図 8-11 BS 直列抵抗の挿入

8.3.2 スパイクノイズの低減(2)

スナバ回路の追加

上記の対策に図 8-12 のように抵抗とコンデンサ (RC スナバ) を追加することにより、出力波形及び、ダイオードのリカバリータイムを補正し、一層のスパイクノイズを低減させることができます。BS 直列抵抗挿入と同様に効率が低下しますので注意して下さい。

※オシロスコープにてスパイクノイズを観測される際には、プローブの GND リード線が長いとリード線がアンテナの作用をしてスパイクノイズが大きく観測されることがあります。スパイクノイズの観測に当たってはプローブのリード線を最短にして出力コンデンサの根本に接続して下さい。

※デモボードの C13, R10 です。

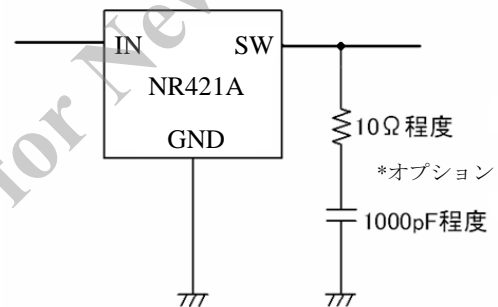


図 8-12 スナバ回路の追加

NR421A

8.3.3 ビーズコア使用に関するご注意

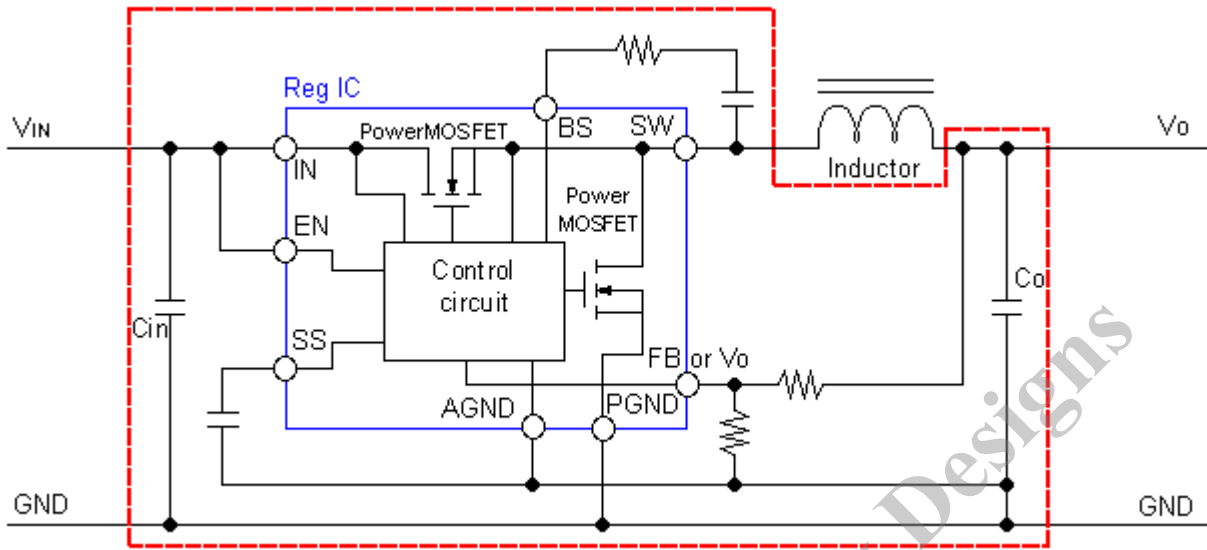


図 8-13 ビーズコア挿入禁止範囲

図 8-13 の赤の点線内ではフェライトビーズなどのビーズコアを挿入しないでください。プリント基板パターン設計においては、IC の安全且つ安定動作のため、配線パターンの寄生インダクタンスを小さく抑えていただくように推奨しております。

ビーズコアを挿入すると、元々配線パターンが持つ寄生インダクタンスに、ビーズコアが持つインダクタンスが加算されるため、この影響によってサージ電圧の発生、或いは IC の GND が不安定/負電位になるなど、誤動作が発生したり、最悪の場合破損に至る事があります。ノイズの低減に関しては、基本的に「BS 直列抵抗の挿入」及び、「スナバ回路の追加」で対策してください。

8.3.4 逆バイアス保護

バッテリーチャージ等、入力端子より出力の電圧が高くなるような場合には、入出力間に逆バイアス保護用のダイオードが必要となります。

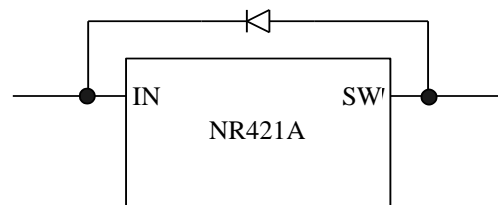


図 8-14 逆バイアス保護用ダイオード

NR421A

9. 代表特性例(Ta=25°C)

1) 効率・ロードレギュレーション

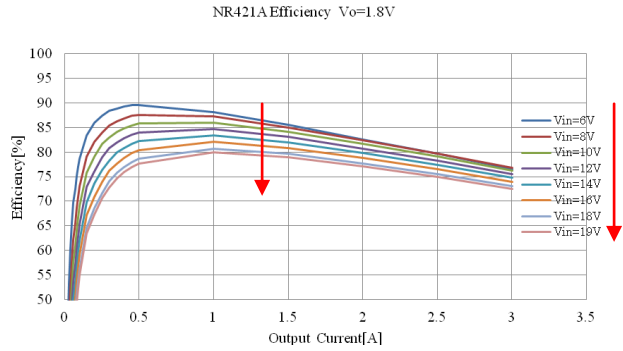


図 9-1

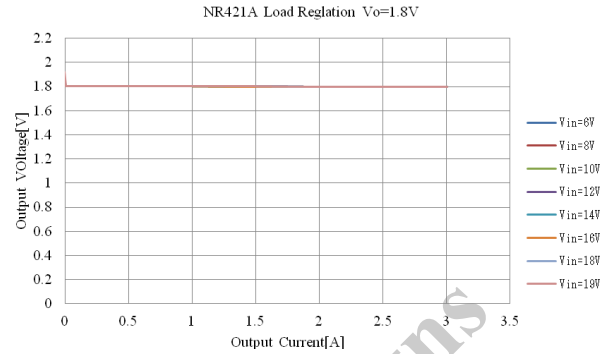


図 9-5

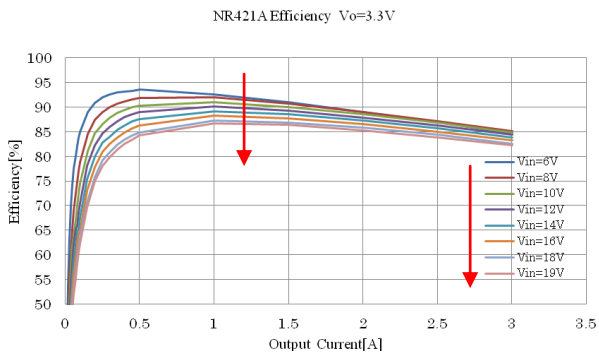


図 9-2

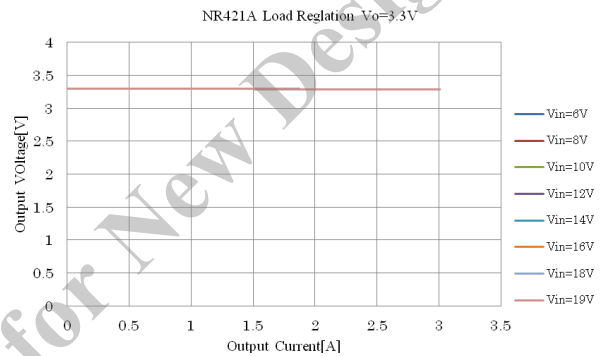


図 9-6

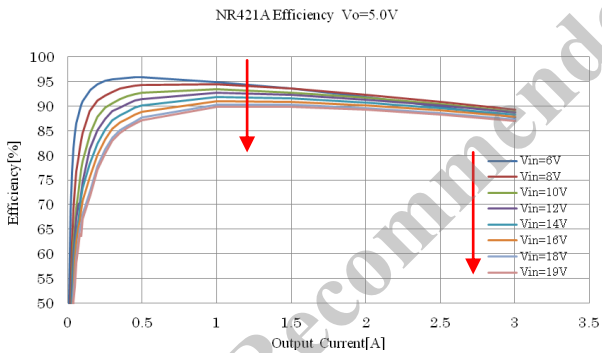


図 9-3

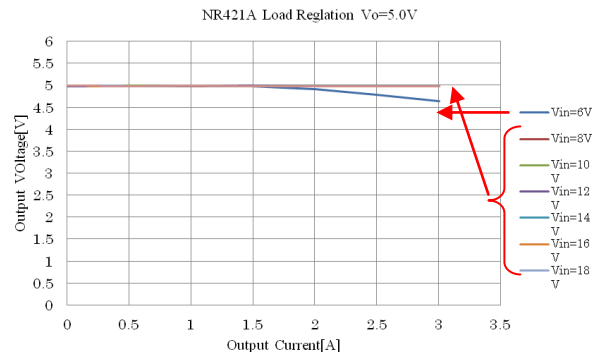


図 9-7

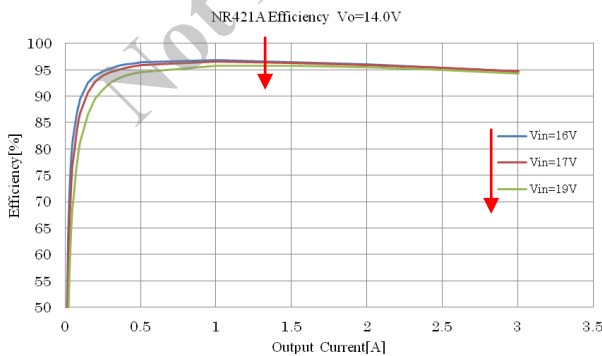


図 9-4

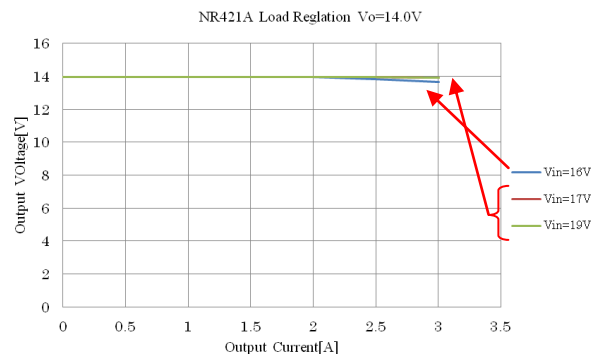


図 9-2

2) UVLO 解除電圧

NR421A UVLO release voltage $V_o=5V$

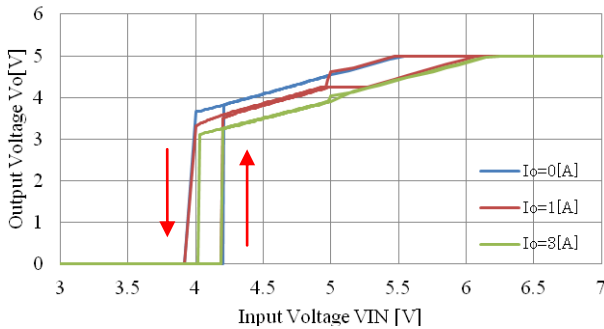


図 9-9

3) OCP 特性 $V_o=5V$

NR421A OCP $V_o=5V$

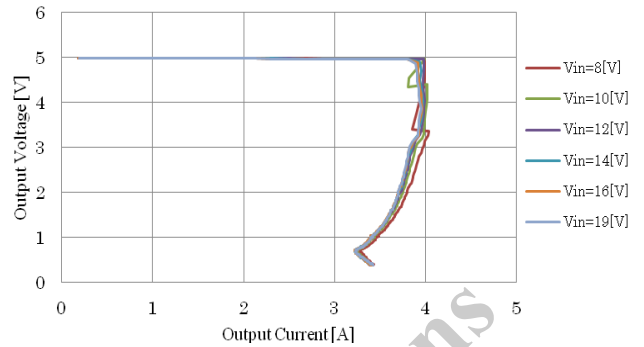


図 9-13

4) OCP 特性 $V_o=14V$

NR421A OCP $V_o=14V$

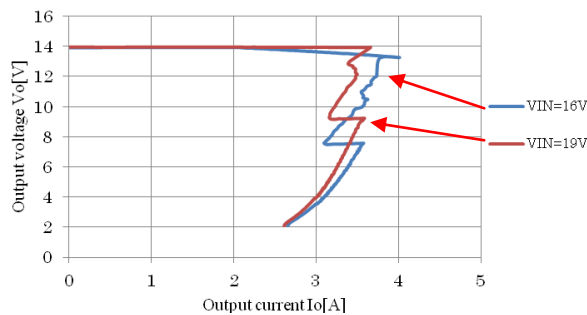


図 9-10

5) 回路電流 I_{IN}

NR421A Supply current I_{IN} $V_o=5.0V$

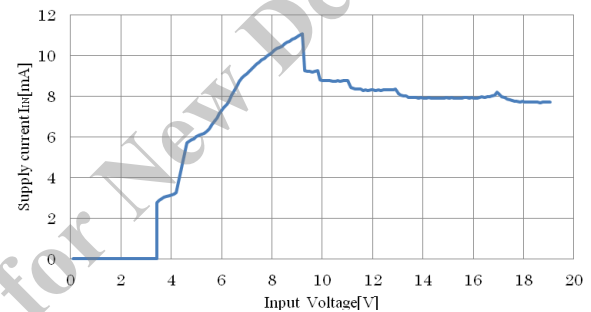


図 9-14

6) 静止時回路電流 $I_{IN(off)}$

NR421A Shutdown supply current $I_{IN(off)}$ $V_o=5.0V$

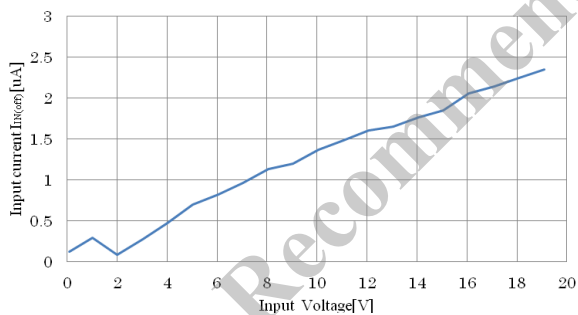


図 9-11

7) 動作周波数

NR421A Switching frequency f_{sw} $V_o=5.0V$

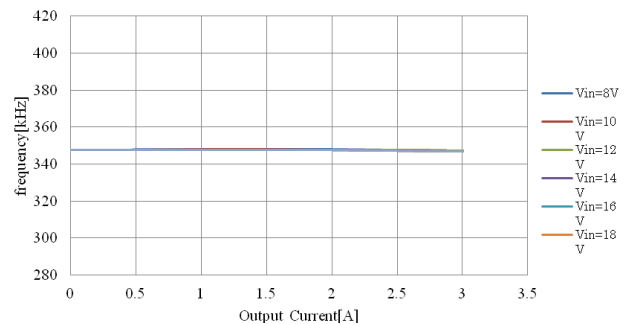


図 9-15

8) EN 端子電圧 vs. 出力電圧 V_o

NR421A EN voltage vs. Output voltage $V_o=5V$

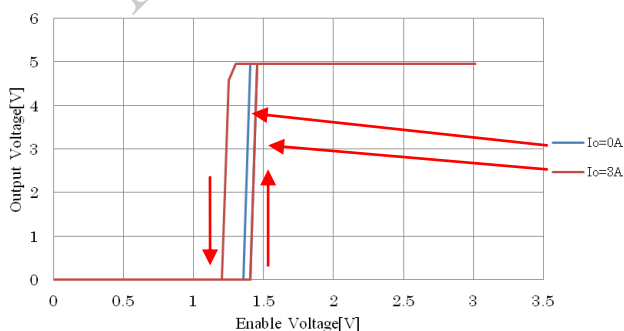


図 9-12

9) 過熱保護 動作温度、復帰温度

NR421A TSD $V_o=5V$

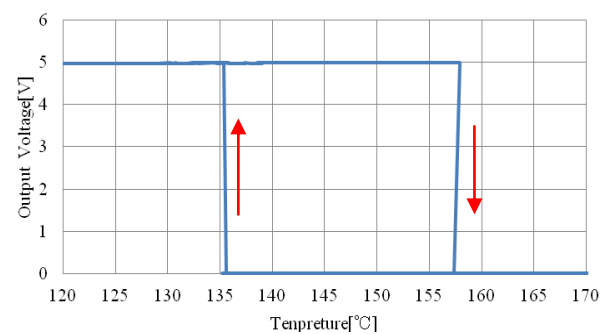


図 9-16

NR421A

10. 梱包仕様

10.1 テーピング&リール外観

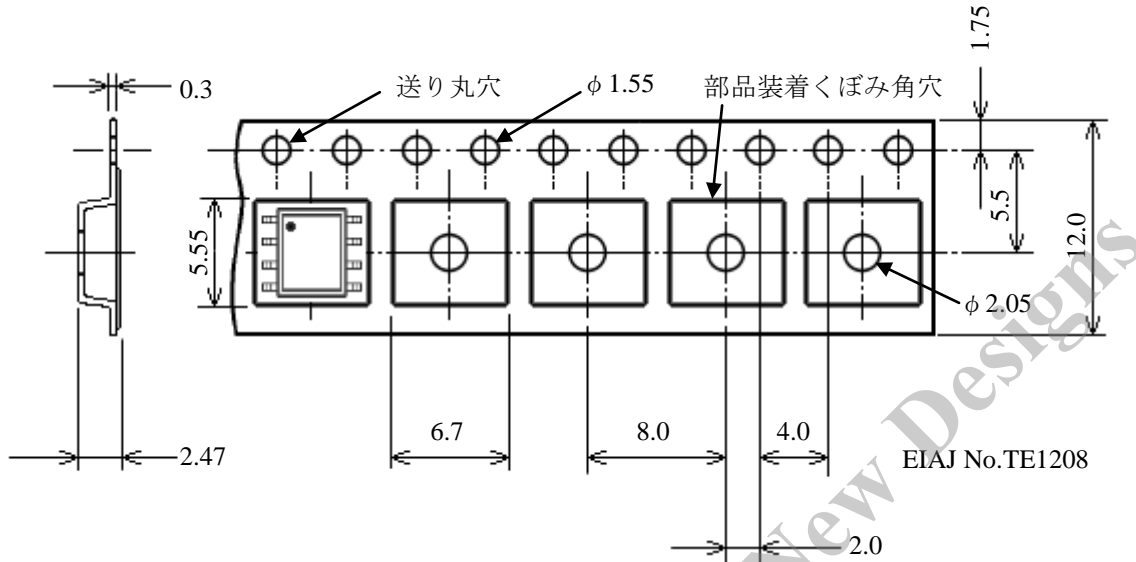


図 10-1 テーピング外観

注記:

1)寸法表記 : mm

2)表面抵抗 : $10^9 \Omega$ 以下

3 図は一定の縮尺で描かれていません

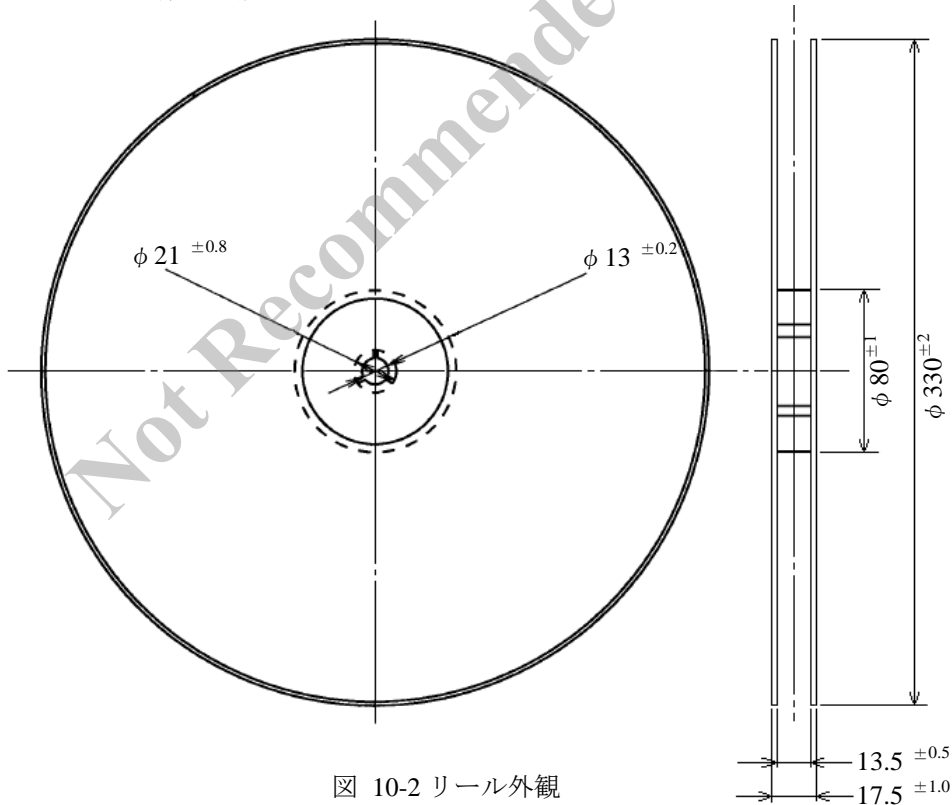


図 10-2 リール外観

注記:

1)寸法表記 : mm

2)図は一定の縮尺で描かれていません

EIAJ No. RRM-12DC

梱包数量

4000 個/リール

注意書き

- 本書に記載している製品（以下、「本製品」という）のデータ、図、表その他のすべての内容は本書発行時点のものとなります。本書に記載している内容は、改良などにより予告なく変更することがあります。ご使用の際には、最新の情報であることを弊社販売窓口を確認してください。
- 本製品は、一般電子機器（家電製品、事務機器、通信端末機器、計測機器など）の部品に使用されることを意図しております。ご使用の際には、納入仕様書に署名または記名押印のうえご返却をお願いします。高い信頼性が要求される装置（輸送機器とその制御装置、交通信号制御装置、防災・防犯装置、各種安全装置など）への使用をご検討の際には、必ず事前にその使用の適否につき弊社販売窓口へご相談および納入仕様書に署名または記名押印のうえご返却をお願いします。本製品は、極めて高い信頼性が要求される機器または装置（航空宇宙機器、原子力制御、その故障や誤動作が生命や人体に危害を及ぼす恐れのある医療機器（日本における法令でクラスⅢ以上）など）（以下「特定用途」という）に使用されることは意図されておりません。特定用途に本製品を使用したことによりお客様または第三者に生じた損害などに関し、弊社は一切その責任を負いません。
- 本製品の使用にあたり、本製品に他の製品・部材を組み合わせる場合、あるいはこれらの製品に物理的、化学的、その他何らかの加工・処理を施す場合には、使用者の責任においてそのリスクを必ずご検討のうえ行ってください。
- 弊社は品質、信頼性の向上に努めていますが、半導体製品では、ある確率での欠陥、故障の発生は避けられません。本製品の故障により結果として、人身事故、火災事故、社会的な損害などが発生しないよう、故障発生率およびディレーティングなどを考慮のうえ、使用者の責任において、本製品が使用される装置やシステム上で十分な安全設計および確認を含む予防措置を必ず行ってください。ディレーティングについては、納入仕様書および弊社ホームページを参照してください。
- 本製品は耐放射線設計をしておりません。
- 本書に記載している内容を、文書による弊社の承諾なしに転記・複製することを禁じます。
- 本書に記載している回路定数、動作例、回路例、パターンレイアウト例、設計例、推奨例、本書に記載しているすべての情報およびこれらに基づく評価結果などは、使用上の参考として示したもので、これらに起因する使用者もしくは第三者のいかなる損害および知的財産権を含む財産権その他一切の権利の侵害問題について、弊社は一切責任を負いません。
- 本書に記載している技術情報（以下、「本技術情報」という）は、本製品の使用上の参考として示したもので、弊社の所有する知的財産権その他権利の実施、使用を許諾するものではありません。
- 使用者と弊社との間で別途文書による合意がない限り、弊社は、本製品の品質（商品性、および特定目的または特別環境に対する適合性を含む）ならびに本書に記載の情報（正確性、有用性、信頼性を含む）について、明示的か黙示的かを問わず、いかなる保証もしておりません。
- 本製品を使用する場合は、特定の物質の含有・使用を規制する RoHS 指令など、適用可能性がある環境関連法令を十分に調査したうえで、当該法令に適合するよう使用してください。
- 本製品および本技術情報を、大量破壊兵器の開発を含む、軍事用途や軍事利用の目的で使用しないでください。また、本製品および本技術情報を輸出または非居住者などに提供する場合は、「米国輸出管理規則」、「外国為替及び外国貿易法」など、各国の適用のある輸出管理法令などを遵守してください。
- 弊社物流網以外での本製品の落下などの輸送中のトラブルについて、弊社は一切責任を負いません。
- 本書は、正確を期すため慎重に製作したのですが、弊社は本書に誤りがないことを保証するものではなく、万一本書に記載している内容の誤りや欠落に起因して使用者に損害が生じた場合においても、弊社は一切責任を負いません。
- 本製品を使用するときに特に注意することは納入仕様書、一般的な使用上の注意は弊社ホームページを参照してください。