

適用範囲

Scope

この規格は、3相ブラシレスモータコントローラIC SI-6633Cについて適用する。
この仕様書は、RoHS 指令対応（鉛フリー）を施した製品について適用する。
The present specifications shall apply to a 3 phase brushless motor controller IC, SI-6633C.
The present specifications shall apply to SI-6633C which is performed RoHS instructions.

概要

Outline

種別 Type	モノリシック IC Monolithic integrated circuit
構造 Structure	樹脂封止型（トランスファーモールド） Plastic molded (transfer mold)
主用途 Applications	3相ブラシレスモータコントローラ （矩形波通電方式） 3 phase brushless motor controller (Trapezoidal Current Control.)

絶対最大定格

Absolute maximum ratings

項目 Item	記号 Symbol	条件 Condition	規格値 Spec	単位 Unit
電源電圧 Power Supply	V_{BB}		-0.3~38	V
出力電圧 Output Voltage	V_{OUT}		-1~38	V
ロジック入力電圧 Logic Input Voltage	$V_{IN(Logic)}$		-0.3~6	V
ホール入力電圧 Hall Input Voltage	V_{HALL}		-0.3~6	V
Ref入力電圧 Reference Voltage	V_{Ref}		-0.3~6	V
検出電圧 Sense Voltage	V_{SENSE}		±0.5	V
最高ジャンクション温度 Junction Temperature	$T_{J(max)}$		150	°C
保存温度 Storage Temperature	T_{stg}		-40~150	°C
動作周囲温度 Ambient Temperature	T_A		-20~85	°C
パッケージ熱抵抗 Thermal resistance	$R_{\theta JA}$	弊社評価基板使用時(2層基板; 60mm×77mm) SK evaluation board(2 layer PCB; 60mm*77mm)	43	°C/W

出力電流値は、Duty 比、周囲温度、放熱条件によって制限される可能性があります。

いかなる場合もジャンクション温度 T_j を超えないようにしてください。

Output current rating may be limited by duty cycle, ambient temperature, and heat sinking.

Under any set of conditions, do not exceed the specified junction temperature (T_j).

電気的特性
Electrical characteristics

推奨動作範囲
Recommendable Operating Range

項目 Item	記号 Symbol	規格値 Spec	単位 Unit	備考 Remark
電源電圧 Power Supply	V_{BB}	10~30	V	
コントロール電源電圧 Logic Power Supply	V_{DD}	3~5.5	V	
ロジック入力電圧 Logic Input Voltage	$V_{IN(Logic)}$	0~5.5	V	
Ref入力電圧 Reference Input Voltage	V_{Ref}	0.5~5.5	V	0.5V以下では、電流制御精度が大幅に低下します Accuracy of controlled current is reduced below 0.5V of sense voltage
ホール入力電圧 Hall Input Voltage	V_{HALL}	0.2~4	V	
検出電圧 Sense Voltage	V_{SENSE}	±0.5	V	
パッケージ温度 Package Temperature	T_C	105	°C	
動作周囲温度 Ambient Temperature	T_A	-20~85	°C	

注)特に出力電流を推奨動作範囲以上、絶対最大定格以下にてご使用される場合、下記熱設計データおよびアプリケーションノート等を参照の上、他の定格を越える事の無いよう十分な評価、検証を必ず行って下さい。

Especially, care should be taken with output current on condition over recommendation range and below absolute max rating. In this case, enough evaluation is needed with thermal design data below and application note to avoid the device being over absolute max rating for other item.

電气的特性 (特に断り無き場合、 $T_a=25^{\circ}\text{C}$ 、 $V_{\text{BB}}=24\text{V}$ 、 $V_{\text{DD}}=5\text{V}$)Electrical Characteristic ($T_a=25^{\circ}\text{C}$ 、 $V_{\text{BB}}=24\text{V}$ 、 $V_{\text{DD}}=5\text{V}$ 、Unless Otherwise Noted.)

特性項目 Item	記号 Symbol	定格 Spec			単位 Unit	試験条件 Condition
		MIN	TYP	MAX		

Output Drivers

VBB電圧範囲 VBB Voltage Range	V_{BB}	10	-	V_{BBOV}	V	動作時 Operation
主電源電流 Power Supply Current	I_{BB}		10	20	mA	動作状態(出力OFF時) Operation(Outputs are OFF)
		50	-	200	μA	スタンバイモード Stand-by Mode

Control Logic

VDD電圧範囲 VDD Voltage Range	V_{DD}	3	-	5.5	V	動作時 Operation
VDD端子電流 Logic Supply Current	I_{DD}		0.5	3	mA	動作状態(出力OFF時) Operation(Outputs are OFF)
		100	180	500	μA	スタンバイモード Stand-by Mode
Logic入力電圧 Logic Input Voltage	$V_{\text{IN}(0)}$	0	-	$V_{\text{DD}} \times 0.25$	V	
	$V_{\text{IN}(1)}$	$V_{\text{DD}} \times 0.75$	-	VDD	V	
Logic入力電流 Logic Input Current	$I_{\text{IN}(0)}$	-1	-	1	μA	$V_{\text{IN}(0)}$ 、 $V_{\text{IN}}=0\text{V}$
	$I_{\text{IN}(1)}$	-1	-	1	μA	$V_{\text{IN}(1)}$ 、 $V_{\text{IN}}=5\text{V}$
入力端子フィルタ Logic Input Filter	t_{LOGIC}	0.3	0.5	0.95	μs	$f_{\text{in}}=50\text{kHz}$ 、Duty=50%
COSC端子発振周波数 COSC oscillation frequency	f_{OSC}	19	25	32	KHz	$C_{\text{OSC}}=330\text{pF}$

Gate Drive

ハイサイド出力電圧 Highside Output Voltage	$V_{\text{GS}(H)}$	6	-	9	V	Vbbに対して、 $I_{\text{GATE}}=2\text{mA}$ For VBB. $I_{\text{GATE}}=2\text{mA}$
ローサイド出力電圧 Lowside Output Voltage	$V_{\text{GS}(L)}$	6	-	9	V	$I_{\text{GATE}}=2\text{mA}$
ドライブ電流 Drive Current	I_{GATE}	20	30	60	mA	$\text{GH}=\text{GL}=4\text{V}$ 、 $\text{VCP}=\text{VBB}+\text{TBD}$
デッドタイム Deadtime	t_{dead}		1000		ns	

Internal PWM

Ref端子入力電流 Ref Input Current	I_{ref}	-5	-0.1	1	μA	
Ref端子入力電圧範囲 Ref Input Voltage Range	V_{Ref}	0.5	-	5.5	V	
Sen端子入力電流 Sen Input Current	I_{Sen}	-5	-0.1	1	μA	$V_{\text{Sen}}=0\sim 1\text{V}$
検出電圧 Sense Voltage	V_{Sen}	$V_{\text{REF}} \times 0.095$	$V_{\text{REF}} \times 0.1$	$V_{\text{REF}} \times 0.12$	V	$V_{\text{Ref}}=1\sim 5\text{V}$
電流検出フィルタ時間 Current Sense Filter Time	t_{LPFSen}	1	2	4	μs	設計保証 Guaranteed by design

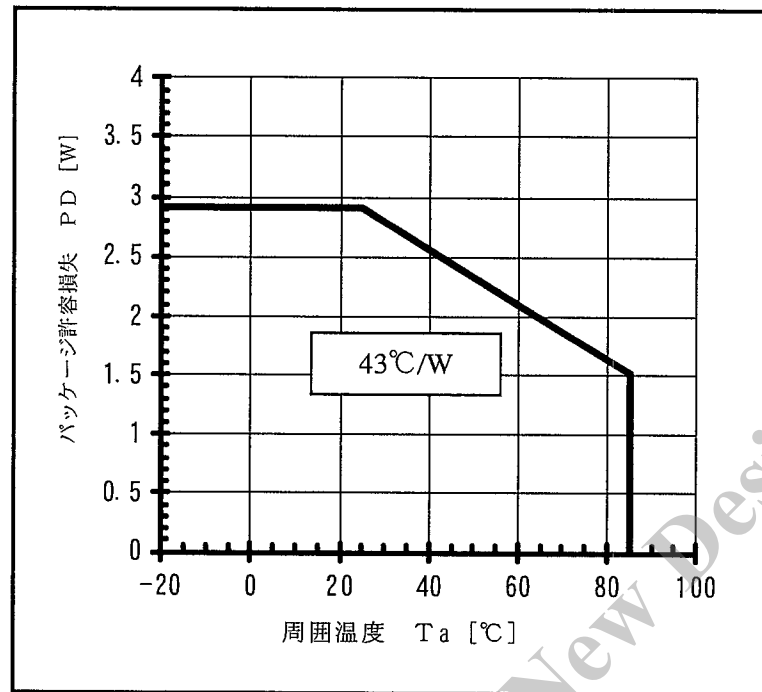
- Typ データは設計情報として使用して下さい。
Typ data is for reference only.
- 電流は製品から流れ出す方向を-(マイナス)とします
Negative current is defined as coming out of the specified pin.

電気的特性 (続き) (特に断り無き場合、 $T_a=25^\circ\text{C}$ 、 $V_{BB}=24\text{V}$ 、 $V_{DD}=5\text{V}$)
 Electrical Characteristic(continued) ($T_a=25^\circ\text{C}$ 、 $V_{BB}=24\text{V}$ 、 $V_{DD}=5\text{V}$, Unless Otherwise Noted.)

特性項目 Item	記号 Symbol	定格 Spec			単位 Unit	試験条件 Condition
		MIN	TYP	MAX		
Protection						
FL出力飽和電圧 FL Output Saturation Voltage	$V_{R(ON)}$	0.2	0.4	0.7	V	$I_{RG}=2\text{mA}$
FL出力端子オン電流 FL Output On Current	$I_{R(ON)}$	5	7.5	15	mA	$V_R=2\text{V}$
FL出力リーク電流 FL Output Leak Current	$I_{R(OFF)}$	0	-	50	μA	$V_{RG}=5.5\text{V}$
過電流検出電圧 OCP detection Voltage	V_{OCP}	1.4	1.5	1.65	V	LowSide MOSFET検出 (OUT-GND間)
過電流検出フィルタ時間 OCP Filter Time	$t_{FLT OCP}$	0.75	1.5	3	μs	設計保証 Guaranteed by design
OCP出力OFFタイマーカウント OCP Output Off Timer Count	N_{OCP_OFF}	256	256	256		
VBB過電圧保護閾値電圧 VBB OVP Threshold Voltage	V_{BBOV}	33	35	37	V	
VBB過電圧保護ヒステリシス VBB OVP Hysteresis	$V_{BBOVhys}$	1.25	2	3.5	V	
CLD端子発振周波数 CLD Oscillation frequency	f_{LD}	100	128	164	Hz	$C_{LD}=0.1\mu\text{F}$
ロック検出タイマーカウント Lock Detection Timer Count	N_{LD}	256	256	256		
過熱保護動作温度 TSD Thrsold temerature	T_{JTSD}	151	170	185	$^\circ\text{C}$	温度上昇時、設計保証 Temperature rising, Guaranteed by design
過熱保護ヒステリシス TSD Hysteresis	$T_{JTSDhys}$	10	15	20	$^\circ\text{C}$	
VDD低電圧保護解除電圧 VDD UVLO Threshold Voltage	V_{DDUV}	2.65	2.8	2.95	V	V_{DD} 電圧上昇時 VDD rising
VDD低電圧保護ヒステリシス VDD UVLO Hysteresis	$V_{DDUVhys}$	0.1	0.15	0.25	V	
VBB低電圧保護解除電圧 VBB UVLO Threshold Voltage	V_{BBUV}		9	9.9	V	V_{BB} 電圧上昇時 VBB rising
VBB低電圧保護ヒステリシス VBB UVLO Hysteresis	$V_{BBUVhys}$		0.3		V	
FG						
FG出力飽和電圧 FG Output Saturation Voltage	$V_{R(ON)}$	0.2	0.4	0.7	V	$I_{RG}=2\text{mA}$
FG出力リーク電流 FG Output Leak Current	$I_{R(LEAK)}$	0	-	50	μA	$V_{RG}=5.5\text{V}$
Hall Logic						
ホール入力電流 Hall Input Current	I_{HALL}	-5	-0.1	1	μA	$V_{IN}=0.2\sim 4\text{V}$
コモンモード入力電圧範囲 Common Mode Input Voltage Range	V_{CMR}	0.2	-	4	V	
AC入力電圧範囲 AC Input Voltage Range	V_{HALL}	60	-	-	mV _{P-P}	
ヒステリシス Hysteresis	V_{HYS}	25	40	V_{HALL}	mV	設計保証 Guaranteed by design
パルス除去フィルター Pulse Reject Filter	t_{pulse}	1	2	4	μs	

- Typ データは設計情報として使用して下さい。
Typ data is for reference only.
- 電流は製品から流れ出す方向を-(マイナス)とします
Negative current is defined as coming out of the specified pin.

減定格図



励磁制御入力 (ホール&Logic 入力)

Excitation control input (Hall and Logic input)

表 10-1 Hall 入力&各制御入力

Table 10-1 Hall and Logic input

状態名	Input					Output status					
	HallU ^{※1}	HallV ^{※1}	HallW ^{※1}	Enable	Brake	DIR=H			DIR=L		
						OUTU	OUTV	OUTW	OUTU	OUTV	OUTW
F1	+	-	+	L	H	H	L	Z	L	H	Z
F2	+	-	-	L	H	H	Z	L	L	Z	H
F3	+	+	-	L	H	Z	H	L	Z	L	H
F4	-	+	-	L	H	L	H	Z	H	L	Z
F5	-	+	+	L	H	L	Z	H	H	Z	L
F6	-	-	+	L	H	Z	L	H	Z	H	L
Error	-	-	-	L	H	Z	Z	Z	Z	Z	Z
Error	+	+	+	L	H	Z	Z	Z	Z	Z	Z
brake	X	X	X	L	L	L	L	L	L	L	L
disable ^{※2}	X	X	X	H	H	Z	Z	Z	Z	Z	Z
StandBy	X	X	X	H	L	Z	Z	Z	Z	Z	Z

X: don't care Z: High Impedance

※1 HallU、HallV、HallW : '+'=H+>H-、 '-'=H+<H-

※2 Disable となるには条件があります。

There are conditions for disable

- HallU、HallV、HallW は HU+、HU-、HV+、HV-、HW+、HW-から生成される、内部ロジック信号名となります。

HallU, HallV and HallW are internal logic signal made from HU+, HU-, HV+, HV-, HW+ and HW-

- Disable となる条件については、図 10-9 を参照願います。

Refer to Fig 10-9 for condition of "disable"

FL 出力 (フラグ出力)

Flag Output

表 10-2 FL 出力

Table 10-2 Flag output

FL 出力	状態(Status)
Hi-Z	動作状態(Operation)
L	異常検知 Abnormal 低電圧保護 (UVLO) Under voltage lock out 過熱検知 (TSD) Thermal shutdown 過電圧検知 (OVP) Over voltage protection 過電流検知&出力 OFF 期間 (OCP) Over current protection and output off time

- 電源電圧 (VBB、VDD) が低い状態では内部回路の動作が不完全となって正しい診断結果を出力しない場合がありますので、注意願います。

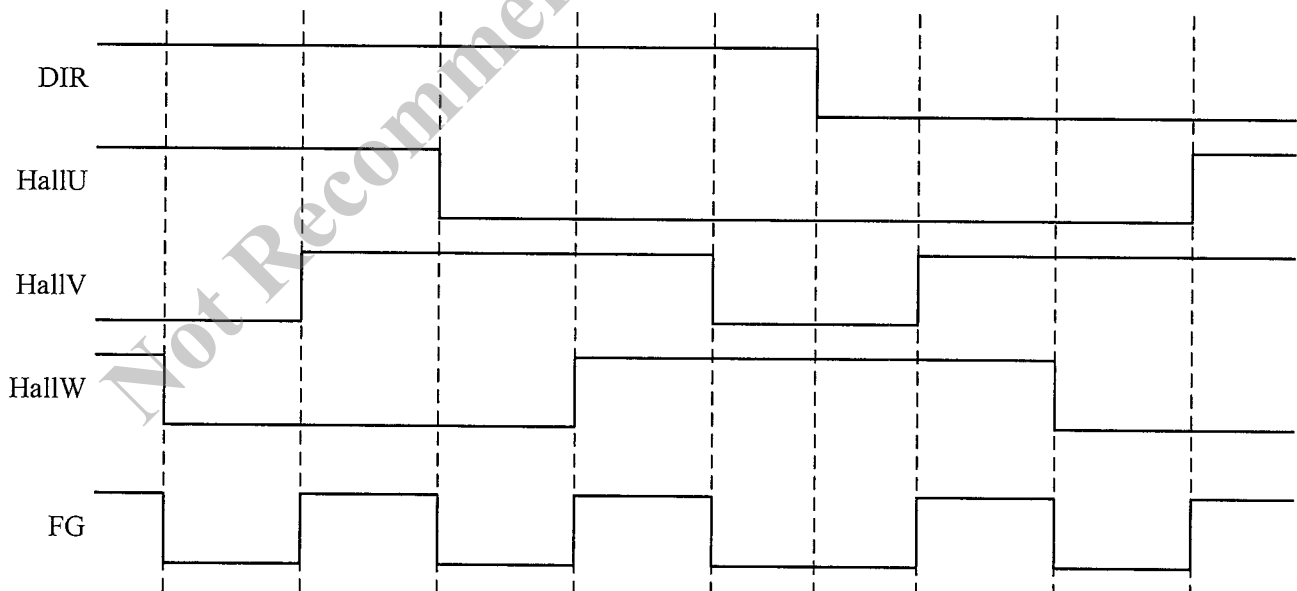
Please take care for FLAG output due to the internal circuit may not be fixed with VBB being low.

FG 信号

FG signal

図 10-3 FG タイミングチャート

Fig 10-3 FG timing chart

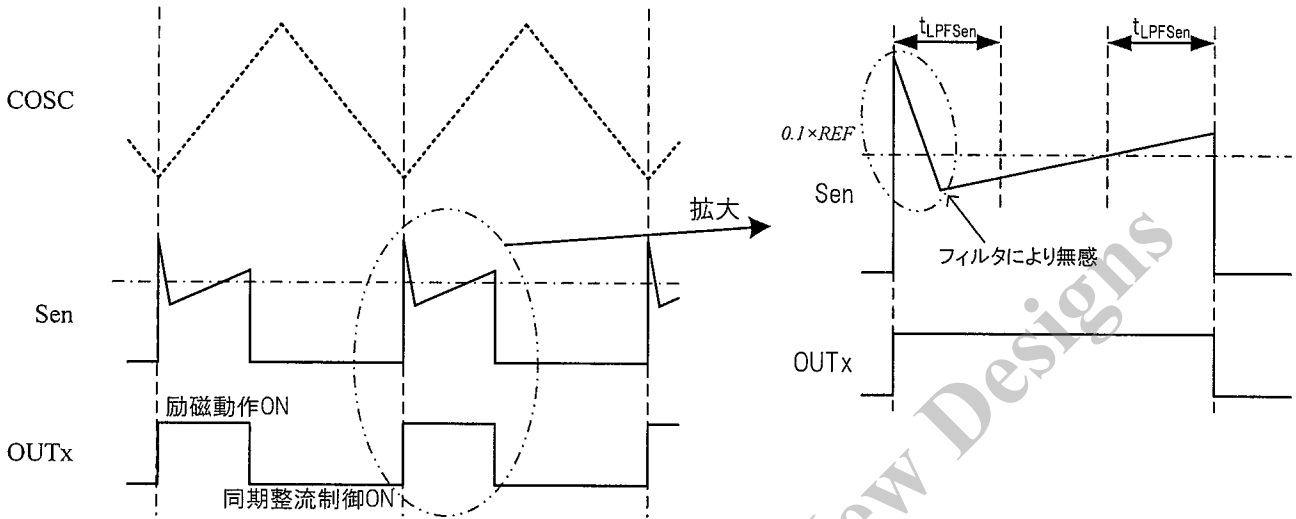


- HalU、HallV、HallW に関しては、「励磁制御入力 (ホール&Logic 入力)」を参照願います。
Refer to "Hall and Logic input" on HalU, HallV and HallW
- FG はホール入力によって励磁相が切り替わる毎に論理が反転する、トグル動作となります。
FG is toggled by each phase changed

Internal PWM 制御
Internal PWM control

図 10-4 Internal PWM 制御タイミングチャート

Fig 10-4 Internal PWM control timing chart



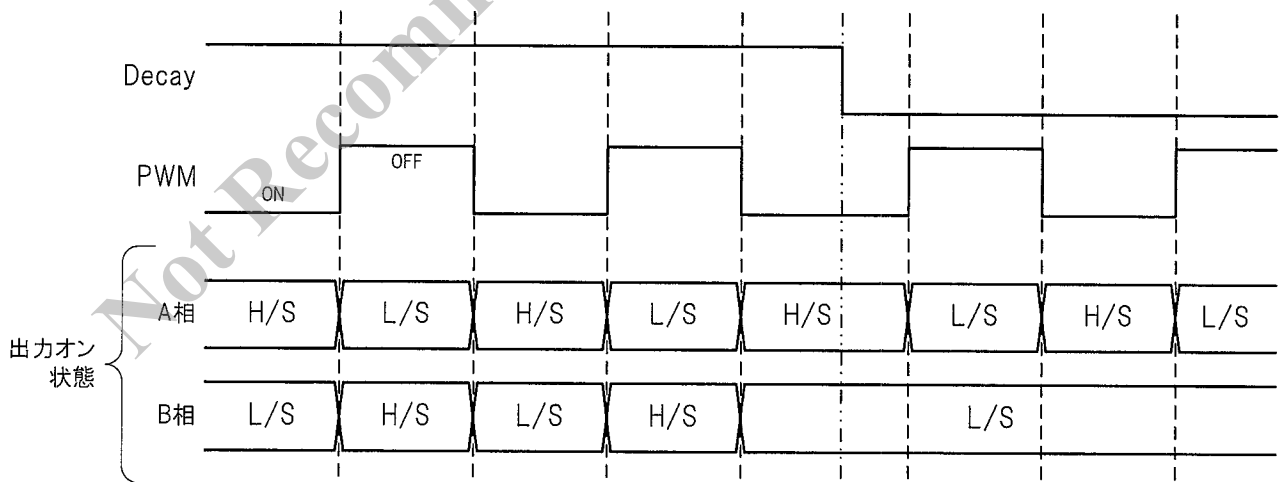
- 本制御を使用しない場合は、Sen は GND、REF は VDD に接続してください。
Connect Sen pin to GND and Ref pin to VDD if not using this function

PWM 制御入力 (PWM& Decay)

PWM control (PWM and Decay)

図 10-5 PWM 制御入力タイミングチャート

PWM control timing chart



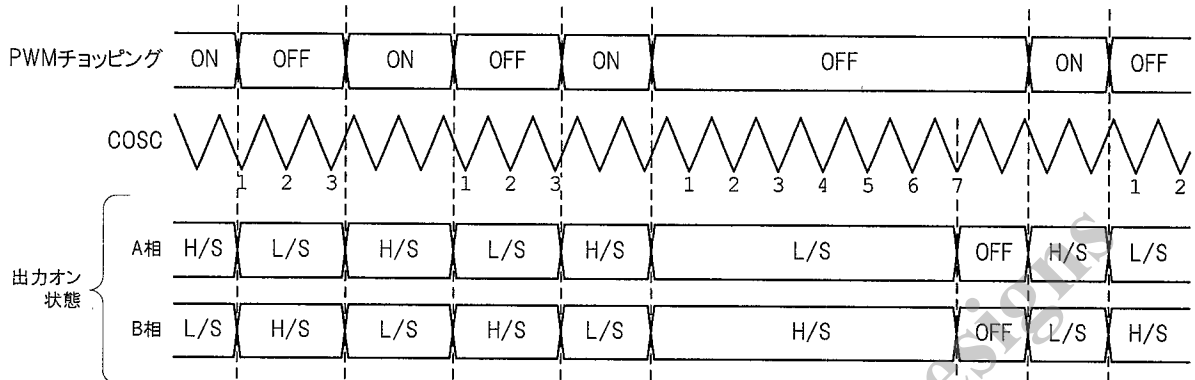
- Brake 時は、PWM 端子、Decay 端子の入力信号は無視されます。
PWM and Decay signal is ignored in Break mode
- PWM 制御入力を使用しない場合は、端子を'L'として下さい。
Connect PWM pin to "L" if not using this function

同期整流強制停止 (Fast Decay のみ)

PWM operation in Fast Decay (Decay="H")

図 10-6 同期整流タイミングチャート

Fig 10-6 Synchronous Rectification timing chart



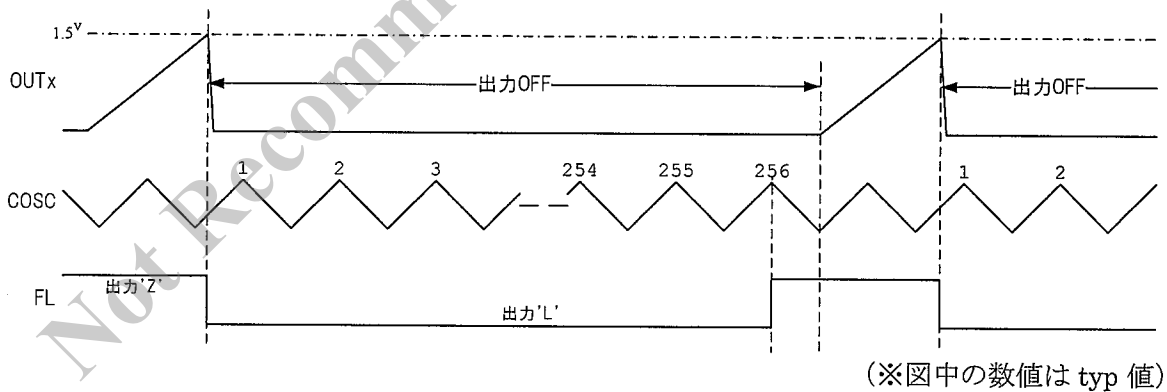
- PWM チョッピング OFF 期間が一定時間 (COSC の約 7 周期) 継続した場合には同期整流動作を停止させます。
If the device keeps OFF (PWM="H"), SR function is OFF after 7 cycles of COSC to avoid the recirculation current
- Brake 時はこの機能は動作しません。
This is not applied to Slow Decay mode

OCP 制御

OCP control

図 10-7 OCP タイミングチャート

OCP timing chart



(※図中の数値は typ 値)

The value is typical in the timing chart

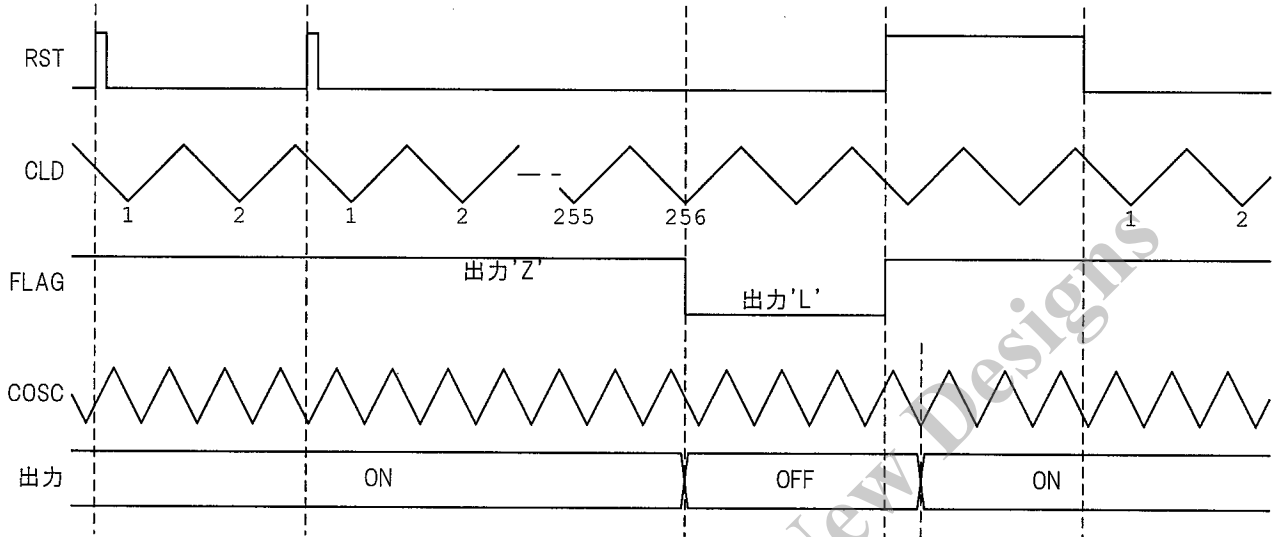
- 過電流検知後、一定時間 (COSC の 256 周期) 出力 Disable 状態となり、その後自動復帰します。
After OCP function is detected, outputs are disabled for 256cles of COSC. After the disable time (128cycles of CPWM) is finished, the device automatically operates again
- 出力オフ時間のタイマーカウントと FL 出力解除は COSC のトップのタイミングで行われます。
The trigger for off timer count and release of FL output is at the top of COSC oscillation waveform.
- オフ期間の解除は COSC のボトムのタイミングとなります。
The trigger for release of off timer count is at the bottom of COSC oscillation.
- 出力 OFF 時間のタイマーカウントは出力 Disable としてもリセットされません。
The timer count for output off is not reset with output disable.

モータロック検出

Motor lock detection

図 10-8 モータロック検出タイミングチャート

Fig 10-8 Motor lock detection timing chart



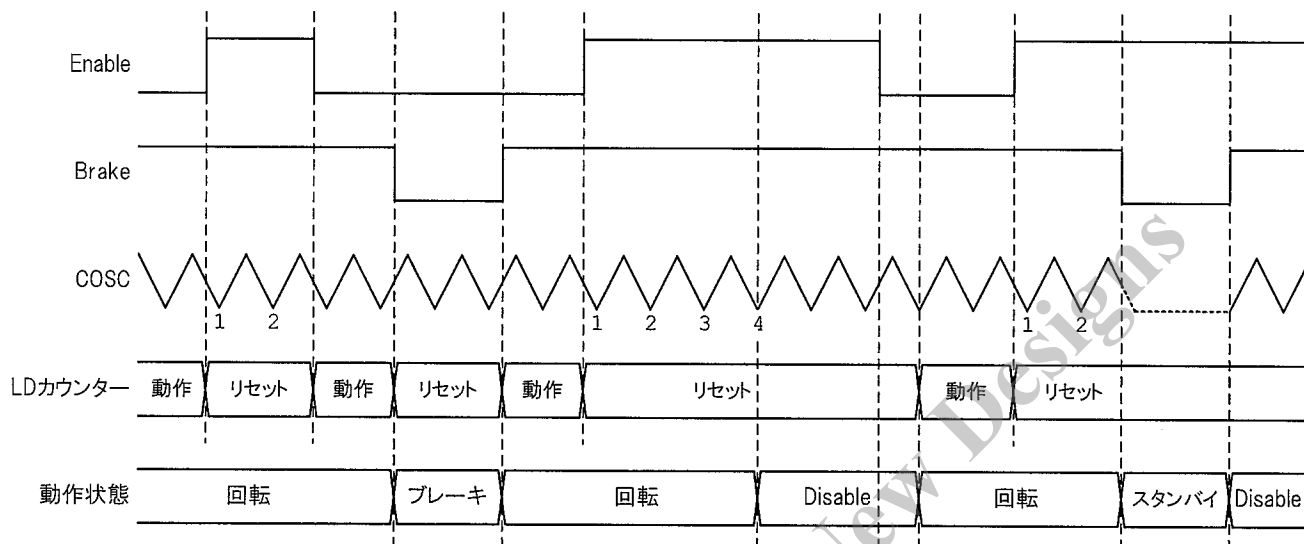
- ロック検出は、回転状態 (Enable 端子='L'、Brake 端子='H') 時のみ動作をします。
Lock detection is enabled only in motor operating (Ena="L", Brake="H")
- CLD の発振周期で約 256 周期、ロック検出を解除する信号 (RST) の発生がなかった場合、モータロックと判断して出力をシャットダウンします。
The device recognizes lock condition if RST signal (H) is not for about 256 cycles of CLD

Enable & Break 端子

Enable and Break

図 10-9 Enable & Break タイミングチャート

Enable and Break timing chart



- Enable 端子には優先動作の順に、次の 3 つの機能があります。

Below is the function of Enable pin with higher priority

① スタンバイ制御 (Brake 端子との組合せ)

Stand-by control (combination of Brake=L and Ena=H)

Brake='L'、Enable='H'の組合せとなることでスタンバイへ移行し、この組合せから外れるとスタンバイから復帰します。

なおスタンバイ時はチャージポンプ回路や内部 Reg が停止します。そのためスタンバイ解除となってから実際に動作を開始するまでには時間がかかります。

また FL 端子は、スタンバイ時は'H'となり、解除後は内部状態に従って出力されます。

Combination of Brake="L" and Ena="H" make the device get stand-by mode. To get out of stand-by mode, it is needed to remove this combination.

② ロックカウンターリセット

Reset for lock counter

Enable='H'の期間中はロックカウンターがリセット状態となります。

The device is in reset of lock counter for Ena="H"

③ 出力 Enable/Disable 動作

Enable/Disable control of output

出力 Disable となるのは、Enable 端子が'L'→'H'となってから COSC の発振回数 (ボトム タイミングでカウント) が 4 回目の時となります。

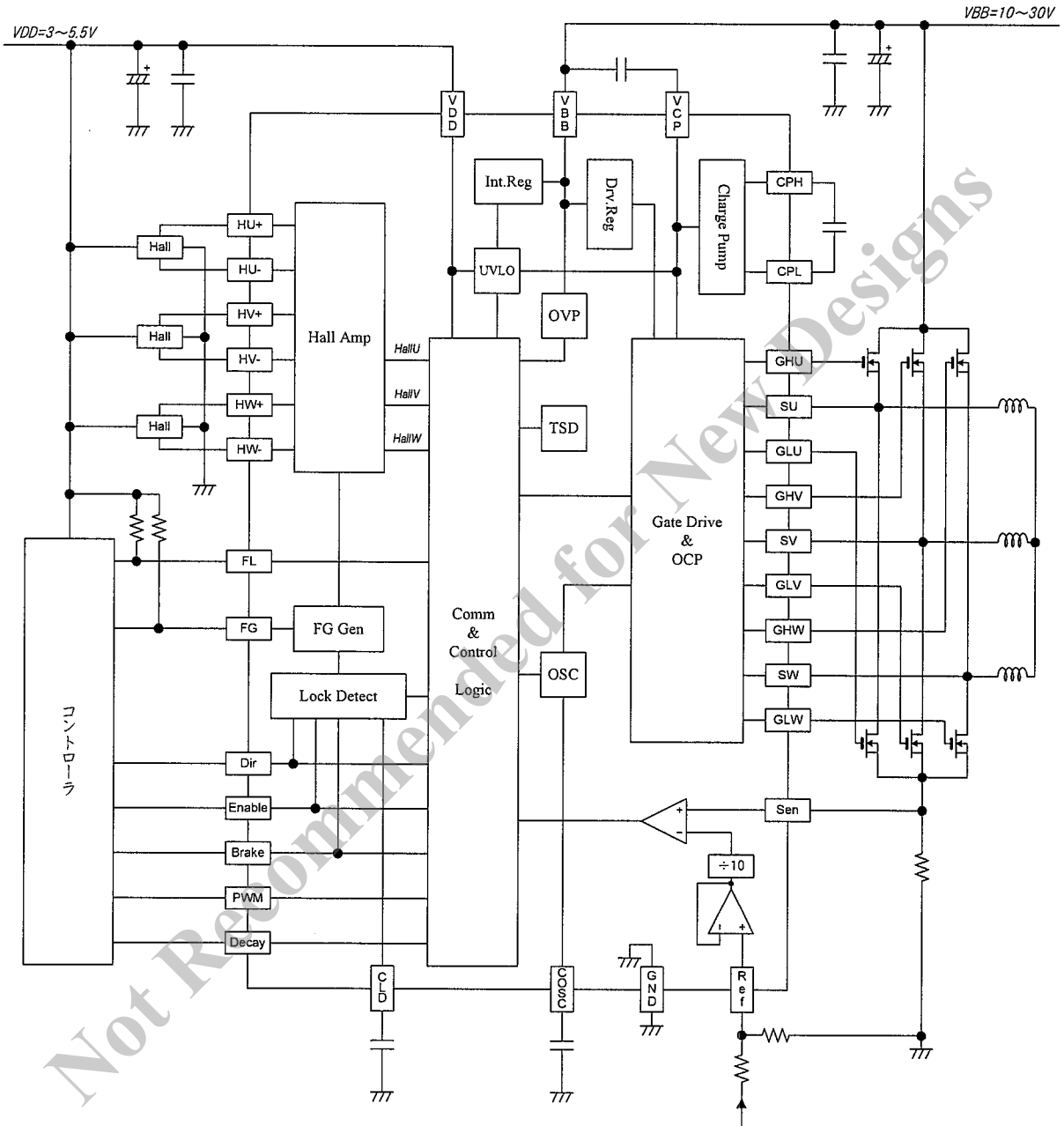
出力 Enable となるのは、Enable 端子が'H'→'L'となった次のオントリガー (COSC のボトム) のタイミングとなります。

The device counts the oscillation of COSC after Enable pin changing from "L" to "H". After counting 4 cycles of COSC, the device gets in "disable" mode.

The device recovers to "enable" mode with switching Ena pin from "H" to "L" immediately.

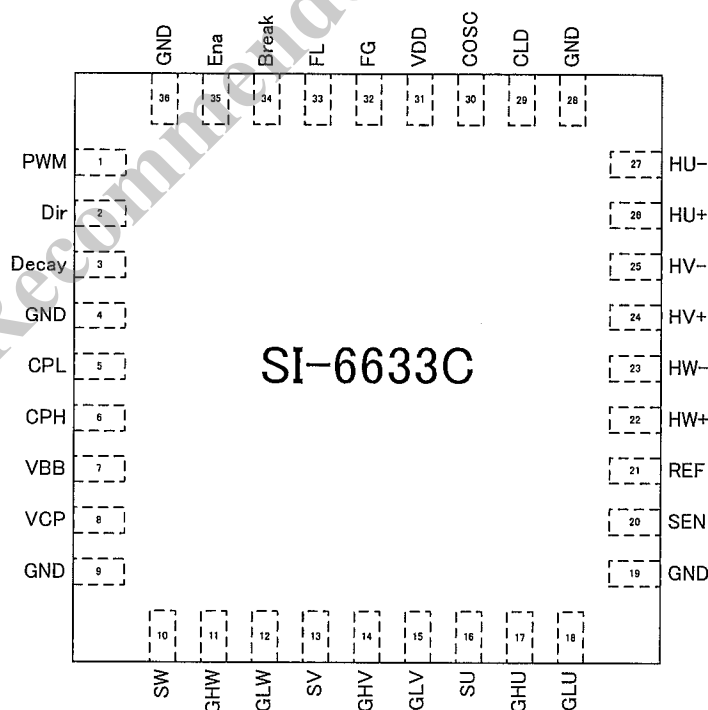
5 ブロックダイアグラム (ピン配置)
Block diagram (Connection diagram)

内部ブロック図
Internal functional block diagram

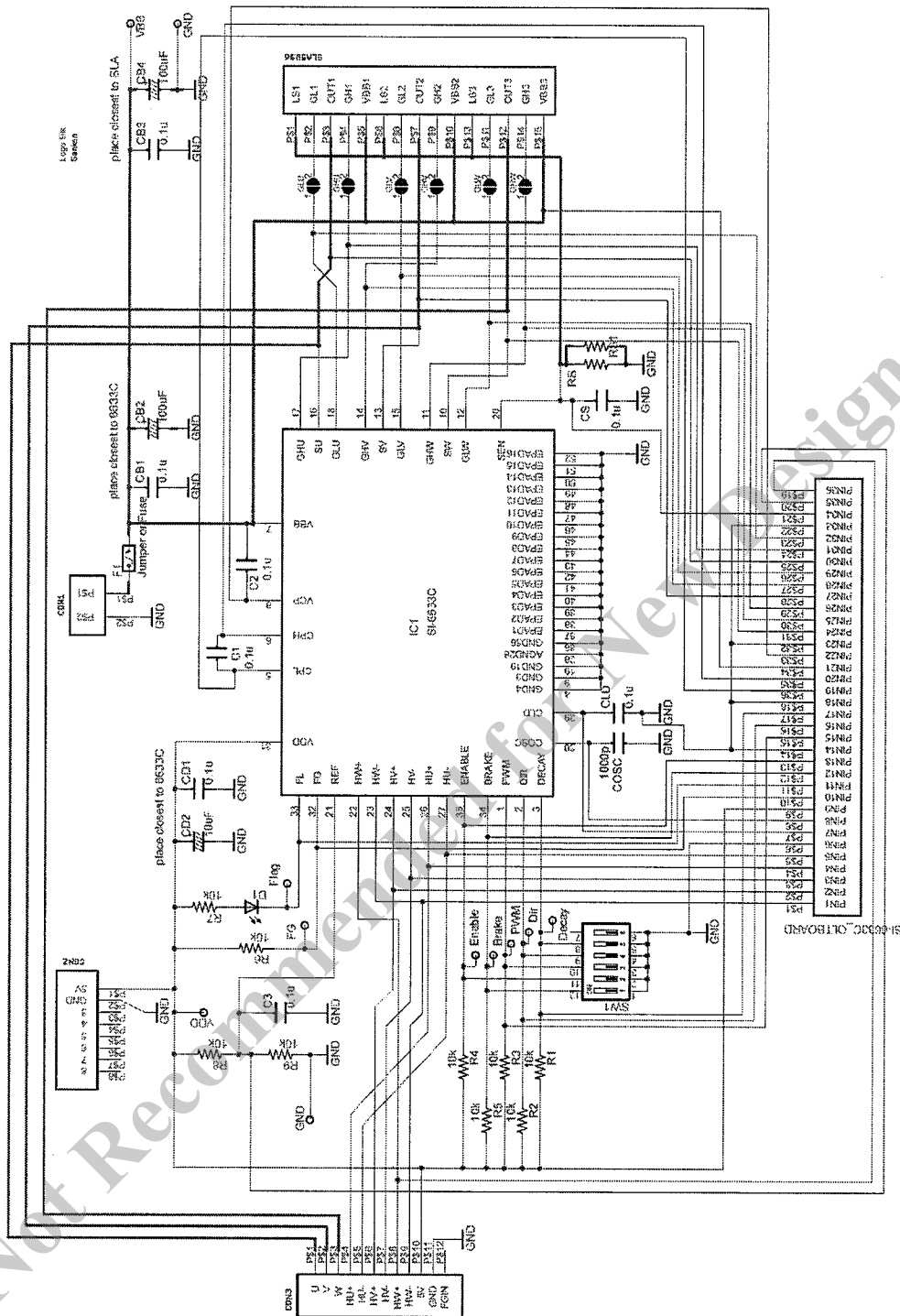


ピン配列 (機能表)
Pin Assignment (Terminal Functions)

番号 Pin Number	端子名 Pin Name	端子機能 Terminal Function	番号 Pin Number	端子名 Pin Name	端子機能 Terminal Function
1	PWM	PWM信号入力端子 PWM Input	19	GND	グラウンド端子 Ground
2	Dir	電流方向切り替え端子 Direction Input	20	Sen	電流検出端子 Current Sensing Pin
3	Decay	Decay信号入力端子 Decay Selection	21	Ref	内部PWM電流設定端子 Analog Voltage Input For Internal PWM
4	GND	グラウンド端子 Ground	22	HW+	ホール素子入力端子HW+ Hall Input HW+
5	CPL	チャージポンプ汲み上げ用コンデンサ端子Low Lowside Pumping For Charge Pump	23	HW-	ホール素子入力端子HW- Hall Input HW-
6	CPH	チャージポンプ汲み上げ用コンデンサ端子High Highside Pumping For Charge Pump	24	HV+	ホール素子入力端子HV+ Hall Input HV+
7	VBB	モーター電源入力端子 Motor Power Supply	25	HV-	ホール素子入力端子HV- Hall Input HV-
8	VCP	チャージポンプチャージアップ用コンデンサ端子 Reservoir For Charge Pump	26	HU+	ホール素子入力端子HU+ Hall Input HU+
9	GND	グラウンド端子 Ground	27	HU-	ホール素子入力端子HU- Hall Input HU-
10	SW	出力端子OUTW Output For W Phase	28	GND	グラウンド端子 Ground
11	GHW	ハイサイドゲート出力端子W Highside Gate for W Phase	29	CLD	ロック検知時間設定端子 Lock Detection Timer Setting
12	GLW	ローサイドゲート出力端子W Lowside Gate For W Phase	30	COSC	スイッチング周波数設定端子 PWM Frequency Setting
13	SV	出力端子OUTV Output For V Phase	31	VDD	ロジック電源端子 Logic Power Supply
14	GHV	ハイサイドゲート出力端子V Highside Gate for V Phase	32	FG	FG出力端子 FG Output
15	GLV	ローサイドゲート出力端子V Lowside Gate For V Phase	33	FL	異常検知出力端子 Flag Output
16	SU	出力端子OUTU Output For U Phase	34	Brake	ブレーキ入力端子 Break Input
17	GHU	ハイサイドゲート出力端子U Highside Gate for U Phase	35	Ena	ロックカウンタリセット信号&Enable信号入力端子 Enable Input With Reset For Lock Counter
18	GLU	ローサイドゲート出力端子U Lowside Gate For U Phase	36	GND	グラウンド端子 Ground



6 応用回路例 (評価ボード回路図)
 Example application circuit(Evaluation Board Circuit)



☆特に V_{DD} ラインのノイズに注意して下さい。

V_{DD} ラインのノイズが 0.5V 以上になると製品が誤動作する場合がありますので、GND パターンの引き回しには十分に注意して下さい。

製品 GND 部から V_{DD} 系 GND(S-GND)と V_{BB} 系 GND(P-GND)を分離するとノイズ低減効果があります。

Precaution to avoid the noise on V_{DD} line.

Switching noise from PCB traces, where high current flows, to the V_{DD} line should be minimized because the noise level more than 0.5V on the V_{DD} line may cause malfunctioning operation.

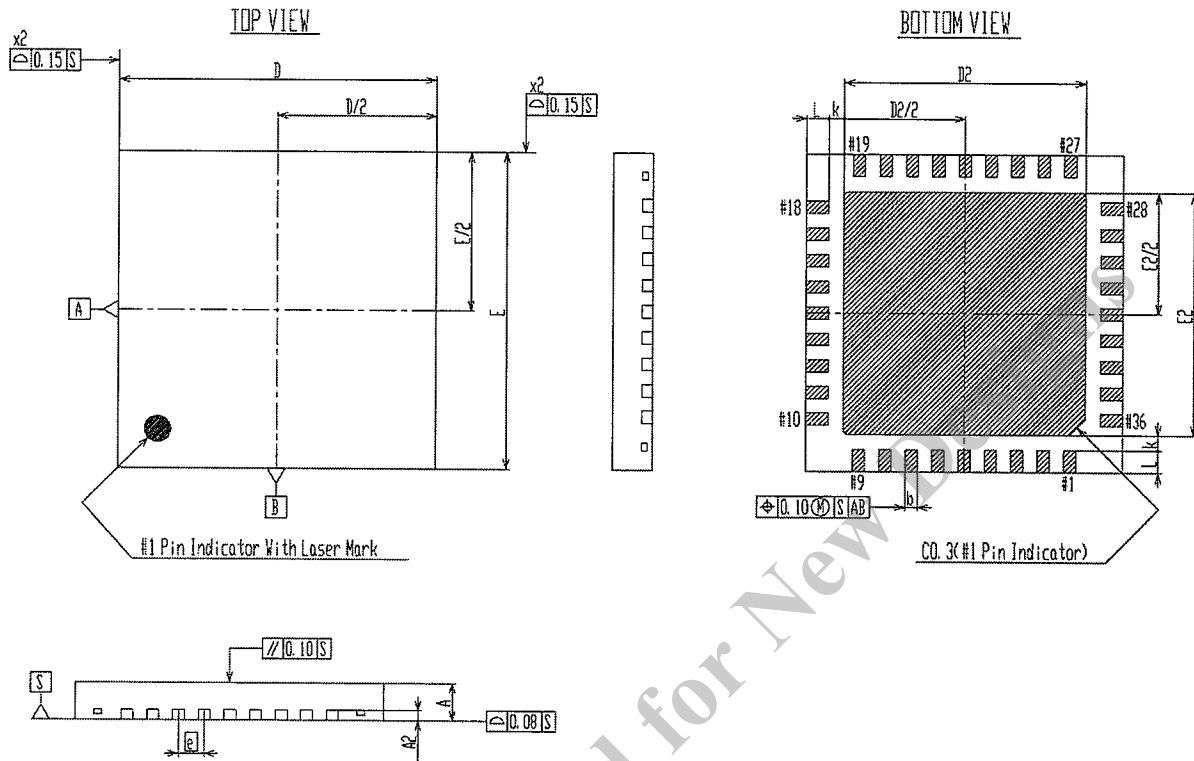
The tip for avoiding such problem is to separate the logic GND (S-GND) and the power GND (P-GND) on a PCB, and then connect them together at IC GND pin.

7 外形

Package information

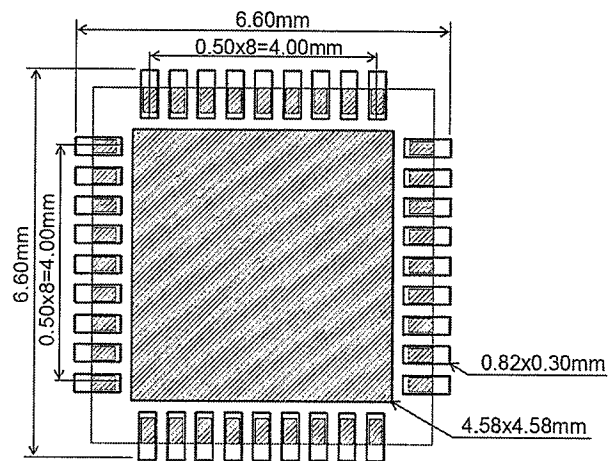
- 7-1 外形、寸法および参考ランド形状

Package type, physical dimensions and recommendation foot print



参考ランド形状 (赤線部分)
Recommendation foot print (red line)

SYMBOL	COMMON DIMENSIONS		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A2	0.20 REF.		
b	0.18	0.23	0.28
D	5.90	6.00	6.10
D2	4.43	4.58	4.73
E	5.90	6.00	6.10
E2	4.43	4.58	4.73
e	0.50 BSC.		
k	0.25	—	—
L	0.32	0.42	0.52



単位 : mm
 Dimensions in millimeters
 端子材質 : Cu
 Material of terminal: Cu
 端子処理 : Ni+Pd+Au (鉛フリー)
 Treatment of terminal : Ni + Pd +Au (Pb Free)

7-2 外観
Appearance

本体は、汚れ、傷、亀裂等なく綺麗であること。
The body shall be clean and shall not bear any stain, rust or flaw.

7-3 標示
Marking

本体に明瞭に品名、ロット番号を容易に消えぬようレーザで捺印すること。
The type number and lot number shall be clearly marked by laser so that cannot be erased easily.

7-4 捺印仕様
Blanding

SI-6633C マーキング仕様
SI-6633C Marking Specification

区分 Discriminati	マークNo Mark No	内 訳 Contents
製造年 Year	①	西暦年号下1桁 The last digit of year
製造月 Month	②	Assy投入月を英数字で表示する。 Month by number or alphabet when assembly is started
		1~9月の場合 「1 ~ 9」 [1-9] in case from January to September
		10月の場合 「O」(オー) [10] in case October
		11月の場合 「N」 [11] in case November
製造週 Week	③	1日 ~ 10日 :「1」 [1] in case from first to tenth
		11日 ~ 20日 :「2」 [2] in caes from eleventh to twentieth
		21日 ~ 31日 :「3」 [3] in case from twenty first to thirty first
		管理コード Control code

8 梱包仕様

Packing specifications

8-1. 出荷形態、使用材料、巻き数

Container/Material/The number of parts per reel

テーピング出荷とし、2500pcs/巻 とする。

Container is taping, the number of parts is 2500pcs per reel.

端数は次のロットとコンバインし出荷する。

Remainder is packed with combination with next lot.

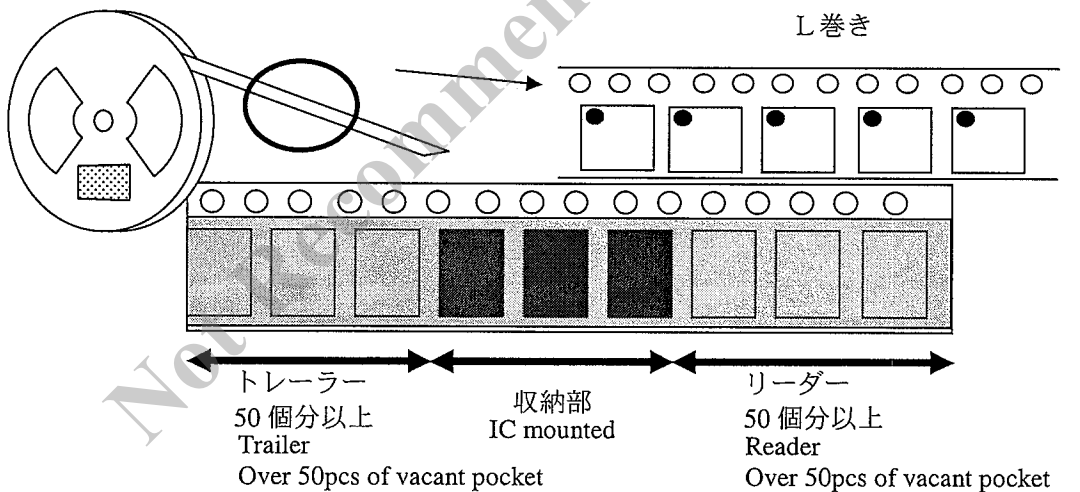
8-2. テーピング材料

The material of taping

材料 Material	
エンボステープ Emboss tape	テープ幅: 16[mm] The width of tape : 16mm
リール Reel	φ330 [mm]
ラミネート袋 laminare bag	サイズ 0.075×380× 450 [mm] Size : 0.075×380× 450 [mm]
内箱 Inner packing figure	サイズ 340×360× 55 [mm] Size : 340×360× 55 [mm]
外箱 Outer packing figure	サイズ 350×370×230 [mm] Size : 350×370×230 [mm] 最大入り数: 4 リール 4 reels(max) per 1 outer box

8-3. テープ引き出し図

Emboss tape diagram



※リーダー部、トレーラー部は、カバーテープでヒートシールされていること。

It is heat-sealed with cover tape in reader and trailer.

・ 8-5 保管条件

1. 保管環境は温度 5~30℃・相対湿度 90%以下とし、保管期限は梱包日から 12 か月以内としてください。開封後は温度 5~30℃・相対湿度 70%以下で保管してください。

Storage environment is below.

Temperature: 5 degrees-30 degrees

Humidity: 90% or below

Storage limitation is within 12month from packing date

2. 上記 1 の保管期限を過ぎた場合は 125℃、20 時間のベーキングを行って下さい。

尚、テーピング包装品のテープ及びリールは耐熱仕様ではありません。

ベーキング処理を行う場合は「Heatproof」または温度表示があり静電対策を施した容器に移し変えた上でベーキングを行って下さい。

If the above storage condition (8-5.1) is expired, the device is needed to have baking with 125 degrees for 20 hours. Also, Tape and reel are not guaranteed with the temperature and time condition.

If the device should be baked, it is needed to use container with "heatproof" or temperature to cover baking condition. And the container is needed to have static electricity control.

Not Recommended for New Designs

9 使用上の注意

Cautions and warnings

ロジック入出力端子 (PWM, Dir, Decay, FG, FL, Break, Ena) について
Logic inputs/output (PWM, Dir, Decay, FG, FL, Break, Ena)

- ・ Logic 入力 (PWM, Dir, Decay, Break, Ena) は、オープンでは使用しないで下さい。
使用しない場合は、必ず V_{DD} 又は GND などへの接続を行い、所定の電位に固定して下さい。
※オープンで使用した場合、ノイズの影響などで製品が誤動作する場合があります。
Be sure to prevent the logic inputs(PWM, Dir, Decay, Break, Ena) from being "OPEN".
If some of the logic inputs are not used, be sure to connect them to VDD or GND.
※In case some of the logic inputs stay "OPEN", a malfunction may occur due to external noises.
- ・ Logic 出力 (FG, FL) を使用しない場合は、必ずオープン又は Gnd にして下さい。
※ V_{DD} への接続は、製品の劣化や破壊へ至る可能性があります。
When the logic output(FG, FL) is not used, be sure to keep it "OPEN" or Gnd.
※In case it is connected to VDD, it may cause the device's deterioration or/and breakdown.

保護回路動作について

About the protection circuit operation

本製品は、2つの保護回路(負荷短絡,過熱保護)を有しておりますが、これらの保護回路はドライバに過大なエネルギーが加わった事を検知して働きます。
従いまして、負荷短絡により生じるエネルギーがドライバの許容範囲を越えた場合には保護できません。
This product has Two protection circuits (motor coil short-circuit and overheating).
These protection circuits work with detecting the thing that excessive energy joins the driver.
Therefore, it is not possible to protect it when the energy caused by the motor coil short-circuit is outside the tolerance of the driver.

その他の注意事項

Notice

本製品は、入力端子に MOS 回路を使用していますので、以下の内容に注意して下さい。
This driver has MOS inputs. Please notice as following contents.

- ・ 静電気の発生しやすいときには、室内の湿度の管理を十分に行って下さい。
特に冬期は静電気が発生しやすいので、十分な注意が必要です。
When static electricity is a problem, care should be taken to properly control the room humidity. This is particularly true in the winter when static electricity is most troublesome.
- ・ 静電気が IC に印加されないように入力端子などからの配線やアッセンブル順序に注意して下さい。
プリント基板の端子などを短絡して同電位にする配慮も必要です。
Care should be taken with device leads and with assembly sequencing to avoid applying static charges to IC leads. PC board pins should be shorted together to keep them at the same potential to avoid this kind of trouble.
- ・ VBB 端子における、マイナス側の静電気耐量 (マシンモデル) は-100V となっております。
静電気によるデバイスの劣化や破壊を防止するために、デバイスを取り扱う環境で、帯電した物体の静電電圧を抑えることが必要です。そのためには、静電気の発生をできるだけ低く抑えることと、発生し帯電した電荷をすばやく逃がすことが必要です。
ESD for minus side of Machine Model in VBB pin is -100V.
To avoid deterioration and the destruction of the device caused by static electricity, it is necessary to reduce the electrostatic voltage of the charged object in environment where handling a device. To achieve that, it is necessary to keep the electrostatic as low as possible and to discharge the electric charge quickly.

10. その他

other

- 本書に記載されている動作例及び回路例は、使用上の参考として示したもので、これらに起因する弊社もしくは第三者の工業所有権、知的所有権、その他の権利の侵害問題について弊社は一切責任を負いません。
Application and operation examples described in this document are quoted for the sole purpose of reference for the use of the products herein and Sanken can assume no responsibility for any infringement of industrial property rights, intellectual property rights or any other rights of Sanken or any third party which may result from its use.
- 弊社は品質、信頼性の向上に努めていますが、半導体製品では、ある確率での欠陥、故障の発生は避けられません。部品の故障により結果として、人身事故、火災事故、社会的な損害等を発生させないよう、使用者の責任に於いて、装置やシステム上で十分な安全設計及び確認を行ってください。
Although Sanken undertakes to enhance the quality and reliability of its products, the occurrence of failure and defect of semiconductor products at a certain rate is inevitable. Users of Sanken products are requested to take, at their own risk, preventative measures including safety design of the equipment or systems against any possible injury, death, fires or damages to the society due to device failure or malfunction.
- 本書に記載されている製品は、一般電子機器(家電製品、事務機器、通信端末機器、計測機器など)に使用されることを意図しております。ご使用の際は、納入仕様書に署名または押印の上ご返却をお願いいたします。
高い信頼性が要求される装置(輸送機器とその制御装置、交通信号制御装置、防災・防犯装置、各種安全装置など)への使用をご検討の際には、必ず弊社販売窓口へご相談及び納入仕様書に署名または押印の上、ご返却をお願いいたします。
極めて高い信頼性が要求される装置(航空宇宙機器、原子力制御、生命維持のための医療機器など)には弊社の文書による合意が無い限り使用しないでください。
Sanken products listed in this document are designed and intended for the use as components in general purpose electronic equipment or apparatus (home appliances, office equipment, telecommunication equipment, measuring equipment, etc.). Please return to us this document with your signature(s) or seal(s) prior to the use of the products herein.
When considering the use of Sanken products in the applications where higher reliability is required (transportation equipment and its control systems, traffic signal control systems or equipment, fire/crime alarm systems, various safety devices, etc.), please contact your nearest Sanken sales representative to discuss, and then return to us this document with your signature(s) or seal(s) prior to the use of the products herein.
The use of Sanken products without the written consent of Sanken in the applications where extremely high reliability is required (aerospace equipment, nuclear power control systems, life support systems, etc.) is strictly prohibited.
- 弊社のデバイスをご使用、またはこれを使用した各種装置を設計する場合、定格値に対するディレーティングをどの程度行うかにより、信頼性に大きく影響いたします。
ディレーティングとは信頼性を確保または向上するため、各定格値から負荷を軽減した動作範囲を設定したり、サージやノイズなどについて考慮することを言います。ディレーティングを行う要素には、一般的には電圧、電流、電力などの電氣的ストレス、周囲温度、湿度などの環境ストレス、半導体デバイスの自己発熱による熱ストレスがあります。これらのストレスは、瞬間的数値或いは最大値、最小値についても考慮する必要があります。
なおパワーデバイスやパワーデバイス内蔵 IC は、自己発熱が大きく接合部温度(Tj)のディレーティングの程度が、信頼性を大きく変える要素となりますので十分にご配慮ください。
In the case that you use our semiconductor devices or design your products by using our semiconductor devices, the reliability largely depends on the degree of derating to be made to the rated values. Derating may be interpreted as a case that an operation range is set by derating the load from each rated value or surge voltage or noise is considered for derating in order to assure or improve the reliability. In general, derating factors include electric stresses such as electric voltage, electric current, electric power etc., environmental stresses such as ambient temperature, humidity etc. and thermal stress caused due to self-heating of semiconductor devices. For these stresses, instantaneous values, maximum values and minimum values must be taken into consideration.
In addition, it should be noted that since power devices or IC's including power devices have large self-heating value, the degree of derating of junction temperature (Tj) affects the reliability significantly.
- 本書に記載されている製品のご使用にあたって、これらの製品に他の製品・部材を組み合わせる場合、或いは、これらの製品に物理的、化学的その他何らかの加工・処理を施す場合には、使用者の責任に於いてそのリスクをご検討の上行ってください。
When using the products specified herein by either (i) combining other products or materials therewith or (ii) physically, chemically or otherwise processing or treating the products, please duly consider all possible risks that may result from all such uses in advance and proceed therewith at your own responsibility.
- 本書に記載された製品は耐放射線設計をしておりません。
Anti radioactive ray design is not considered for the products listed herein.
- 弊社物流網外での輸送、製品落下等によるトラブルについて弊社は一切責任を負いません。
Sanken assumes no responsibility for any troubles, such as dropping products caused during transportation out of Sanken's distribution network.