SPI-7210M/7215M 2相~W1-2相励磁

■特長

- ·電源電圧:VBB=8~30V
- ・Logic電圧:Vcc=3~5.5V
- ・出力電流:Io=1.0A(max)SPI-7210M 1.5A(max) SPI-7215M
- ·他励式PWM電流制御方式
- 2相/1-2/W1-2相励磁対応
- ・外付け部品が少ない
- ·TSD&UVLO保護回路搭載
- ・SOIC16Pinパッケージ使用

■絶対最大定格

	=7 0	定相	ж (т		
項 目	記号	SPI-7210M	SPI-7215M	単位	
モータ電源電圧	V _{BB}	3	6	V	
ロジック電源電圧	V _{DD}	6.	V		
出力電流	Іом	1.0	1.5	Α	
ロジック入力電圧	VIN	-0.3~\	V		
REF入力電圧	VREF	-0.3~\	.,		
検出電圧	Vsense	-0.3~	V		
許容損失	P□	2.6	W		
接合部温度	Tj	+1	°C		
動作周囲温度	Ta	−25 ^	°C		
保存温度	T _{stg}	−40 ~	°C		

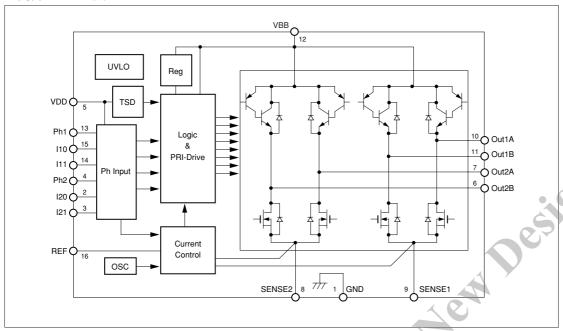
■推奨動作範囲

	SPI-7	210M	SPI-7215M		
	min.	max.	min.	max.	
主電源電圧(V)	8	30	8	30	
出力電流(A)		0.8		1.2	
コントロール電源電圧(V)	3.0	5.5	3.0	5.5	
REF入力電圧(V)	0.5	2.5	0.5	2.5	

■電気的性性

## 接近				保存温度		T _{stg}		_	-40~ + 150	_	°C
環 目 ま2 号 SPI-7210M 接称値 SPI-7215M 単 位 主音楽紙正 V20 min. bp. max. min. bp. min. bp. max. min. bp. min.				₩1: tw/<1	ロナ今まず						
理解						÷					
理事務的性	■推奨動作範囲			*Z• 77 **TI	T 脚	r					
理解	百 日			SPI-7210)M		SPI-7215M				
理事務的性	块 日			min.	max.			ax.	Ċ		
理解	主電源電圧(V)			8	30	8	3	30	OIT	7	
面気的特性 現格値 SPI-7215M 単位 上で変数性 Van SPI-7215M 単位 SPI-7215M	出力電流(A)				0.8		1	.2			
面気的特性 現格値 SPI-7215M 単位 上で変数性 Van SPI-7215M 単位 SPI-7215M	コントロール電源電圧(V)			3.0	5.5	3.0	5	.5			
面気的特性 現格値 SPI-7215M 単位 上で変数性 Van SPI-7215M 単位 SPI-7215M	REF入力電圧(V)			0.5	2.5	0.5	2	2.5			
環 目 記号 SPI-7210M SPI-7215M 単位											
環 目 記号 SP1-7210M SP1-7215M 単位	■電気的性性										
# 目 記号 SPI-Z210M SPI-Z215M 単位	电火炉が付け										
The state of t	D	=7 =			規村				334 CL		
### 15 15 15 15 15 15 15 1	以 日	記号	7	main			<u> </u>			単 位 	
### 198		Van		111111.	typ.		111115	typ.		V	
### 1895	土电际电压										
Too	主需順需法		条件				乍時	'		mA	
条件	工电心电池	IBBS							20	mA	
出方MOS FET オン抵抗	口沁力電源電法	1	条件		1		オフ時 T		2.0		
無件			1)		0.5			0.3			
出力MOS FET ダイオード間電圧	出力MOS FET オン抵抗	1105(01							0.0	Ω	
世ガハイサイド教和電圧 VCEIAN	出力MOS FFT ダイオード順雷圧	VFL			0.8	1.3		1.15	1.65	V	
### 1.5 1.5	国为WOOTET为19 下层电压	.,								· .	
Nイサイド回生ダイオード間電圧	出力ハイサイド飽和電圧	VCE(sa				1.8			2.25	V	
Principal		VFH	木叶			1.8			2 65		
Sept	ハイサイト回生タイオート順電圧		条件							V	
Vit 0.78/yes 0.75/yes 1.5	ロジック入力雷圧			4		0.25V _{DD}			0.25V _{DD}		
上月 上月 上月 上月 上月 上月 上月 上				0.75Vpp		1.5	0.75V _{DD}		1.5	V	
Lust		ILIL	冬件		1		=0V		±5	μΑ	
条件	ロジック入力電流	Ілн	2011						±15		
REF 人力電流										μΑ	
Ref	REF入力電圧	VREF		0.5					2.5	V	
株件		IDEE	余件				7分代末17年		+7		
検出電圧	REF入力電流		条件				0~2.5V			\ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \	
接性	給 出雷圧	VSENS		-5		5	- 5		5	V	
接件 Vernse=1V ※件 0.2×Vner 0.2×Vner % 条件 Vaer=2.5V, I0,I1=LL % 条件 Vner=2.5V, I0,I1=LH % 条件 Vner=2.5V, I0,I1=LH % 集件 Vner=2.5V, I0,I1=LH % 集件 PHASE to Source ON µS 条件 PHASE to Source OFF µS 集件 PHASE to Source OFF µS 集件 PHASE to Sink ON µS 条件 PHASE to Sink OFF µS 条件 PHASE to Sink OFF µS 条件 ENABLE to Source OFF µS 条件 ENABLE to Source OFF µS 第件 ENAB	八田屯江			_	1			1			
Veri	検出端子流出電流	ISENSE		-5					5	μΑ	
条件 Vaer=2.5V, 10,11=LL 76 条件 0.132×Vaer % 条件 Vaer=2.5V, 10,11=HL % 条件 Vaer=2.5V, 10,11=LH % 集件 Vaer=2.5V, 10,11=LH % 集件 PHASE to Source ON µS 条件 PHASE to Source OFF µS 条件 PHASE to Source OFF µS 条件 PHASE to Sink ON µS 条件 PHASE to Sink OFF µS 1.5 1.5 µS 条件 ENABLE to Source OFF µS 条件 ENABLE to Sink OF µS 第件 ENABLE to Sink OF µS 第件 ENABLE to Sink ON µS 第中 1.25 µS PWM最小すシ時間 toxd 1.25 µS PWM最小すシ時間 toxfire 20 25 30 20 25 30 kHz VBB低電正保護動作電正 UVLOvb 3.6 5.5 3.6 5.5 V		VERR			0.2×VREF	V SEINS		0.2×VREF		0/	
条件 VREF=2.5V, 10,11=HL % 条件 VREF=2.5V, 10,11=H % ************************************			条件			V _{REF} =2.5\	/, I0,I1=LL			⁹ 0	
条件	基準電圧分割比		A 11		0.132×VREF			0.132×VREF		%	
条件 VREF=2.5V, I0,I1=LH			余仟		0.066×Vpcc	V _{REF} =2.5\	/, I0,I1=HL	0.066×Vacc			
tpd 1.2			条件		U.UUU/ VHEF	V _{REF} =2.5\	/, I0,I1=LH	U.UUU/VHEF	-	%	
条件		tpd			1.2			1.2		"S	
条件 PHASE to Source OFF (五播運延時間) 1.9 1.9 μS 条件 PHASE to Sink ON 0.3 μS 条件 PHASE to Sink OFF μS ※件 ENABLE to Source OFF μS ※件 ENABLE to Sink ON μS PUMB(π) 1 tool (π) 1 tool			条件			PHASE to	Source ON				
(伝播遅延時間 条件 PHASE to Sink ON 0.3 0.3 条件 PHASE to Sink OFF 1.5 1.5 集件 ENABLE to Source OFF 3.2 3.2 条件 ENABLE to Sink ON クロスオーバーディレイ tcod 1.25 PWM最小オン時間 toN(min) 1 2 3 1 2 3 μS PWM周波数 toFF1 20 25 30 20 25 30 kHz VBB低電圧保護動作電圧 UVLOvbB 3.6 5.5 3.6 5.5 V VBB低電圧保護動作電圧とステリシス ΔUVLOvbB 0.47 0.47 V			タ件		0.3	DUACE +-	Source OFF	0.3		μS	
条件 PHASE to Sink ON 場合 0.3 0.3 0.3 0.3 0.3 0.3 0.3 0.3 0.3 0.3 0.3 0.3 0.3 0.2 0.3 0.2 0.2 0.2 0.2 0.2 0.2 0.2 0.2 0.2 0.2 0.2 0.2 0.2 0.2 0.4 0			 		1.9	FRASE IO	Jouice OFF	1.9			
Ref	伝播遅延時間		条件			PHASE to	Sink ON			μS	
条件 PHASE to Sink OFF 1.5 μS	in distriction (H)				0.3			0.3		μS	
条件 ENABLE to Source OFF 条件 ENABLE to Source OFF タロスオーバーディレイ tcod 1.25 μS PWM最小オン時間 ton(min) 1 2 3 μS PWM周波数 topFr1 20 25 30 kHz VBB低電圧保護動作電圧 UVLOvBB 3.6 5.5 3.6 5.5 V VBB低電圧保護動作電圧とステリシス Δ UVLOvBB 0.47 0.47 V			条件		4.5	PHASE to	Sink OFF	1.5		ļ	
タロスオーバーディレイ 集件 ENABLE to Sink ON クロスオーバーディレイ tcod 1.25 μS PWM最小オン時間 toN(min) 1 2 3 1 2 3 μS PWM周波数 toFFI 20 25 30 20 25 30 kHz VBB低電圧保護動作電圧 UVLOvsB 3.6 5.5 3.6 5.5 V VBB低電圧保護動作電圧とステリシス Δ UVLOvsB 0.47 0.47 V			条件		1.5	ENARI F to	Source OFF	1.5		μS	
条件 ENABLE to Sink ON クロスオーバーディレイ tcod 1.25 1.25 μS PWM展小オン時間 toN(min) 1 2 3 1 2 3 μS PWM周波数 toFF1 20 25 30 20 25 30 kHz VBB低電圧保護動作電圧 UVLOvs 3.6 5.5 3.6 5.5 V VBB低電圧保護動作電圧とステリシス Δ UVLOvs 0.47 0.47 V					3.2			3.2		0	
PWM最小オン時間 toN(min) 1 2 3 1 2 3 μS PWM周波数 toFF1 20 25 30 20 25 30 kHz VBB低電圧保護動作電圧 UVLOvBB 3.6 5.5 3.6 5.5 V VBB低電圧保護動作電圧とステリシス Δ UVLOvBB 0.47 0.47 V						ENABLE	to Sink ON				
PWM周波数 toff1 20 25 30 20 25 30 kHz VBB低電圧保護動作電圧 UVLOvbb 3.6 5.5 3.6 5.5 V VBB低電圧保護動作電圧とステリシス Δ UVLOvbb 0.47 0.47 V											
VBB低電圧保護動作電圧 UVLOvBB 3.6 5.5 3.6 5.5 V VBB低電圧保護動作電圧とステリシス Δ UVLOvBB 0.47 0.47 V											
VBB低電圧保護動作電圧ヒステリシス Δ UVLOVBB 0.47 0.47					20			25			
VDD併雲IC接動作雲II	VBB低電圧保護動作電圧ヒステリシス			3.0	0.47	0.0	3.0	0.47	5.5	V	
177 177 177 177 177 177 177 177 177 177	VDD低電圧保護動作電圧	UVLOv	'DD	2.2		2.9	2.2		2.9	V	
VDD低電圧保護動作電圧ヒステリシス	VDD低電圧保護動作電圧ヒステリシス	<u>ΔUVLO</u>	VDD .		0.23			0.23		V	

■内部ブロック図



■Pin配列

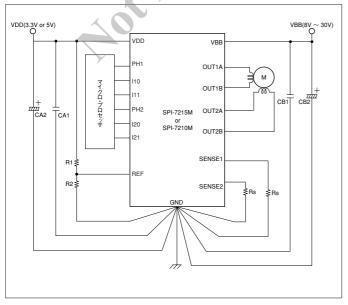
Pin番号	記号	機能
1	GND	GND
2	120	2Ch 制御電流比切り替え入力端子
3	I21	2Ch 制御電流比切り替え入力端子
4	PH2	2Ch 出力切り替え入力端子 相励磁信号入力
5	VDD	ロジック電源端子
6	OUT2B	2Ch 出力端子 モータコイル接続
7	OUT2A	2Ch 出力端子 モータコイル接続
8	SENSE2	2Ch 電流検出端子 電流検出抵抗接続
9	SENSE1	1Ch 電流検出端子 電流検出抵抗接続
10	OUT1A	1Ch 出力端子 モータコイル接続
11	OUT1B	1Ch 出力端子 モータコイル接続
12	VBB	モータ電源端子
13	PH1	1Ch 出力切り替え入力端子 相励磁信号入力
14	l111	1Ch 制御電流比切り替え入力端子
15	I10	1Ch 制御電流比切り替え入力端子
16	REF	制御電流設定電圧入力端子

■真理値表

10	l1	VSENSE
L	L	100%
Н	L	66.7%
L	Н	33.3%
Н	Н	Disable

VSENSE:対VREF比率

■応用回路例



■外形図

