

本資料は、2相ステッピングモーター・ユニポーラ駆動用ドライバ IC STA7130MPR シリーズについてまとめたものです。  
最新情報に関しては、弊社担当部門までお問合せ願います。

1. はじめに.....	2
2. 特徴.....	2
3. 製品名と電流定格について.....	2
4. 製品仕様.....	3
5. 減定格図.....	6
6. 外形図&捺印形状.....	6
7. 内部ブロック図&ピンアサイン.....	7
8. 応用回路例.....	8
9. 真理値表.....	9
10. ロジック入力端子に関して.....	10
11. ロジック入力タイミングについて.....	11
12. 励磁シーケンス.....	12
13. 回路構成.....	16
14. 機能説明.....	18
15. ご使用に際して.....	25
16. 熱設計資料.....	29
17. 代表特性例.....	31

## 1. はじめに

長年ご愛顧頂いております、弊社 2 相ステッピングモーター・ユニポーラ駆動ドライバの各シリーズですが、新たに「STA7130MPR シリーズ」をリリースすることになりました。  
本資料は、「STA7130MPR シリーズ」に関する情報をまとめたものです。

## 2. 特徴

- (1) 主電源電圧  $V_{BB}=46V \text{ max}$  (使用範囲 10V~44V)
- (2) 出力電流  $I_o(\text{max})$ : 1A、1.5A、2A をラインナップ
- (3) Clock 入力駆動に対応 (2 相励磁~2W1-2 相励磁に対応)
- (4) モーター電流を検出する「検出抵抗」を内蔵
- (5) シリーズ品はピンコンパチブル
- (6) ZIP タイプ 18pin モールドパッケージを採用 (STA パッケージ)
- (7) OFF 時間固定の自励式 PWM 電流制御を採用  
→ 電流の設定比率により OFF 時間を 3 段階に自動切換え
- (8) PWM OFF 時の損失を低減する回路(同期整流回路)を搭載
- (9) モーターホールド時に発生する異音を防止する同期 PWM 機能を搭載
- (10) 待機時のドライバ消費電流を低減する Sleep 機能を搭載
- (11) モーターコイルオープン/ショート保護および過熱保護を内蔵
- (12) 製品オプションとして以下の機能変更に対応が可能です。  
○ブランキング時間  
標準品 : 1.5 $\mu\text{s}$ (typ)、B タイプ品 (オプション品) : 3.0 $\mu\text{s}$ (typ)

※製品オプションに関するお問合せは、弊社技術担当へお願いします。

## 3. 製品名と電流定格について

STA7130MPR シリーズの製品名と電流定格の対応を表 3-1 に記載します。

表 3-1 STA7130MPR シリーズ製品名と電流定格の対応一覧

製品名	電流定格 (最大設定電流値)		
	1A	1.5A	2A
STA7130MPR	○		
STA7131MPR		○	
STA7132MPR			○

## 4. 製品仕様

表 4-1 絶対最大定格

特記なき場合、 $T_A=+25^{\circ}\text{C}$

項目	記号	規格値	単位	備考
モーター電源電圧	$V_M$	46	V	
主電源電圧	$V_{BB}$	46	V	
出力電流	$I_O$	1.0	A	STA7130MPR
		1.5	A	STA7131MPR
		2.0	A	STA7132MPR
Logic 入力電圧	$V_{LI}$	- 0.3 ~ 6	V	
Logic 出力耐圧	$V_{LO}$	6	V	Flag、Mo 端子
REF 入力電圧	$V_{REF}$	- 0.3 ~ 6	V	
検出電圧	$V_{RS}$	$\pm 1$	V	
許容損失	$P_D$	3.5	W	No Fin
ジャンクション温度	$T_J$	150	$^{\circ}\text{C}$	
動作周囲温度	$T_A$	- 20 ~ 80	$^{\circ}\text{C}$	
保存温度	$T_{stg}$	- 30 ~ 150	$^{\circ}\text{C}$	

(※) 出力電流値は、Duty 比、周囲温度、放熱条件によって制限される可能性があります。  
いかなる使用条件下においても、決して指定された最大出力電流および最大接合部温度 ( $T_J$ ) を超えないようにしてください。

表 4-2 推奨動作範囲

特記なき場合、 $T_A=+25^{\circ}\text{C}$

項目	記号	規格値		単位	備考
		Min	Max		
モーター電源電圧	$V_M$		44	V	
主電源電圧	$V_{BB}$	10	44	V	
Logic 入力電圧	$V_{IN(\text{Logic})}$	0	5.5	V	
ケース温度	$T_C$		85	$^{\circ}\text{C}$	10pin リード部温度 No Fin 時

注： $V_M$ が高いほど、OUT 端子の耐圧（100V min）に近づくためブレイクダウンを起こしやすい状態に近づきます。

OUT 端子がブレイクダウン（サージノイズ含）すると、本シリーズでは異常（コイルオープン）と認識し、保護が働く可能性が高くなるので十分な評価をお勧めします。

表 4-3 電気的特性

特記なき場合、 $T_A=+25^\circ\text{C}$ 、 $V_{BB}=24\text{V}$ 

項目	記号	定格			単位	条件
		Min.	Typ.	Max.		
主電源電流	$I_{BB}$			10	mA	動作時
	$I_{BBS}$			3	mA	Sleep1 & Sleep2 時
出力 MOSFET 耐圧	$V_{DSS}$	100			V	$V_{BB}=44\text{V}$ 、 $I_D=1\text{mA}$
出力 MOS FET ON 抵抗	$R_{DS(on)}$		0.7	0.85	$\Omega$	STA7130MPR
			0.25	0.4		STA7131MPR
			0.18	0.24		STA7132MPR
出力 MOS FET Di 順電圧	$V_F$		0.85	1.1	V	STA7130MPR
			0.95	1.2		STA7131MPR
			0.95	2.1		STA7132MPR
最大応答周波数	$f_{CLK}$	250			kHz	Clock Duty=50%時
Logic 入力電圧	$V_{LIL}$	0		0.7	V	
	$V_{LIH}$	2.3		5.5	V	
Logic 入力電流	$I_{LIL}$		$\pm 1$		$\mu\text{A}$	
	$I_{LIH}$		$\pm 1$		$\mu\text{A}$	
Logic 出力電圧	$V_{LOL}$			0.8	V	$I_{LOL}=5\text{mA}$
Logic 出力電流	$I_{LOL}$			5	mA	$V_{LOL}=0.8\text{V}$
REF 入力電圧	$V_{REF}$	0.1		0.9	V	
	$V_{REFS}$	2.0		5.5	V	Sleep1 ※1
REF 入力電流	$I_{REF}$		$\pm 10$		$\mu\text{A}$	$V_{REF}=0.1\sim 5\text{V}$
基準電圧分割比 ※2	Mode F		100		%	$V_{REF}/3 \div$ $V_{SENSE}=100\%$
	Mode E		98.1			
	Mode C		92.4			
	Mode A		83.1			
	Mode 8		70.7			
	Mode 6		55.5			
	Mode 4		38.2			
Mode 2		19.5				
SENSE 検出電圧	$V_{SENSE}$	$V_{REF} \times 1/3 - 0.03$	$V_{REF} \times 1/3$	$V_{REF} \times 1/3 + 0.03$	V	Mode F 時

※特記なき場合、電流は製品から流れ出す方向を‘-’とします。

※1 Sleep1 の状態は、「 $I_{BBS}$ 」、「出力：OFF」、「シーケンサー：Enable」となります。

※2 基準電圧分割比の表現は、SLA7070MPRT シリーズに準じています。

表 4-3 電気的特性 (続き)

特記なき場合、 $T_A=+25^{\circ}\text{C}$ 、 $V_{BB}=24\text{V}$

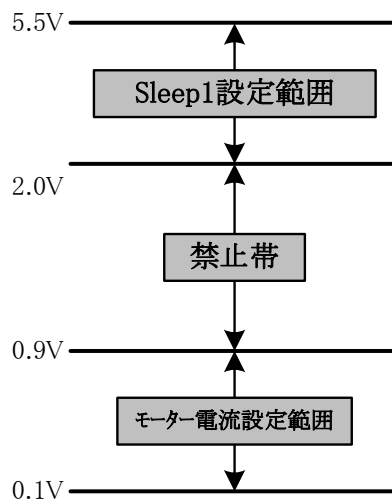
項目	記号	定格			単位	条件
		Min.	Typ.	Max.		
検出抵抗 ※3	$R_S$	0.296	0.305	0.314	$\Omega$	STA7130MPR
		0.199	0.205	0.211		STA7131MPR
		0.150	0.155	0.160		STA7132MPR
PWM 最小オン時間	$t_{on(min)}$		1.5		$\mu\text{s}$	標準品
			3.0		$\mu\text{s}$	Bタイプ品
PWM オフ時間	$t_{off1}$		11.5		$\mu\text{s}$	Mode 8 ~ Mode F
	$t_{off2}$		8.5		$\mu\text{s}$	Mode 4、Mode 6
	$t_{off3}$		7		$\mu\text{s}$	Mode 2
Sleep - Enable 復帰時間	$t_{SE}$	100			$\mu\text{s}$	Sleep1 & Sleep2
スイッチング時間	$t_{con}$		1.4		$\mu\text{s}$	Clock → Out ON
	$t_{coff}$		0.7		$\mu\text{s}$	Clock → Out OFF
過電流検知電圧 ※4	$V_{OCP}$	0.65	0.7	0.75	V	モータコイル短絡時
過電流検知電流 $V_{OCP} \div R_S$	$I_{OCP}$		2.3		A	STA7130MPR
			3.5		A	STA7131MPR
			4.6		A	STA7132MPR
負荷断線未検知時間	$t_{opp}$		2		$\mu\text{s}$	PWM オフから開始
過熱保護温度	$T_{tsd}$		125		$^{\circ}\text{C}$	ケース裏面 (飽和温度時)

※特記なき場合、電流は製品から流れ出す方向を‘-’とします。

※3 上記の各検出抵抗には、内蔵しています抵抗単体の値に製品構成による抵抗値(約 5m $\Omega$ )が含まれております。

※4  $V_{SENSE} > V_{OCP}$  の条件で保護回路が働きます。

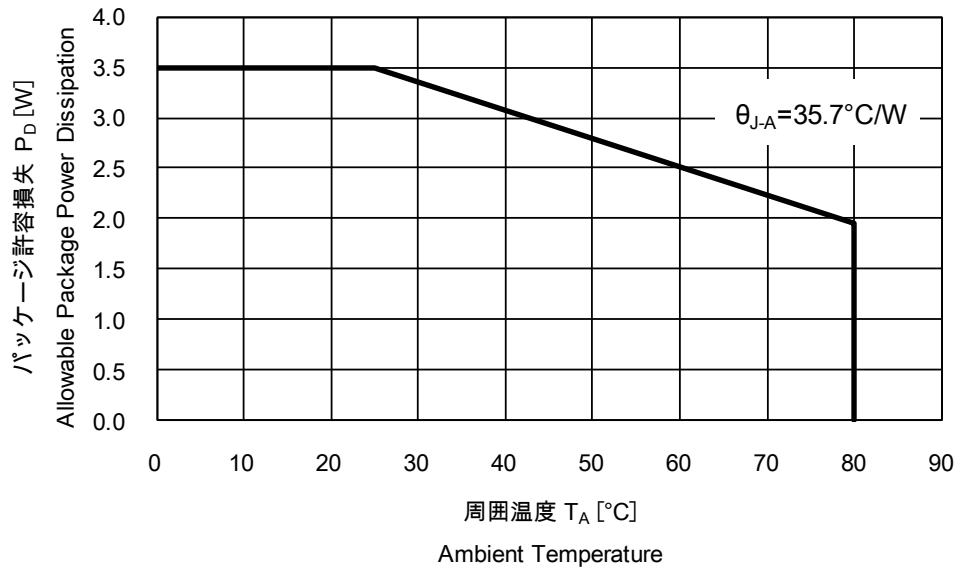
図 4-1 基準電圧  $V_{REF}$  の設定範囲



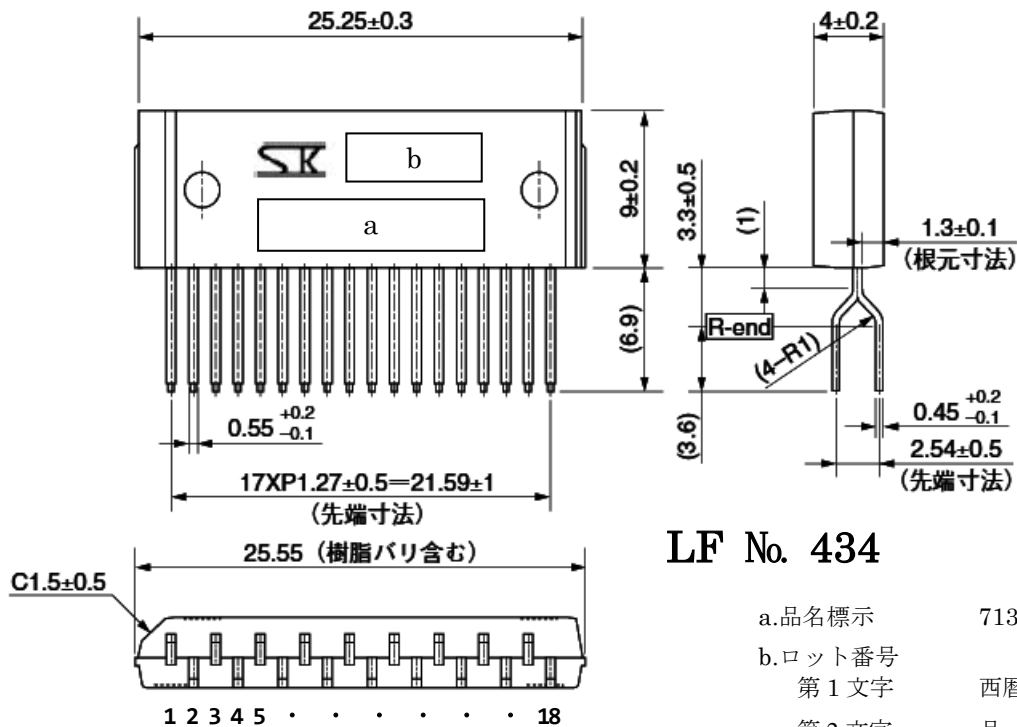
※「モーター電流設定範囲」⇔「Sleep1設定範囲」の切替えに十分注意してください。

### 5. 減定格図

図 5-1 減定格図



### 6. 外形図 & 捺印形状



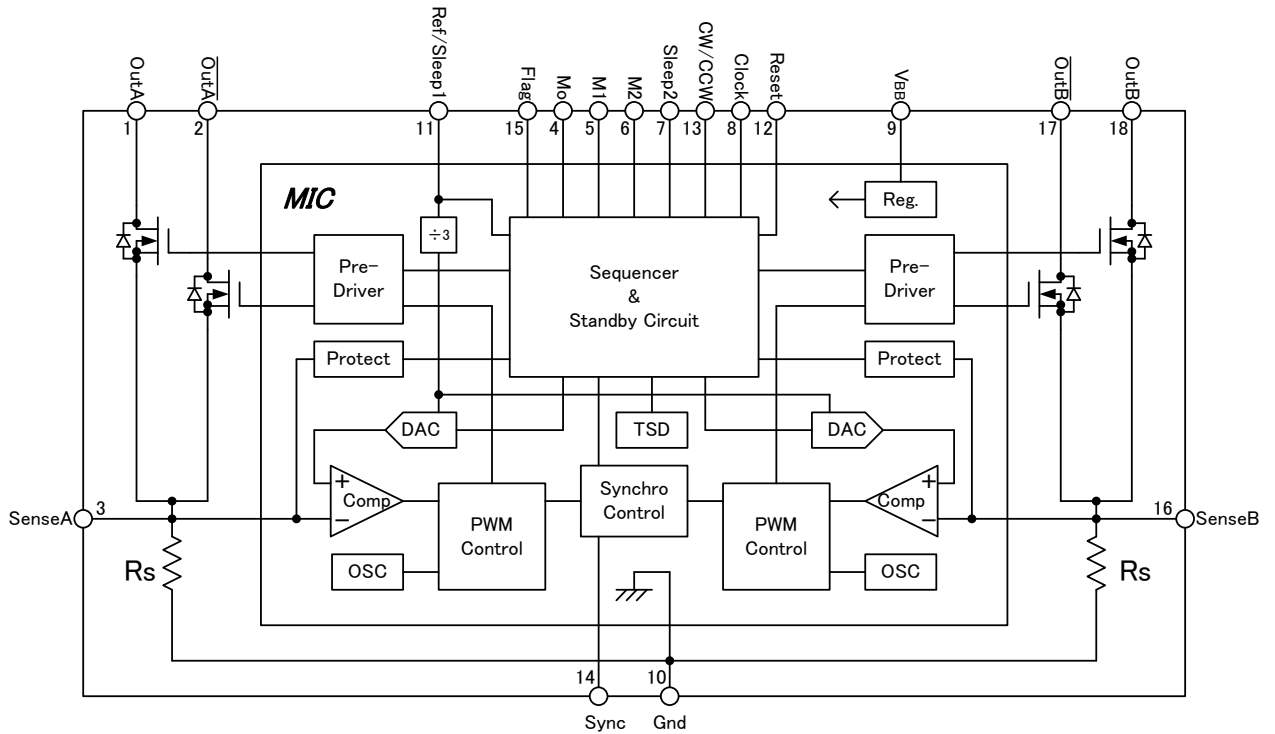
単位: mm

- 端子材質: Cu
- 端子処理: Niメッキ+半田ディップ (鉛フリー)

※a 品名標示の「x」は、電流定格違いにより「0」~「2」のいずれかの数字が標示されます。またオプションに対応した製品の場合、「713xM」に続き「W」、「B」、「WB」が標示されます。

## 7. 内部ブロック図&ピンアサイン

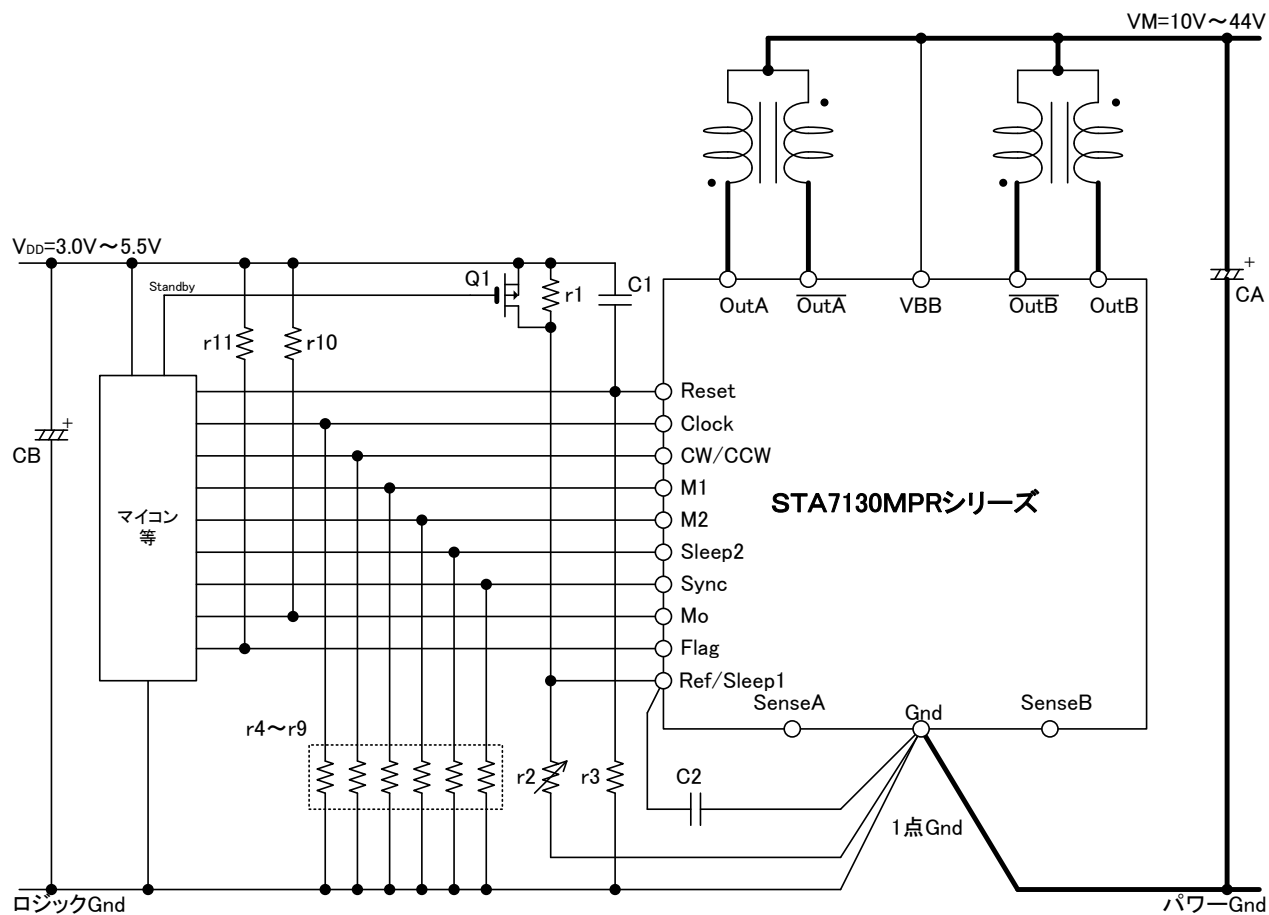
図 7-1 内部ブロック図



Pin 番号	記号	機能
1	Out A	A 相出力
2	Out A/	A/相出力
3	Sense A	A 相電流検出
4	Mo	2 相励磁状態モニター出力
5	M1	
6	M2	励磁設定入力
7	Sleep2	Sleep2 設定入力
8	Clock	Step Clock 入力
9	V <sub>BB</sub>	主電源(モーター電源)
10	Gnd	製品 Gnd
11	Ref/Sleep1	制御電流/Sleep1 設定入力
12	Reset	内部 Logic リセット入力
13	CW/CCW	シーケンス正転/逆転切替入力
14	Sync	PWM 制御切替入力
15	Flag	異常検知出力
16	Sense B	B 相電流検出
17	Out B/	B/相出力
18	Out B	B 相出力

## 8. 応用回路例

図 8-1 応用回路例



参考定数

$r1=10K\Omega$

$CA=100\mu F/50V$

$r2=1K\Omega$  (VR)

$CB=10\mu F/10V$

$r3=10 K\Omega$

$C1=0.1\mu F$

$r4\sim 9=1K\sim 10K\Omega$  (入力状態が不定に至らない場合は不要)

$r10\sim 11=5.1K\sim 10K\Omega$

☆特にロジックラインや Gnd ラインのノイズに注意してください。

ノイズが  $0.5V$  以上になると製品が誤動作する場合がありますので Gnd パターンの引き直しには十分に注意してください。

製品 Gnd (10pin) 部から信号系 Gnd (ロジック Gnd) と VBB 系 Gnd (パワーGnd) を分けるとノイズ低減の効果があります。

☆使用しない Logic 入力端子 (CW/CCW、M1、M2、Sleep2、Reset、Sync) は、**必ず VDD 側又は Gnd 側にプルアップ/プルダウン**をしてください。

オープンで使用した場合には、製品が誤動作します。


☆Logic 出力 (Mo、Flag) 端子を使用しない場合は、**必ずオープン**にして下さい。



## 9. 真理値表

### (1) 入力端子

表 9-1 入力端子論理

端子名	Low Level	High Level	Clock
Reset	定常動作	ロジックリセット	—
CW/CCW	正転(CW)	逆転(CCW)	
M1	励磁モード設定 ※表 9-2 参照		
M2			
Sleep2	出力 Enable	Sleep2 (プロテクト解除)	—
Ref/Sleep1	Enable	Sleep1	—
Sync	非同期 PWM 制御	同期 PWM 制御	—

- Ref/Sleep1 端子は、PWM 電流制御用の基準電圧入力と Sleep1 モード制御の 2 つの機能を兼ねています (約 1.75V に閾値を設けています)。

○ $V_{REF} \leq 1.5V$  (Low レベル) のときは、基準電圧入力端子として機能します。

○ $V_{REF} \geq 2.0V$  のときは、出力が全て OFF (Disable) となります (Sleep1 状態)。

この Sleep1 の状態では、内部リニア回路を停止させて主電源電流  $I_{BB}$  を低減します。ただし Logic 回路は動作状態のため、Clock 信号を入力すると内部シーケンサーは反応します (ステップが進みます)。

- 本製品の Reset 機能は、非同期リセットとなっています。

Reset 端子を High レベルにすると内部 Logic 回路がリセットされます。

ただし Reset 信号では出力 Disable の制御は出来ませんのでご注意願います。

Sleep 状態でなければ、出力は励磁原点にて通電されます。

- Sleep2 は、Sleep1 と同様に出力 OFF (Disable) および主電源電流が低減された状態となるとともに、内部 Logic 回路が停止 (Hold) 状態となります。つまり、Clock 信号を入力しても内部シーケンスは進みません。

なお、Sleep2 からの復帰後、100us 以上経過してから Clock 信号を入力して下さい。

また Sleep2 端子は、保護機能が働いた状態の解除 (プロテクト解除) の機能を兼ねており、Sleep2 端子が High レベルとなると、Sleep2 になると共にプロテクト解除を行います。

表 9-2 励磁モード設定端子論理

励磁モード	端子名		備考
	M1	M2	
2 相励磁	L	L	Mode F のみ
1-2 相励磁	H	L	Mode F のみ
W1-2 相励磁	L	H	Mode 4,8,C,F
2W1-2 相励磁	H	H	Mode 2,4,6,8,A,C,E,F

## (3) 出力端子

表 9-3 モニター出力論理

端子名	Low Level	High Level(Hi-Z)
Mo	2 相励磁タイミング以外	2 相励磁タイミング
Flag	正常動作	保護回路動作

- ・「2 相励磁タイミング」とは、A 相と B 相の基準電圧分割比が共に Mode 8 または Mode F のポイントです。
- ・各モニター出力構成は、オープンドレインとなっています。  
ご使用の際はプルアップ抵抗 (5.1K~10K $\Omega$  程度) を取り付けて下さい。
- ・保護回路が働いた時点で出力が OFF 状態となります。  
保護機能を解除するためには、V<sub>BB</sub> を再投入するか Sleep2 に設定して下さい。

## 10. ロジック入力端子に関して

ロジック系入力端子(Clock, Reset, CW/CCW, M1, M2, Sleep2, Sync 端子)には、ノイズ耐量向上のためにローパスフィルター(LPF)を設けています。

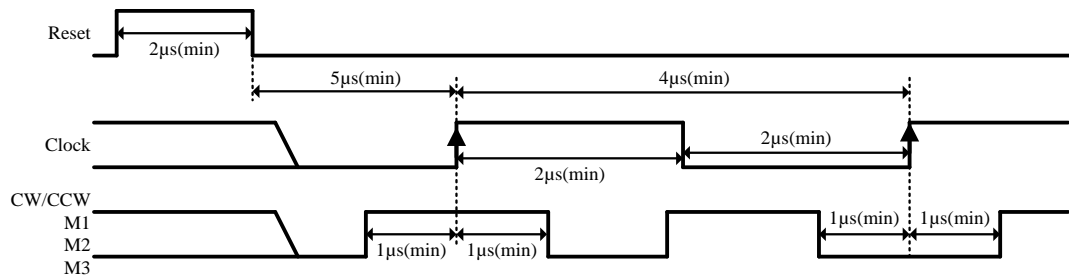
また各入力端子構成は、MOS 入力となっているためハイインピーダンスの状態にあります。ご使用の際は、必ず「Low レベル」または「High レベル」にてご使用願います。なおマイコンからの信号がハイインピーダンスになることが想定される場合は、プルダウン抵抗、またはプルアップ抵抗を取り付けて下さい。特に出力の ON $\Leftrightarrow$ OFF に関わる IN 端子がご使用中にハイインピーダンスになると出力が異常発振となる可能性があり、最悪の場合には MOSFET が破壊する可能性があります。

## 11. ロジック入力タイミングについて

### (1) Clock 信号に関して

- a. 本製品のシーケンサーは、Clock 信号の POS (立上り) エッジにて動作します。クロックパルスの幅は、ポジティブパルスおよびネガティブパルスそれぞれ  $2\mu\text{s}$  以上として下さい。これにより Clock 応答周波数は、 $250\text{kHz}$  になります。
- b. Clock エッジに対するタイミング  
CW/CCW, M1, M2, M3 端子の入力論理は、Clock の POS エッジの前後  $1\mu\text{s}$  は論理を保持し、論理を確定しておくようにして下さい (図 11-1 参照)。これは、セットアップおよびホールドタイムに相当します。  
この前後  $1\mu\text{s}$  の期間で論理を切り替えた場合、論理の切り替わりを認識しないなど、Sequencer Logic 回路が予期せぬ動作をする可能性があります。

図 11-1 入力信号のタイミング



※Sleep1&2 からの復帰後に Clock を入力するまでの時間として、 $100\mu\text{s}$  以上の時間を設ける必要があります。

### (2) Reset 信号に関して

- a. Reset 信号のパルス幅について  
Reset パルス幅 (ハイレベル保持時間) は、Clock 信号のパルス幅の規定と同じく  $2\mu\text{s}$  以上として下さい。
- b. Reset 解除と Clock 信号のタイミング  
Reset 解除 (立下りエッジ) と Clock エッジの変化のタイミングが同時となった場合、内部ロジックが予期せぬ動作をする可能性があります。このため Reset 解除後、図 11-1 に示すように  $5\mu\text{s}$  以上の時間を設けて Clock 信号を入力するようにして下さい。

### (3) 回転方向、励磁モード切替えに関して

本製品では、CW/CCW、M1、M2、M3 による回転方向や励磁モードの設定は、いずれの Mode 状態で切り替えても次の Clock エッジから対応します。ただし、切替え時のモーターの状態によっては、モーター側の動作が追従できず、脱調などの異常動作を起こす可能性があります。このため、切替えのシーケンスに関しては十分な評価を行なってください。

## 12. 励磁シーケンス

図 12-1 2相励磁

$$\underline{M1=L / M2=L}$$

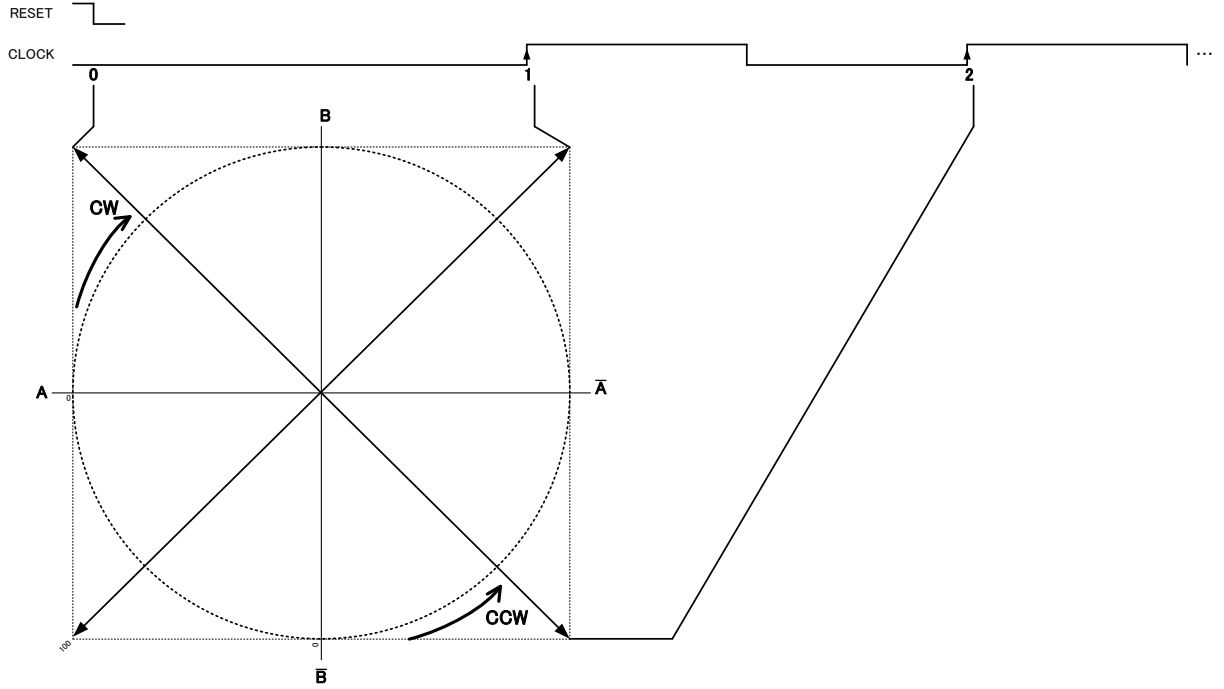


図 12-2 1-2 相励磁

$$\underline{M1=H / M2=L}$$

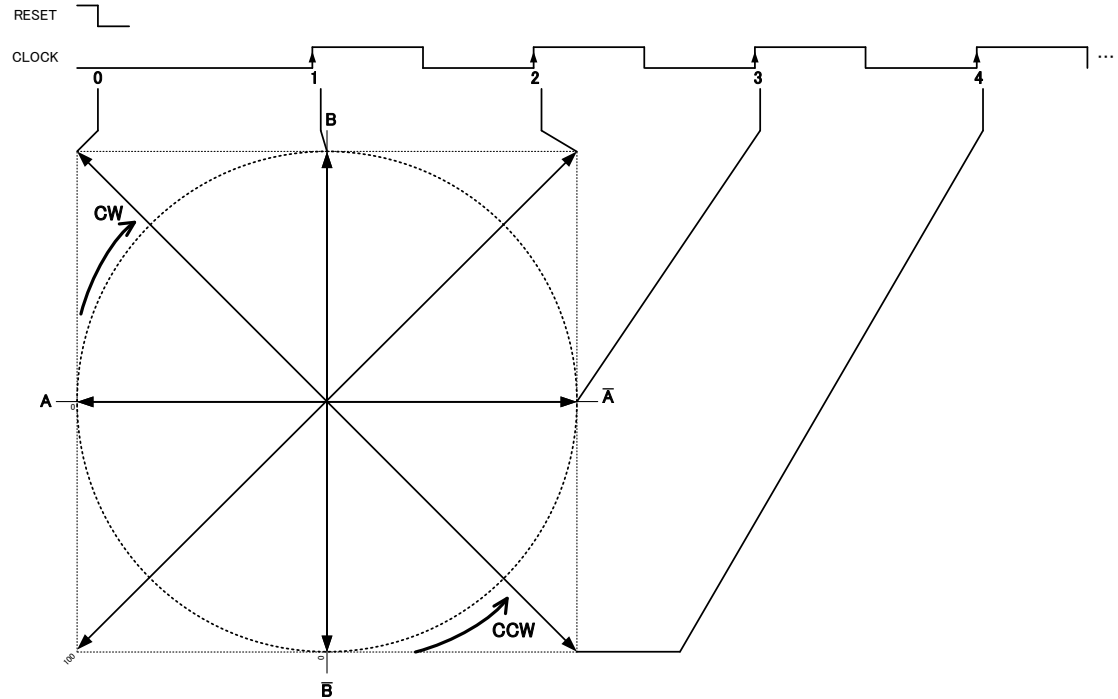


図 12-3 W1-2 相励磁

M1=L / M2=H

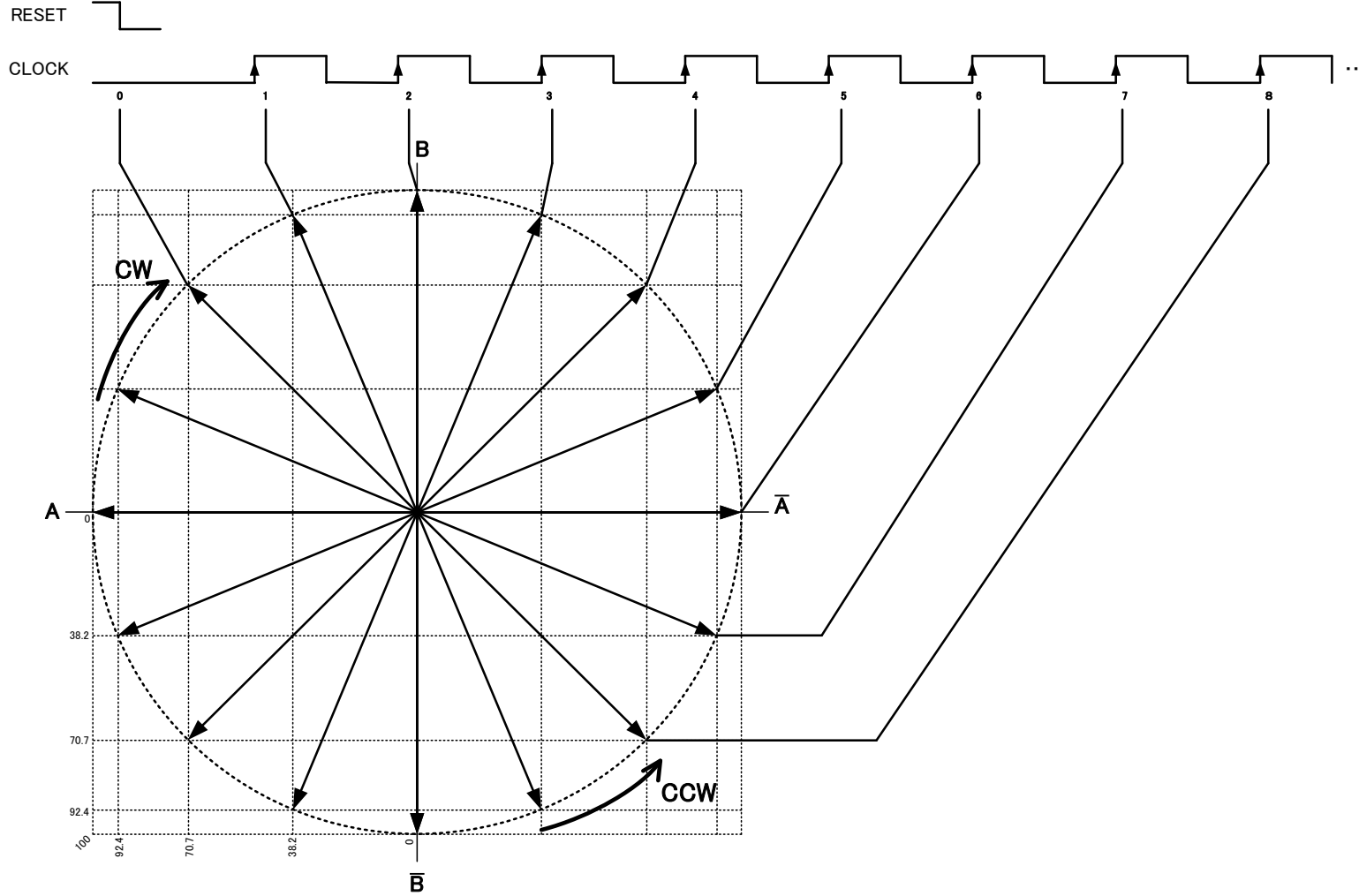
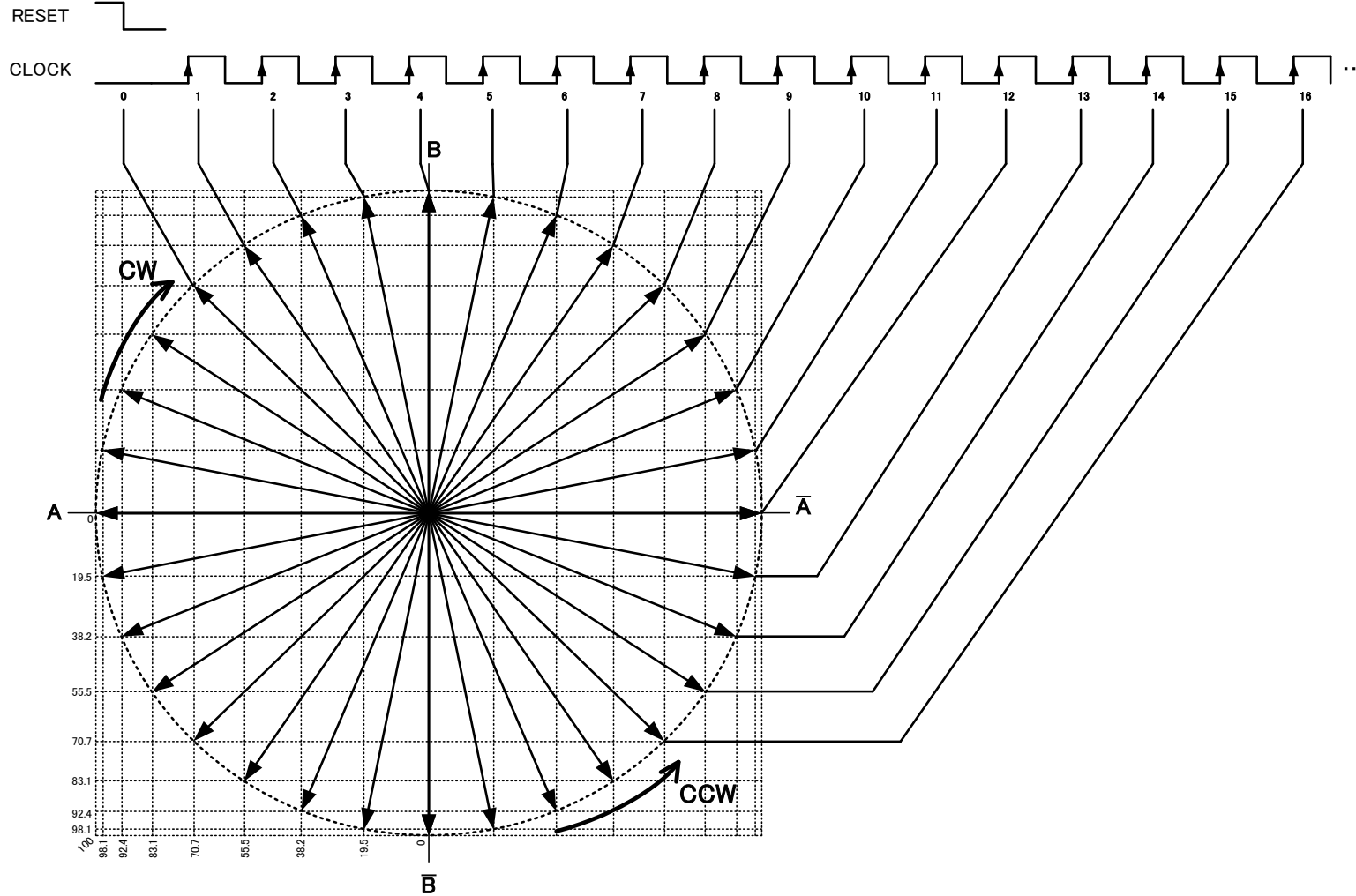


図 12-4 2W1-2 相励磁

$M1=H / M2=H$



励磁切替について

励磁の切替え位置は、励磁切替え前の位置から励磁切替え後の一番近い位置へ移行します。  
 表 12-1 励磁モード状態に各励磁駆動方式の位置を示しています。

表 12-1 励磁モード状態

回転方向	内部シーケンス状態 <sup>※1</sup>				励磁駆動方式 <sup>※2</sup>			
	A 相側		B 相側		2 相	1-2 相	W1-2 相	2W1-2 相
	PWM	Mode	PWM	Mode				
	A	8	B	8	●	●	○	○
	A	6	B	A				○
	A	4	B	C			○	○
	A	2	B	E				○
	-	-	B	F		○	○	○
	/A	2	B	E				○
	/A	4	B	C			○	○
	/A	6	B	A				○
	/A	8	B	8	●	●	○	○
	/A	A	B	6				○
	/A	C	B	4			○	○
	/A	E	B	2				○
	/A	F	-	-		○	○	○
	/A	E	/B	2				○
	/A	C	/B	4			○	○
	/A	A	/B	6				○
	/A	8	/B	8	●	●	○	○
	/A	6	/B	A				○
	/A	4	/B	C			○	○
	/A	2	/B	E				○
	-	-	/B	F		○	○	○
	A	2	/B	E				○
	A	4	/B	C			○	○
	A	6	/B	A				○
	A	8	/B	8	●	●	○	○
	A	A	/B	6				○
	A	C	/B	4			○	○
	A	E	/B	2				○
	A	F	-	-		○	○	○
	A	E	B	2				○
	A	C	B	4			○	○
	A	A	B	6				○

※1 Mode の表現は、SLA7070MPRT シリーズに準じています。

※2 「●」のポイントについては、実際の電流制御は Mode F の条件となります。

Mode F : 基準電圧分割比 100%, PWM オフ時間 11.5μs

## 13. 回路構成

### (1)制御用モノリシック IC (MIC)

#### ・ Sequencer Logic

1Clock 入力方式を採用し、正逆転制御は CW/CCW 入力にて行います。

励磁モードは M1、M2 の論理の組合せで設定します。

各端子の論理やタイミング規定は別項の真理値表やロジック入力タイミングを参照願います。

#### ・ PWM Control

OFF 時間固定の自励 PWM 電流制御を行いません。

内蔵発振器 (OSC) にて PWM オフ時間やブランキング時間を決定しています。

なお動作メカニズムは、現行の SLA7070MPRT シリーズと同一になります。

(詳細な動作は、次節を参照して下さい)

#### ・ Synchro Control

モーターホールド時に発生することがある異音を防止する、チョッピング同期回路になります。Sync 端子を High レベルにすると、A 相と B 相のチョッピング OFF を同期させる信号を発生させます。

なお動作メカニズムは SLA7070MPRT シリーズと同一になりますので、チョッピング同期機能をモーター回転時に動作させた場合、モーター電流が正常に制御されずトルクの低下や振動の増加を招く場合があります。このため、回転時に本機能を使用することは推奨していません。

また停止時においても、本機能は 2 相励磁のタイミングのみのご使用を推奨しております。これは、2 相励磁以外のタイミングでは A 相と B 相の電流制御値や PWM オフ時間が異なっているため、同期しない場合や制御電流値が大きく崩れる可能性があるためです。

#### ・ DAC

制御電流の基準電圧を生成する D/A コンバータ回路になります。

マイクロステップ駆動を行なう場合、Sequencer Logic 回路からの信号を受けて、REF 電圧を所定の分割値 (基準電圧分割比) に変換します。

$$\text{※内部基準電圧} : \text{Ref 電圧} \div 3 \times \text{基準電圧分割比}$$

基準電圧分割比に関しては電気的特性を参照ください。

#### ・ Reg 回路

出力 MOS FET のゲートドライブ回路 (Pre-Drive) やリニア回路の動作に必要な電源を生成する内部レギュレータになります。

#### ・ Protect 回路

モーターコイルのショート/オープン保護回路となります。

保護はすべて検出抵抗  $R_s$  に生じた電圧を検知することで働きます。

このため、OUT 端子や電流検出端子が Gnd にショートした際の過電流は検知できません。

またオープン保護回路は PWM 動作しているときのみ働きますので、モーターを高速回転させているなど定電圧駆動の状態となっているときは働きます。

保護回路が働くと出力 Disable となります。なおこの状態からは下記の方法で復帰できます。

①主電源  $V_{BB}$  の再投入。

②Sleep2 を High として、プロテクト解除をする。



- ・ TSD 回路

製品（制御 IC）の温度が上昇し、閾値以上の温度となった場合に出力を **Disable** にしてドライバを保護する回路になります。

復帰方法に関しては、**Protect** 回路と同等となります。

- (2)出力 MOS FET チップ

電流定格（3種類）の違いにより、それぞれ搭載する MOS FET チップが異なります。

仕様に関しては、表 4-3 を参照してください。

- (3)検出抵抗

本シリーズ品にはモーター電流を検出するための抵抗を搭載しております。

電流定格の違いにより、搭載する抵抗値は異なります。

仕様に関しては、表 4-3 を参照してください。

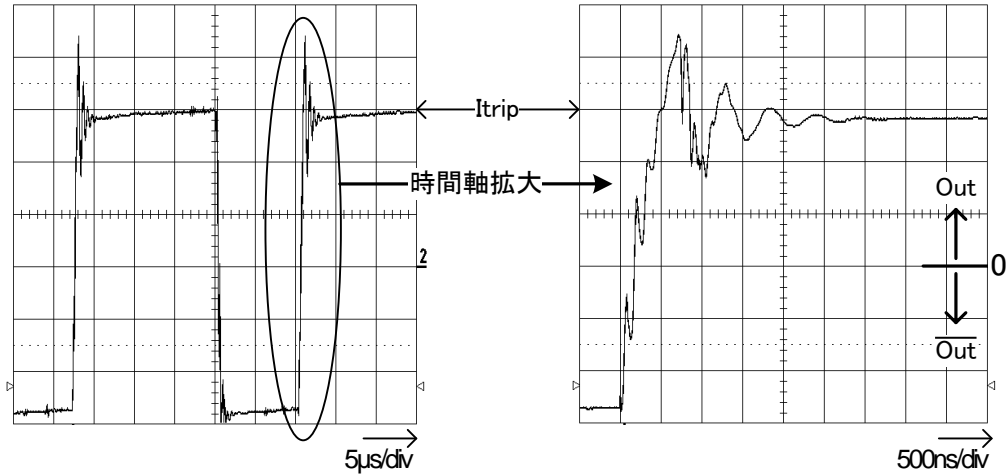
## 14. 機能説明

### (1) PWM 制御に関して

#### ① ブランキング期間について

モーターを駆動させた際の Sense 端子に発生する動作波形の観測例を図 14-1 に示します。

図 14-1 PWM チョッピング時 Sense 端子波形例

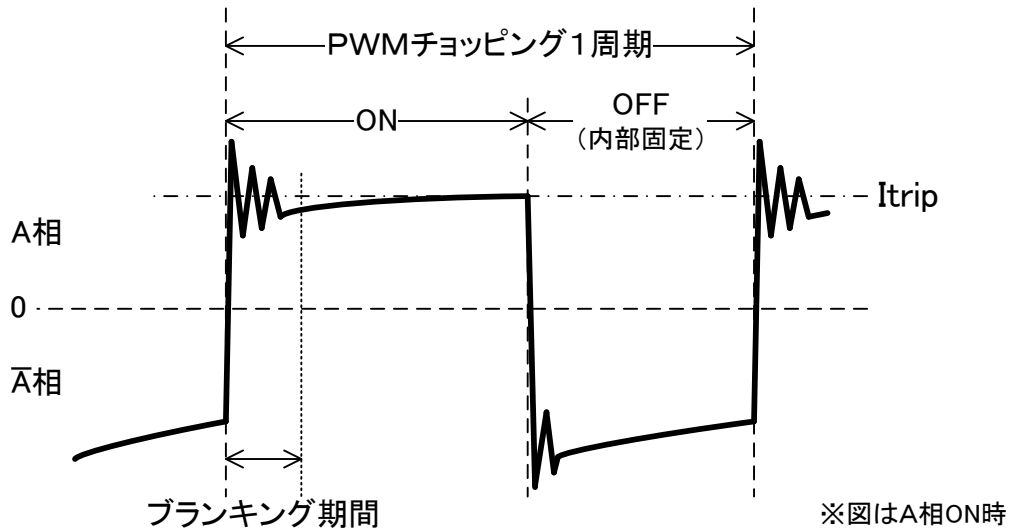


PWM がオン→オフの直後に数  $\mu\text{s}$  の期間、Sense 端子にはスパイク状のノイズ（リングングノイズ）の発生が確認できます。このリングングノイズは「モーターコイルの線間容量」、「モーター配線の引き回し」等により発生仕方がさまざまです。

本シリーズでは、検出電圧  $V_{RS}$  と DAC 出力電圧  $V_{trip}$  をコンパレータで比較することで電流制御(PWM オン→オフ)しています。このため、PWM オンの直後に Sense 端子に発生するリングングノイズが  $V_{trip}$  を超えるような場合、コンパレータが反応し PWM オフしてしまいます（ハンチング状態）。

この現象を防止するため、PWM オンしてから一定期間はコンパレータからの電流検出信号を無視する「ブランキング期間」を設けています（図 14-2）。

図 14-2 PWM 制御時 SENSE 端子波形模式図



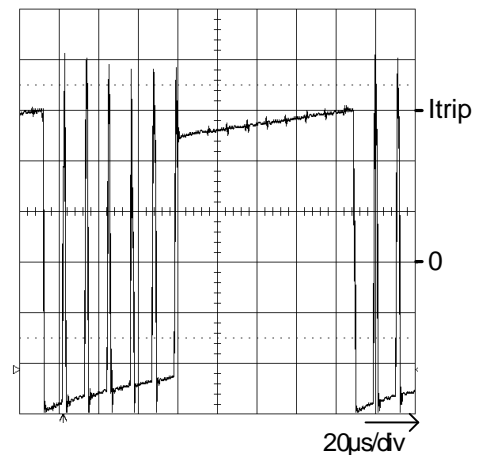
## ②ブランキング時間とハンチング現象について

ブランキング時間を短くする事で下限域の電流制御（追従）性を向上させる事が出来る反面、リングングノイズに対する余裕度が減少します。このため、実際にモーターを駆動した場合、ハンチング現象が発生する場合があります（図 14-3 に発生時の波形例を示します）。

この対策として、ブランキング時間を長くした、「B タイプ品」をご用意しました。

このハンチング現象が観測され、トルク低下やモーターからの騒音が大きいといった場合に、ブランキング時間の長い「B タイプ品」を使用することにより、これら問題を改善できる場合があります。

図 14-3 ハンチング現象発生時の Sense 端子波形例



## ③ブランキング時間の違いに関して

ブランキング時間の違いに着目して特性を比較した場合、表 14-1 のようになります。ただし両者の比較は、モーター、モーター電源電圧や REF 入力電圧などといった駆動条件、回路定数が同じ場合を考えます（つまり、製品だけを変えて比較するという意味です）。

表 14-1 ブランキング時間の違いによる特性比較

比較項目	特性比較	
	短	長
PWM 最小オン時間	小 ←—————	—————→ 大
対リングングノイズ耐量	—————→ 大	小 ←—————
最小コイル電流	小 ←—————	—————→ 大
高速回転時のコイル電流 波形ひずみ(主に $\mu$ ステップ)	—————→ 大	小 ←—————

次に、各項目について簡単に説明します。

- PWM 最小 ON 時間  $t_{on(min)}$

本製品の PWM 制御ではブランキング時間が設けてあるため、電流を絞るために ON 時間を短くしようとしてもブランキング時間より短くすることが出来ず、この分だけ必ず ON となります。

PWM 最小 ON 時間とは、このブランキング時間により必ず出力が ON 状態となる時間を指し、ブランキング時間の短い方が「小」となります。

- 最小コイル電流

PWM 最小 ON 時間状態で制御されている時のコイル電流を指します。ブランキング時間の短い方が電流を絞ることが出来るということになります。

- 高速回転時コイル電流波形ひずみ

マイクロステップ駆動時は、入力クロックにより Itrip 値が所定の値に変化し、この Itrip 値（内部の基準電圧分割比）は正弦波状になるよう設定されています。モーターコイル電流は Itrip 値となるよう PWM 制御されていますので、コイル電流（のエンベロープ）は正弦波状となるよう制御されることとなります。

実際はコイルのインダクタンス成分により、目的値 ( $I_{trip}$ ) へコイル電流が収束するまでには時間が必要となります。大まかにはコイル電流が  $I_{trip}$  値まで収束する時間 ( $t_{conv}$ ) と入力クロックの周期 ( $t_{clk}$ ) との関係が、全 MODE において常に、

$$t_{CONV} < t_{clk}$$

であれば、コイル電流のエンベロープは  $I_{trip}$  に追従する形となります。

ここで  $t_{conv}$  の限界値は、電流が増加する方向のときは電源電圧とモーターコイルの時定数、減衰方向では電源電圧とモーターコイルの時定数と最小 ON 時間によって決まります。また  $t_{clk}$  は入力クロックの周波数により決まり、周波数を上げるに従い小さくなっていきます。

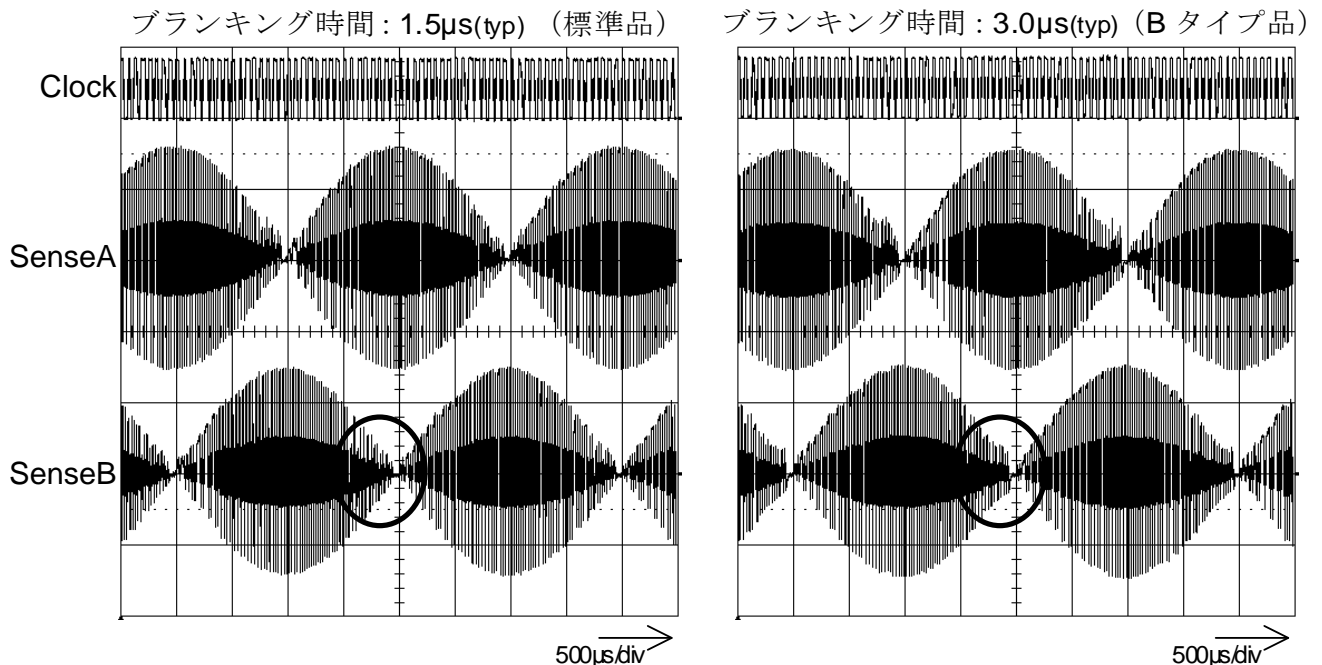
1 クロック期間内でコイル電流が  $I_{trip}$  へ収束する前に次のクロックが入力されるといふ状況が発生すると、コイル電流のエンベロープは正弦波から崩れます。弊社では、このエンベロープが正弦波から崩れた状態を「波形ひずみ」と呼んでいます。

電源電圧、電流設定値、モーターなどの動作条件は同一として、ブランキング時間の違う製品の波形ひずみについて比較をした例を、図 14-4 に示します。図中○で囲んだ部分のように、ブランキング時間が  $1.5\mu\text{s}$  の条件では Sense 端子波形 (電流波形と同じと考えてください) のエンベロープが正弦波状になっているのに対し、ブランキング時間が  $3.0\mu\text{s}$  の条件では、正弦波から崩れていることが確認できます。

表 14-1 の「大」とは、同じ駆動条件の下で考えた場合に、ブランキング時間の長い方がより低いクロック周波数で波形ひずみを発生し、クロック周波数が同じであれば、波形のひずみ具合はブランキング時間が長い方が大きくなることを意味します。

なお、このような波形ひずみが確認された場合に、必ずしもモーター特性に影響が出るとはいえませんが、十分評価した上で最終的な判断を行ってください。

図 14-4 高速回転時の SENSE 端子波形の比較例



④PWM オフ期間について

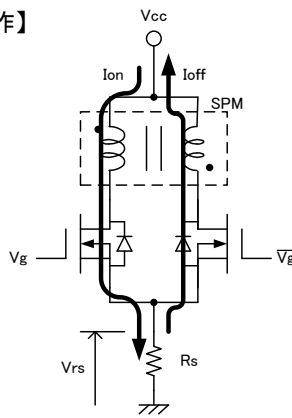
本シリーズは、PWM オフ時間は内部発振器より生成した固定時間で制御され、基準電圧分割比により3段階切替ります（詳細は表4-3の仕様を参照下さい）。

またこのPWMオフ時間に発生する損失を低減するため、PWMオン時と同様にMOSFETをオン状態としてモーターコイルに蓄えられた逆起電力を解消する機能が内蔵されています（同期整流動作）。

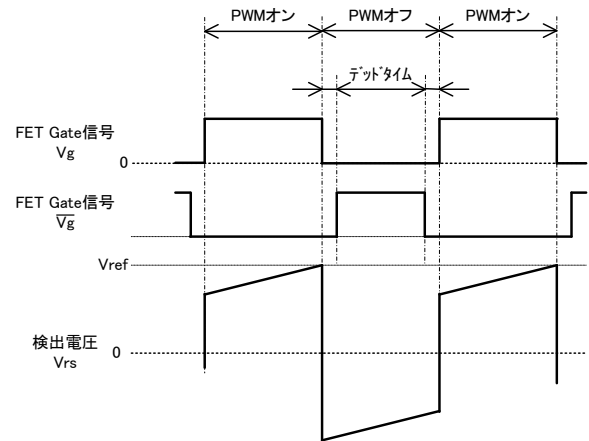
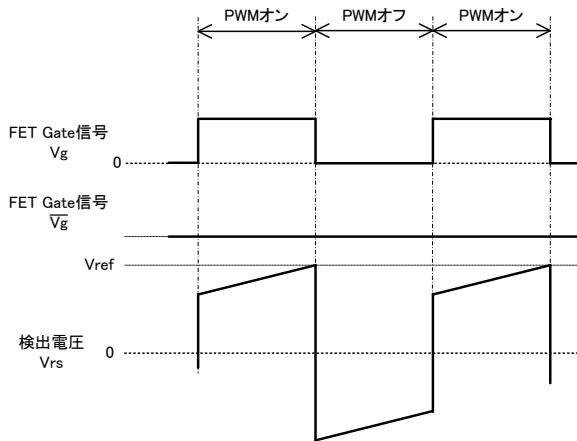
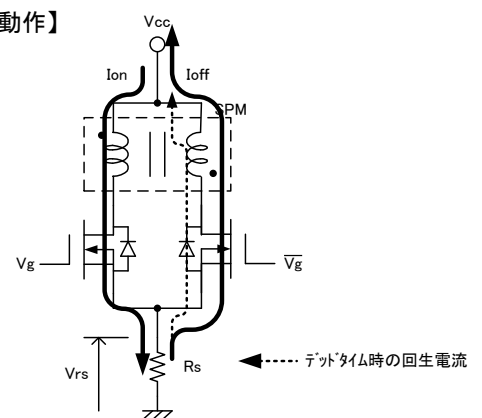
図14-5に逆起電力回生方法の違いを示しますが、本シリーズはPWMオフ側のMOSFETもOFF⇔ONします。なお同期整流動作の切替りの際はMOSFETが同時にONすることを防止するためのデッドタイム（約0.5μs）が設けられており、この期間は回生電流がMOSFETのボディダイオードに流れます。

図 14-5 同期整流動作

【通常回生動作】



【同期整流回生動作】



デッドタイムの期間は、回生電流がFETボディダイオードに流れます。

## (2)保護機能

本シリーズには、「モーターコイルショート保護回路」、「モーターコイルオープン保護回路」および「過熱保護回路」が搭載されております。

以下に各保護回路の説明を示します。

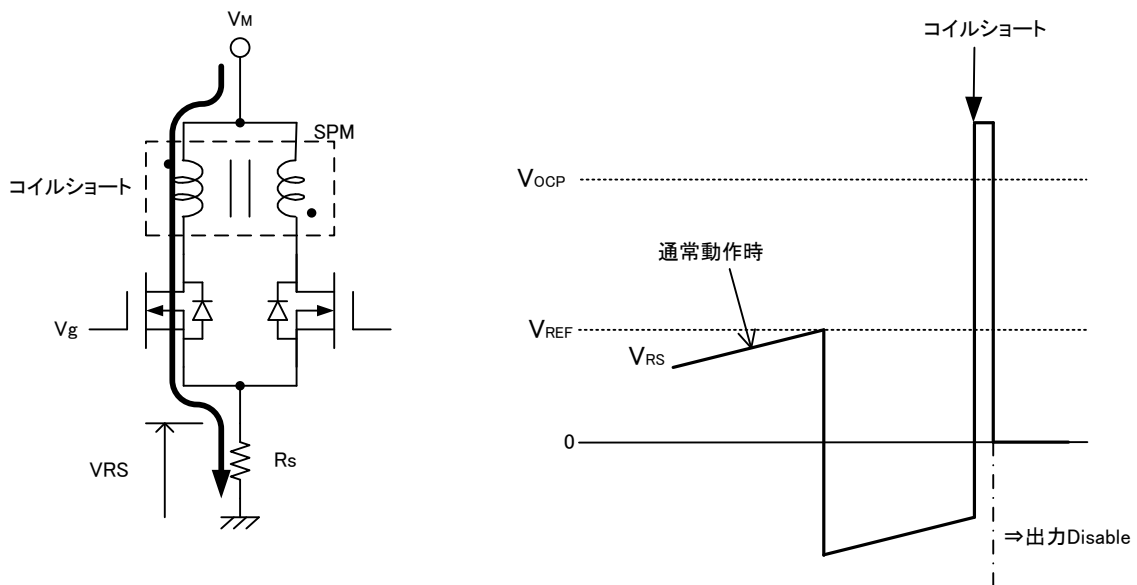
## ①モーターコイルショート保護（負荷ショート）について

本シリーズに内蔵したモーターコイル保護回路は、電流制御と同様に検出抵抗に発生する電圧  $V_{RS}$  を検知することで動作し、保護動作の電圧  $V_{soc}$  は約  $0.45V$  に設定しております。

なお保護回路が働いた時点で、出力が **Disable** の状態となります。

モーターコイルショート保護動作条件： $V_{RS} > V_{soc}$

図 14-6 モーターコイルショート保護回路動作



**※検出抵抗を通らずに流れる過電流は検知できません。**

## ②モーターコイルオープン保護について（特許取得済）

ユニポーラ駆動において、動作時に 1 つの出力端子（モーターコイル）が断線することは、ドライバ破壊の原因になります。これは断線後に接続されている MOS FET に、PWM オフ時に逆起電力により非常に高いエネルギーが加わる「アバランシェ状態」となるためです。

「アバランシェ状態」では、出力が MOS FET のドレイン-ソース間の耐圧に達した状態（ブレイクダウンした状態）でモーターコイルに蓄えられたエネルギーを解消します。本シリーズでは、ある程度のアバランシェエネルギー耐量を持った MOS FET を使用していますが、アバランシェエネルギー耐量は温度に依存し、高温になるにつれて低下します。

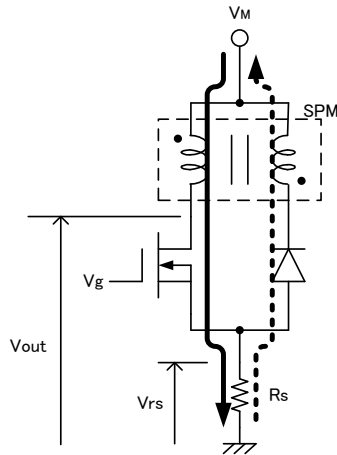
断線状態では PWM 動作を繰り返すたびに高いエネルギーが加わるため、MOS FET の温度は上昇、「印加エネルギー > 耐量」となった時点でドライバが破壊します。そこで本シリーズには、この「アバランシェ状態」を検知してドライバを保護する回路を搭載しました。以下にその動作を示します。

モーターコイルが断線すると先に説明しましたように、PWM オフ期間中は接続されている MOS FET が耐圧に達した状態で回生電流が流れます。正常時は検出電圧  $V_{RS}$  が PWM オフ期間は負電位になるのに対して、モーターコイルが断線した状態では正電位が発生することになります。つまり、PWM オフ期間に  $V_{RS}$  が正電位であることを検知することにより、モーターコイルが断線していることを検知できることとなります。

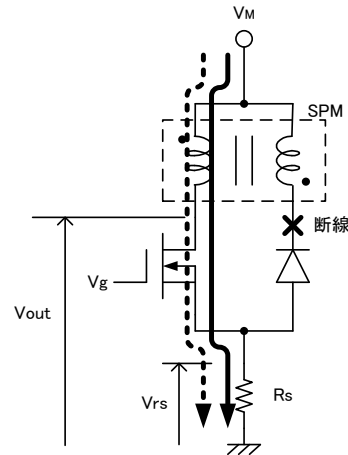
本シリーズでは、検知誤動作を回避するためモーター断線の状態を連続して 3 回検知した時点で保護が働く様に設計されています。図 14-7 に動作図を示します。

図 14-7 負荷オープン保護動作

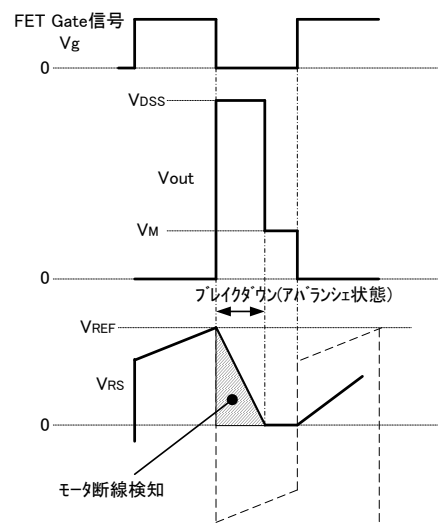
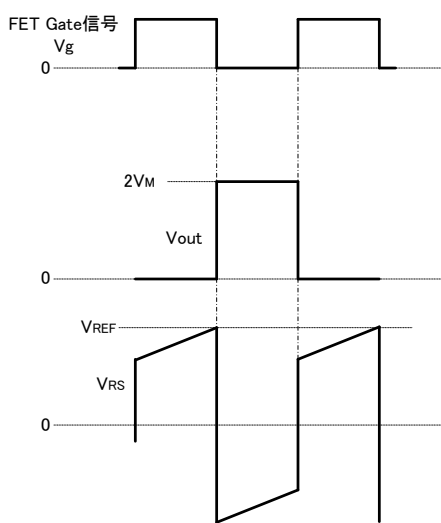
通常動作時PWM動作図



モーター断線時PWM動作図



モーター断線時



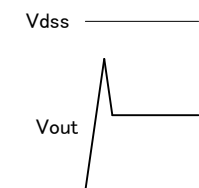
※注意

PWM オフした後に発生するサージノイズにより出力のブレイクダウンが確認された場合、ブレイクダウン発生期間が負荷断線未検知時間 ( $t_{opp}$ ) を過ぎても継続しますと、実際に負荷が断線してなくても保護機能が働く場合があります。モーター及び配線の引き直し等の見直しをしてブレイクダウン時間を負荷断線未検知時間 ( $t_{opp}$ ) 内で収まるように改善を行って下さい (セットバラツキの考慮も必要です)。

なおブレイクダウンが確認されていない場合には、動作に問題ありません。

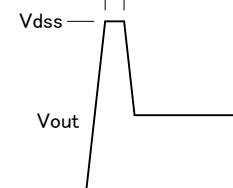
また改善方法の1つとして、Out-Gnd 間にサージノイズ吸収用のコンデンサを取り付けることで正常動作となる場合があります。

サージがVdssに達していない



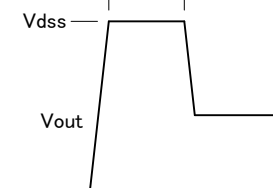
【問題なし】

ブレイク期間が $t_{opp}$ 以下



【問題なし】

ブレイク期間が $t_{opp}$ 以上



【改善要】

## ③過熱保護について

製品温度が上昇し、 $T_{tsd}$ を超えたところで保護回路が働き、全出力が **Disable** になります。

注) 本製品の内部構成はマルチチップ構成 (制御用 IC×1, MOSFET×4, チップ抵抗×2) となっています。主な発熱源は MOSFET とチップ抵抗となりますが、実際に温度を検知する場所は制御用 IC です。このように発熱源と熱の検知場所 (制御用 IC) とに距離があるため、熱の伝達に遅れが生じます。このため急激な温度変化には追従できません。従いまして、設計段階でアブノーマル評価を十分に行い、ジャンクション温度が保証値 (150°C) を超えないようにして下さい。



## 15. ご使用に際して

### (1) モーター電流の設定について

本シリーズにおけるモーター電流  $I_o$  は、図 8-1 の応用回路例の場合、 $r1$ 、 $r2$  と製品内蔵の検出抵抗  $R_s$  により決まります。以下に  $I_o$  を求める計算式を示します。

$$I_o = \frac{r2}{r1+r2} \times V_{DD} \times \frac{1}{3} \div R_s \quad \dots \dots \text{式①}$$

ここで 2 重下線の項は、基準電圧  $V_{REF}$  になります。

$V_{REF}$  を 0.1V 以下に設定すると製品のバラツキや配線パターンインピーダンス等の影響を受け電流精度が低下する可能性が高くなります。

なお実際に制御する電流  $I_{trip}$  は、DAC により基準電圧を所定の比率（基準電圧分割比）で分圧して決まります。

$$I_{trip} = \frac{V_{REF}}{R_s} \times \frac{1}{3} \times (\text{基準電圧分割比}) \quad \dots \dots \text{式②}$$

### (2) 制御電流の下限値について

本シリーズは、OFF 時間固定の自励式 PWM 電流制御方式を採用しています。固定されている PWM オフ時間内にモーターコイルに蓄えられたエネルギーが解消してしまうと、コイル電流は図 15-1 に示すような断続した電流として流れます。つまり、PWM による平均電流が低下し、モータートルクも低下します。このコイルに電流が断続的に流れ始める状態を制御電流の下限値と弊社では考えています。

制御電流の下限値は、ご使用されるモーター等の条件により異なりますが、以下の式にて概算できます。

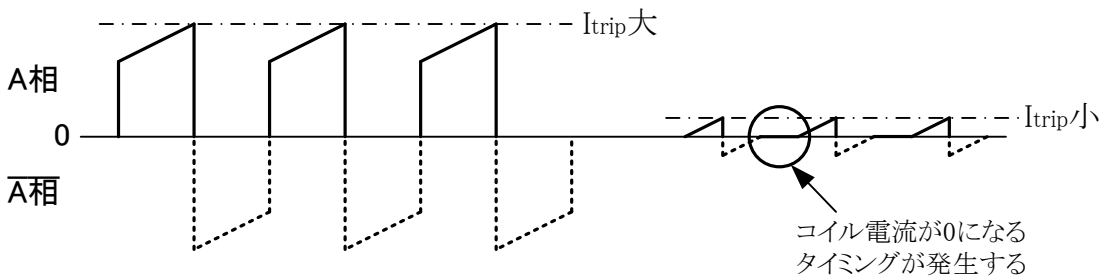
$$I_{o(\min)} = \frac{V_M}{R} \left( \frac{1}{\exp\left(-t_{OFF}/t_c\right)} - 1 \right) \quad t_c = \frac{L_m}{R} \quad \dots \dots \text{式③}$$

$$R = R_m + R_{DS(on)} + R_s$$

$V_M$	: モーター電源電圧	$R_m$	: モーター巻き線抵抗
$R_{DS(on)}$	: MOS FET オン抵抗	$L_m$	: モーター巻き線インダクタンス
$t_{off}$	: PWM オフ時間	$R_s$	: 電流検出抵抗

制御電流値をこの下限値以下に設定しても製品が破壊することはありませんが、設定電流に対し制御電流が悪化します。

図 15-1 制御電流下限モデル波形



(3)アバランシェエネルギーの確認

本シリーズのユニポーラ駆動方式は、出力の MOS FET の耐圧を越えるサージ電圧（リングングノイズ）が製品に印加される場合があります。本製品は、このサージ電圧を想定して十分なアバランシェ耐量を持つ MOS FET を使用しておりますので、通常はサージ電圧が発生しても問題なく使用いただけます。

ただし、モーターのハーネスの引き回しが長い場合や定格電流および定格電圧付近で使用される場合は、弊社の想定を越えるアバランシェエネルギーが製品に印加されることがありますので実機評価において必ず製品に印加されているアバランシェエネルギーを確認してください。

アバランシェエネルギーの確認方法を以下にまとめます。

図 15-2 に観測ポイント、図 15-3 に波形図を示します。

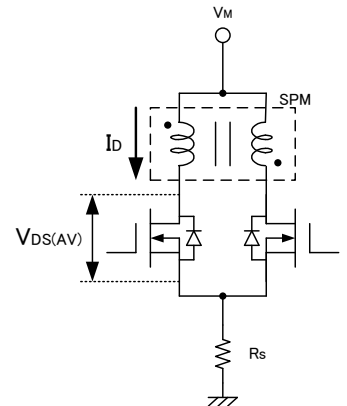


図 15-2 観測ポイント

【計算例】

図 15-3 の波形観測の結果より

$$V_{DS(AV)}=140V$$

$$I_D=1A$$

$$t=0.5\mu s$$

のデータが得られた場合、アバランシェエネルギー  $E_{AV}$  は下記より求められます。

$$E_{AV} \doteq V_{DS(AV)} \times 1/2 \times I_D \times t \dots \dots \text{式④}$$

$$= 140V \times 1/2 \times 1A \times 0.5 \times 10^{-6}$$

$$= 0.035[mJ]$$

例のように計算した  $E_{AV}$  を、図 15-4 に示すグラフと比較し、MOS FET のアバランシェエネルギー耐量範囲内であるかを確認して安全性を判断します。

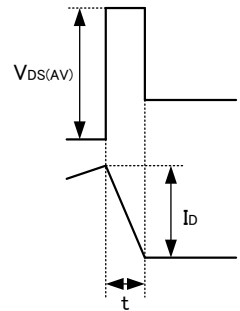
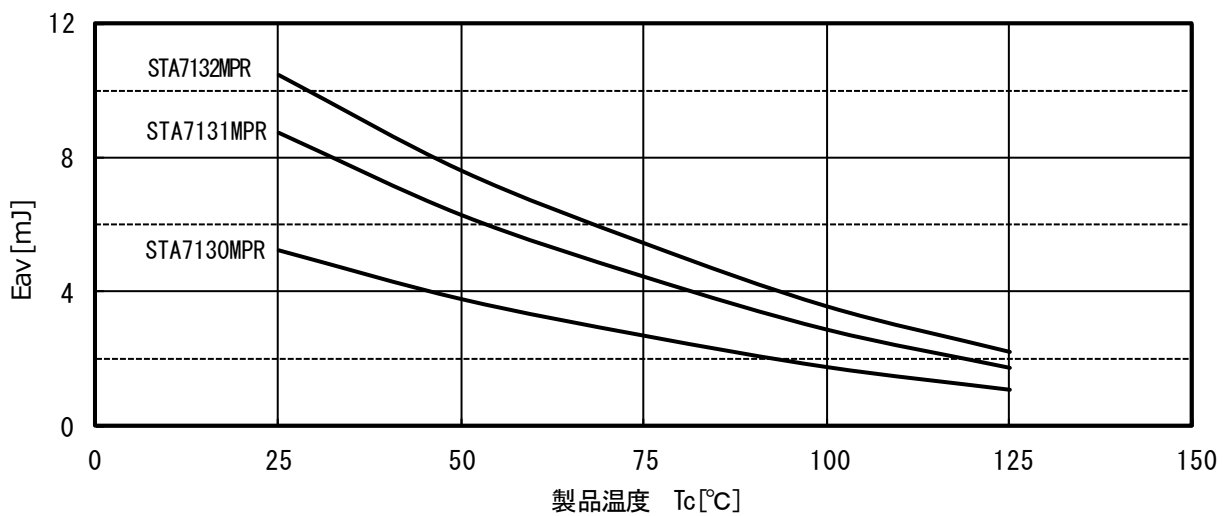


図 15-3 ブレイクダウン時

図 15-4 繰り返しアバランシェエネルギー耐量  $E_{AV}$



(4) モーター電源電圧 ( $V_M$ ) と主電源電圧 ( $V_{BB}$ ) について

本製品は図 7-1 の内部ブロック図に記載したように、制御用 IC (MIC) と出力段パワー MOSFET マルチチップ構造となっているため、モーター電源と主電源とは電氣的に分離されております。したがって、モーター電源と主電源とで異なった電源を使用して駆動することも可能です。ただし両電源は電源電圧範囲が異なりますので、注意願います。

## (5) 内部ロジック回路に関して

## a) 内部シーケンサーのリセットに関して

本製品のシーケンサー回路は、主電源電源 ( $V_{BB}$ ) 投入時に製品内部にてパワーON リセット機能が働いて初期化されます。このため電源投入直後の出力は、励磁原点にて通電される状態となります。

また、モーター動作後にシーケンサーのリセットを施す必要がある場合は、Reset 端子にリセット信号を入力して下さい。外部よりリセットを施す必要性がない場合には、Reset 端子は使用しませんので、回路上で Reset 端子をロウレベル固定としてください。

## b) クロック入力に関して

本シリーズは、クロックの POS エッジにて 1 Step 進む設計となっています。

クロック入力信号を停止すると励磁はモーター Hold 状態になります。この時クロック入力信号はロウレベルであってもハイレベルであっても問題はありません。

## c) チョッピング同期回路について

モーター Hold 時に発生することがある、モーター異音を防止するための機能となり、Sync 端子をハイレベルに設定すると有効となります。

ただしこの機能をモーター回転時に使用すると、制御電流が安定せず、モータートルクの低下や振動の増加が起きる場合があるため、回転時に使用することはお勧めできません。

また、この同期回路を 2 相励磁状態または 1 相励磁状態での Hold 状態以外で使用した場合は、モーター電流が正常制御されなくなりますので御注意願います。

通常、本機能を使用する場合はマイコン等より信号を入力して切り換えを行う方法が一般的ですが、ポートの制限等の問題により信号を入力できない場合には、次のような方法で本機能を使用することが出来ます。

図 15-5 に示した回路案は、クロック信号を利用した Sync 信号発生回路になります。ハイレベルのクロック信号が入力されるとコンデンサに充電され、Sync 信号はロウレベルになります。クロック信号をロウレベルで停止させた場合、コンデンサが抵抗により放電され、Sync 信号がハイレベルとなり、同期モードへ移行します。なお、使用される最低クロック周波数により回路中の RC 時定数を決定して下さい。

また、クロック入力信号をハイレベルで停止させるシーケンスを検討される場合にはインバータ回路を 1 つ追加して下さい。

停止時のクロック信号が不明な場合は、図 15-5 の回路の前に図 15-6 に示すエッジ検出回路を追加することで対処できます。

図 15-5 クロック停止検知回路

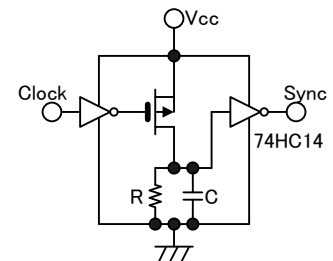
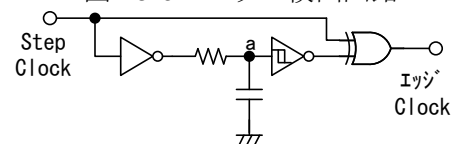


図 15-6 エッジ検出回路



## d) 出力 Disable (Sleep1,2) 回路について

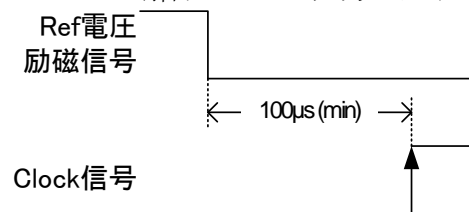
モーターフリー状態（出力 Disable）にする方法として、REF 端子を 2V 以上にする方法（Sleep1）と、励磁モード設定端子（M1、M2、M3）の全てを”High”にする方法（Sleep2）の 2 種類あります。どちらの方法においても主電源系の回路を停止させて回路電流を低減する Sleep モードになります。

違いは、Sleep1 は内部シーケンサーが Enable 状態のままですが、Sleep2 は内部シーケンサーが HOLD 状態となります。つまり Sleep2 の状態では、Clock 信号を入力しても励磁シーケンスは変化せず、Sleep 直前のシーケンス状態を保持します。

また Sleep2 は、保護機能が働いた状態から復帰する機能を兼ねています。

なお出力 Disable (Sleep1、Sleep2) 状態からモーターを回転させるモードに移行する場合、製品の立ち上がりだけではなく、モーター励磁電流の立ち上がり時間を考慮した上で、Disable 解除からクロックエッジ入力までの時間を設定するようにしてください(図 15-7)。

図 15-7 Disable 解除と Clock 入力のタイミング



## e) Ref/Sleep1 端子について

本製品の REF 端子は表 9-1 の真理値表や前項 d などに説明がありますが、

- ①出力制御電流の基準電圧設定 …Low レベル ( $V_{REF} \leq 0.9V$ )
- ②出力 Enable/Disable 制御入力…High レベル ( $V_{REF} \geq 2.0V$ )

の 2 つの機能を兼ねております。なお出力 Enable/Disable の切り替わりのしきい値電圧は、約 1.75V に設定しています。

REF 電圧制御の際は、下記に注意してください。

- ・①の領域だけでなく、①～閾値電圧 (1.75V typ) の範囲も、REF 電圧にしたがい制御電流値も変わります。このため損失には注意が必要となります。また基準電圧分割比の選択状態によっては OCP 動作となる場合もあります。
- ・特に閾値電圧付近に REF 電圧が設定された場合、出力が Enable と Disable を繰り返してしまう可能性があります。

## f) ロジック入力端子 (Clock, Reset, CW/CCW, M1, M2, M3, Sync 端子) について

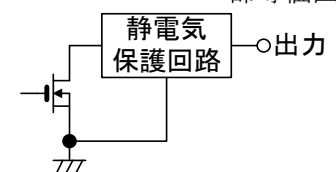
使用しない端子がある場合には、V<sub>DD</sub> または GND へ接続をしてください。オープンで使用した場合、製品が予期せぬ動作をする可能性があります。

## g) モニター出力端子 (Mo、Flag 端子) について

製品内部は図 15-8 の等価回路のように、オープンドレイン出力となっていますので、ご使用の際はプルアップ抵抗(5.1K~10KΩ 程度)を取り付けてください。

なお Mo 端子および Flag 端子を使用しない場合は、必ずオープンとしてください。

図 15-8 モニター出力端子内部等価回路



## 16. 熱設計資料

本シリーズでの損失を正確に算出するには、モーターの実動作時の時定数や励磁モード、入力周波数及びそのシーケンス等、変動するパラメータが必要になり現実的ではありません。

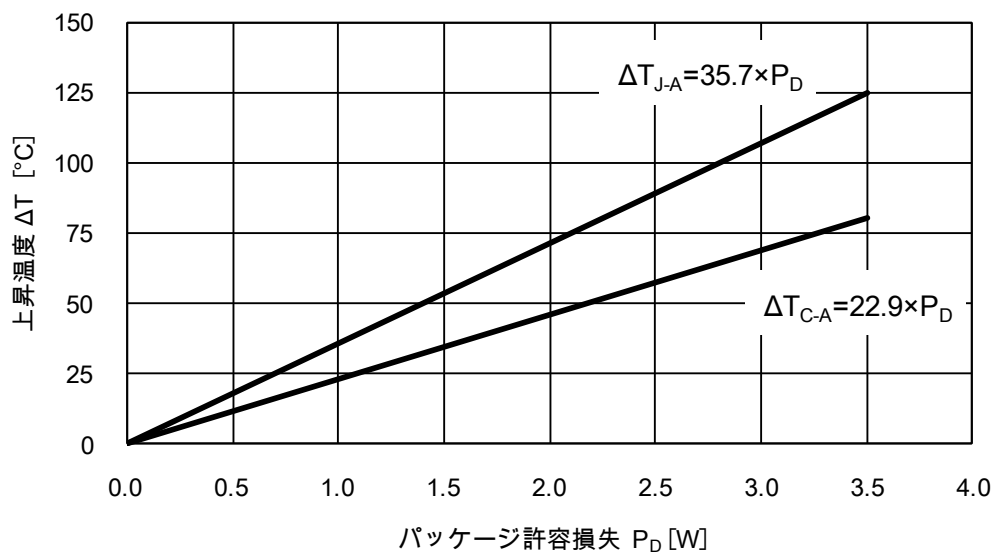
そこで、まずワースト条件にて、近似計算にて算出します。最小限のパラメータのみを抽出した損失の計算式は以下の通りです。

$$P = I^2 \times (R_{DS(on)} + R_s) \times 2$$

- P : 製品損失  
 I : 動作電流 ≒ I<sub>o</sub>  
 R<sub>DS(on)</sub> : 搭載 MOSFET のオン抵抗  
 R<sub>s</sub> : 搭載検出抵抗

上記にて算出した製品損失を元に、下に示した図 16-1 の温度上昇曲線を用いて製品のジャンクション温度を推定します。この時、最悪条件（動作周囲温度の最大値）にて、ジャンクション温度が 150°C を超えなければ問題はありますが、最終判断は実動作における製品発熱を測定し、図 16-1 より損失およびジャンクション温度を確認してください。

図 16-1 製品温度上昇特性



製品に放熱板を付けて使用される場合、 $\Delta T_{J-A}$  を算出するパラメータの中で製品の熱抵抗  $\theta_{J-A}$  が変化します。この値は放熱板の熱抵抗を  $\theta_{FIN}$  とすると

$$\theta_{J-A} \doteq \theta_{J-C} + \theta_{FIN} = (\theta_{J-A} - \theta_{C-A}) + \theta_{FIN}$$

となり、この式で算出した  $\theta_{J-A}$  の値を代わりに使用して計算します。

また実動作にて製品温度を測定しジャンクション温度を推定する場合は、次のように考えます。

まず、製品の樹脂裏面中央部の温度上昇を測定します( $\Delta T_{C-A}$ )。この温度上昇から図 16-1 の製品温度上昇グラフを見て、損失 P とジャンクション温度 T<sub>j</sub> を推定します。この際、製品の温度上昇  $\Delta T_{C-A}$  とジャンクション上昇温度  $\Delta T_J$  の関係は、以下の計算式で近似できます。

$$\Delta T_J \doteq \Delta T_{C-A} + P \times \theta_{J-C}$$

## ☆注意事項

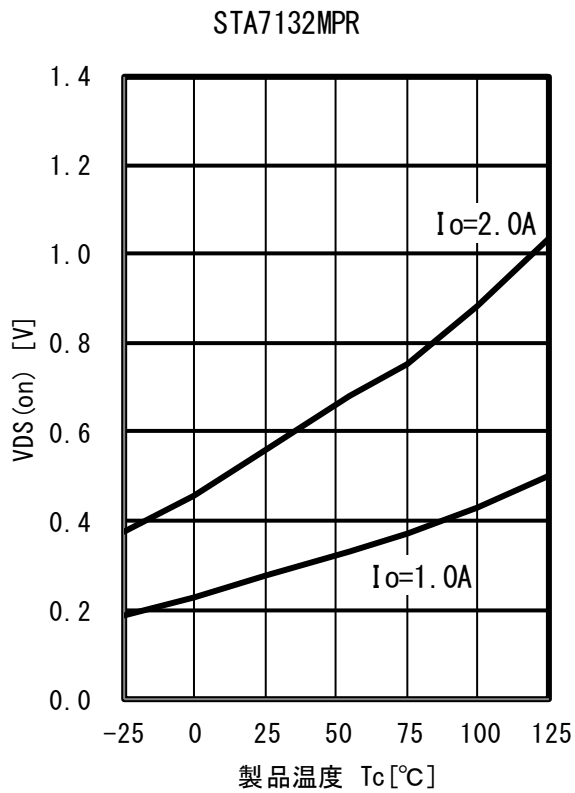
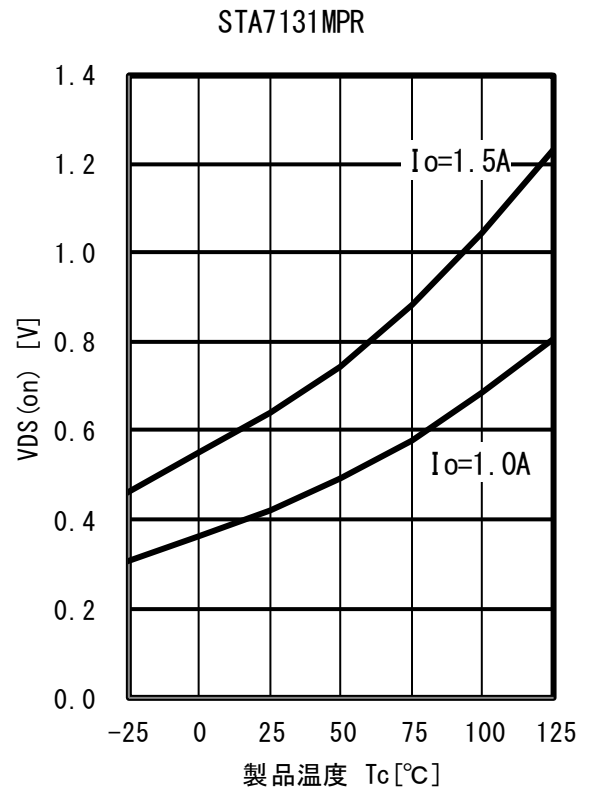
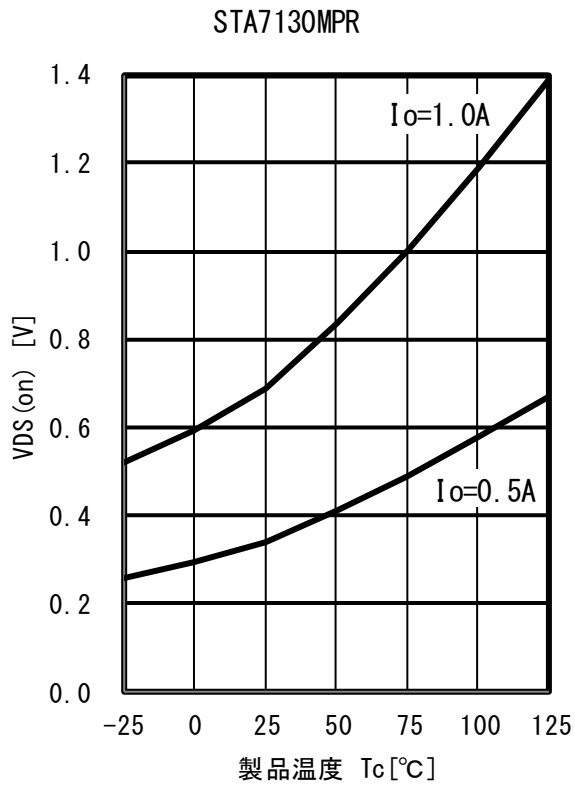
- 本製品の内部構成はマルチチップ構成（制御用 IC×1, MOSFET×4, チップ抵抗×2）となっています。主な発熱源は MOSFET とチップ抵抗となりますが、実際に温度を検知する場所は制御用 IC です。このように発熱源と熱の検知場所（制御用 IC）とに距離があるため、熱の伝達に遅れが生じます。このため急激な温度変化には追従できません。従いまして、設計段階でアブノーマル評価を十分に行い、ジャンクション温度が保証値（150℃）を超えないようにして下さい。
- この熱設計資料は、実際に製品を動作させる前にどの程度まで使用できるかを検討するための資料です。最終的には実機にて製品発熱（12Pin の温度）を確認して判断して下さい。なお製品発熱の最大推奨値は以下の様になります。

No Fin 時 : 85℃

Fin 接続時 : 75℃

### 17. 代表特性例

(1)出力 MOS FET オン電圧  $V_{DS(on)}$  特性



(2)出力 MOS FET ボディダイオード順方向電圧  $V_F$  特性

