

目次

概要	1
1. 絶対最大定格	3
2. 電気的特性	4
3. 代表特性	5
3.1 デイレーティング曲線	5
3.2 T_A - P_{DI} 曲線	6
3.3 MOSFET ASO 曲線	7
3.4 過渡熱抵抗曲線	8
4. ブロックダイアグラム	9
5. 各端子機能	9
6. 応用回路例	10
7. 外形図	11
8. 捺印仕様	11
9. 動作説明	12
9.1 起動動作	12
9.2 低入力時動作禁止回路 (UVLO)	13
9.3 バイアスアシスト機能	13
9.4 定電圧制御回路動作	13
9.5 リーディング・エッジ・ブランキング機能	14
9.6 ランダムスイッチング機能	14
9.7 オートスタンバイ機能	14
9.8 ブラウンイン・ブラウンアウト機能	15
9.9 過電流保護機能 (OCP)	16
9.10 過負荷保護機能 (OLP)	17
9.11 過電圧保護機能 (OVP)	17
9.12 過熱保護機能 (TSD)	18
10. 設計上の注意点	18
10.1 外付け部品	18
10.2 パターン設計	20
11. パターンレイアウト例	22
12. 電源回路例	23
使用上の注意	25
注意書き	26

1. 絶対最大定格

- 電流値の極性は、IC を基準としてシンクが“+”、ソースが“-”と規定します
- 特記がない場合の条件 $T_A = 25^\circ\text{C}$

項目	記号	測定条件	端子	定格	単位	備考
ドレインピーク電流 ⁽¹⁾	I_{DPEAK}	シングルパルス	1-3	5.0	A	STR-W6051S
				7.0		STR-W6052S
				7.5		STR-W6072S
				9.5		STR-W6053S
最大スイッチング電流 ⁽²⁾	I_{DMAX}	シングルパルス $T_a = -20 \sim 125^\circ\text{C}$	1-3	5.0	A	STR-W6051S
				7.0		STR-W6052S
				7.5		STR-W6072S
				9.5		STR-W6053S
アバランシェエネルギー耐量 ⁽³⁾⁽⁴⁾	E_{AS}	$I_{LPEAK}=2.0\text{A}$	1-3	47	mJ	STR-W6051S
		$I_{LPEAK}=2.3\text{A}$		60		STR-W6072S
		$I_{LPEAK}=2.3\text{A}$		62		STR-W6052S
		$I_{LPEAK}=2.7\text{A}$		86		STR-W6053S
S/OCP 端子電圧	V_{OCP}		3-5	-2~6	V	
制御部電源電圧	V_{CC}		4-5	32	V	
FB/OLP 端子電圧	V_{FB}		6-5	-0.3~14	V	
FB/OLP 端子流入電流	I_{FB}		6-5	1.0	mA	
BR 端子電圧	V_{BR}		7-5	-0.3~7	V	
BR 端子流入電流	I_{BR}		7-5	1.0	mA	
MOSFET 部許容損失 ⁽⁵⁾	P_{D1}	無限大放熱器	1-3	22.3	W	STR-W6051S
				23.6		STR-W6052S
				25.8		STR-W6072S
				26.5		STR-W6053S
		放熱器なし	1-3	1.3	W	
制御部許容損失(MIC)	P_{D2}	$V_{CC} \times I_{CC}$ で規定	4-5	0.13	W	
動作時内部フレーム温度	T_F		-	-20~115	$^\circ\text{C}$	
動作周囲温度	T_{OP}		-	-20~115	$^\circ\text{C}$	
保存温度	T_{stg}		-	-40~125	$^\circ\text{C}$	
チャネル温度	T_{ch}		-	150	$^\circ\text{C}$	

⁽¹⁾ 3.3 MOSFET ASO 曲線参照

⁽²⁾ IC のドライブ電圧と IC 内部のパワーMOSFET の V_{th} で決まるドレイン電流

⁽³⁾ 図 3-2 アバランシェエネルギー耐量ディレーティング曲線参照

⁽⁴⁾ Single pulse, $V_{DD} = 99\text{V}$, $L = 20\text{mH}$

⁽⁵⁾ 3.2 T_a - P_{D1} 曲線参照

2. 電気的特性

- 電流値の極性は、IC を基準としてシンクが“+”、ソースが“-”と規定します
- 特記がない場合の条件 $T_A = 25\text{ }^\circ\text{C}$ 、 $V_{CC} = 18\text{ V}$

項目	記号	測定条件	端子	Min.	Typ.	Max.	単位	備考
電源起動動作								
動作開始電源電圧	$V_{CC(ON)}$		4-5	13.8	15.3	16.8	V	
動作停止電源電圧 ⁽¹⁾	$V_{CC(OFF)}$		4-5	7.3	8.1	8.9	V	
動作時回路電流	$I_{CC(ON)}$	$V_{CC} = 12\text{ V}$	4-5	-	-	2.5	mA	
最低起動電圧	$V_{ST(ON)}$		4-5	-	40	-	V	
起動電流	$I_{STARTUP}$	$V_{CC} = 13.5\text{ V}$	4-5	-3.9	-2.5	-1.1	mA	
起動電流供給しきい電圧	$V_{CC(BIAS)}$	$I_{CC} = -100\text{ }\mu\text{A}$	4-5	8.5	9.5	10.5	V	
定常動作								
平均発振周波数	$f_{OSC(AVG)}$		1-5	60	67	74	kHz	
発振周波数変動幅	Δf		1-5	-	5	-	kHz	
最大オンデューティ	D_{MAX}		1-5	63	71	79	%	
保護動作								
リーディング・エッジ・ブラッキング時間	t_{BW}		-	-	390	-	ns	
過電流補正值	DPC		-	-	18	-	mV/ μs	
過電流補正制限デューティ	D_{DPC}		-	-	36	-	%	
ゼロオンデューティ時 OCP しきい電圧	$V_{OCP(L)}$		3-5	0.70	0.78	0.86	V	
36% duty 時 OCP しきい電圧	$V_{OCP(H)}$	$V_{CC} = 32\text{ V}$	3-5	0.79	0.88	0.97	V	
最大フィードバック電流	$I_{FB(MAX)}$	$V_{CC} = 12\text{ V}$	6-5	-340	-230	-150	μA	
最小フィードバック電流	$I_{FB(MIN)}$		6-5	-30	-15	-7	μA	
発振停止 FB/OLP しきい電圧	$V_{FB(STB)}$		6-5	0.85	0.95	1.05	V	
OLP しきい電圧	$V_{FB(OLP)}$		6-5	7.3	8.1	8.9	V	
OLP 動作後回路電流	$I_{CC(OLP)}$	$V_{CC} = 12\text{ V}$	4-5	-	300	-	μA	
OLP 遅延時間	t_{OLP}		6-5	54	68	82	ms	
FB/OLP 端子クランプ電圧	$V_{FB(CLAMP)}$		6-5	11	12.8	14	V	
ブラウンインしきい電圧	$V_{BR(IN)}$	$V_{CC} = 32\text{ V}$	7-5	5.2	5.6	6	V	
ブラウンアウトしきい電圧	$V_{BR(OUT)}$	$V_{CC} = 32\text{ V}$	7-5	4.45	4.8	5.15	V	
BR 端子クランプ電圧	$V_{BR(CLAMP)}$	$V_{CC} = 32\text{ V}$	7-5	6	6.4	7	V	
BR 機能無効しきい電圧	$V_{BR(DIS)}$	$V_{CC} = 32\text{ V}$	7-5	0.3	0.48	0.7	V	
OVP しきい電圧	$V_{CC(OVP)}$		4-5	26	29	32	V	
熱保護動作温度	$T_J(TSD)$		-	130	-	-	$^\circ\text{C}$	

⁽¹⁾ $V_{CC(OFF)} < V_{CC(BIAS)}$ の関係が成り立つ

STR-W6000S Series

項目	記号	測定条件	端子	Min.	Typ.	Max.	単位	備考
MOSFET 部								
ドレイン・ソース間電圧	V_{DSS}		8-1	650	-	-	V	STR-W605×S
				800	-	-		STR-W6072S
ドレイン漏れ電流	I_{DSS}		8-1	-	-	300	μA	
ON 抵抗	$R_{DS(ON)}$		8-1	-	-	3.95	Ω	STR-W6051S
				-	-	3.6		STR-W6072S
				-	-	2.8		STR-W6052S
				-	-	1.9		STR-W6053S
スイッチング・タイム	t_f		8-1	-	-	250	ns	
熱特性								
チャネル-フレーム間熱抵抗 ⁽²⁾	θ_{ch-F}		-	-	-	2.63	$^{\circ}C/W$	STR-W6051S
				-	-	2.26		STR-W6052S
				-	-	2.03		STR-W6072S
				-	-	1.95		STR-W6053S

⁽²⁾ MOSFET のチャネルと内部フレーム間の熱抵抗。

3. 代表特性

3.1 ディレーティング曲線

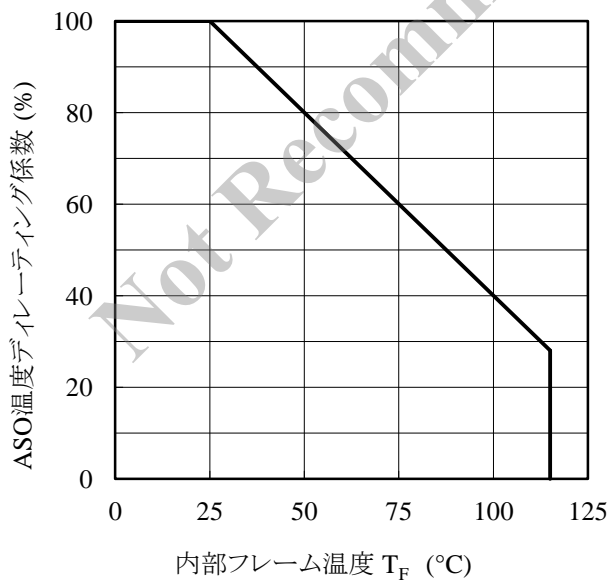


図 3-1 ASO 温度ディレーティング係数曲線

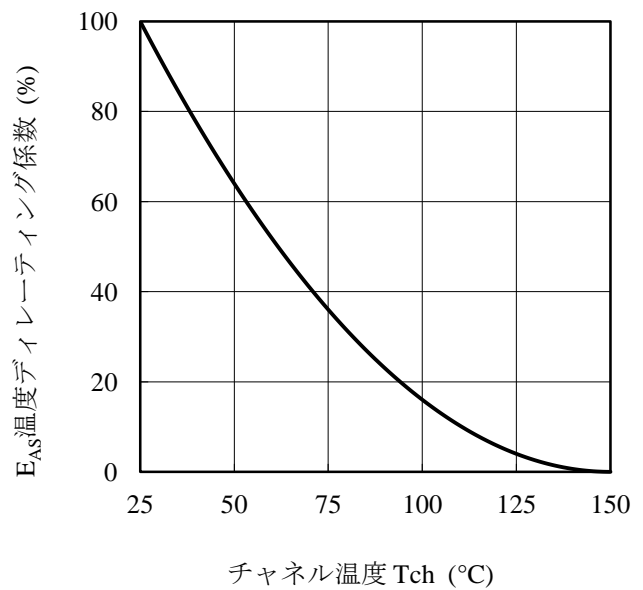
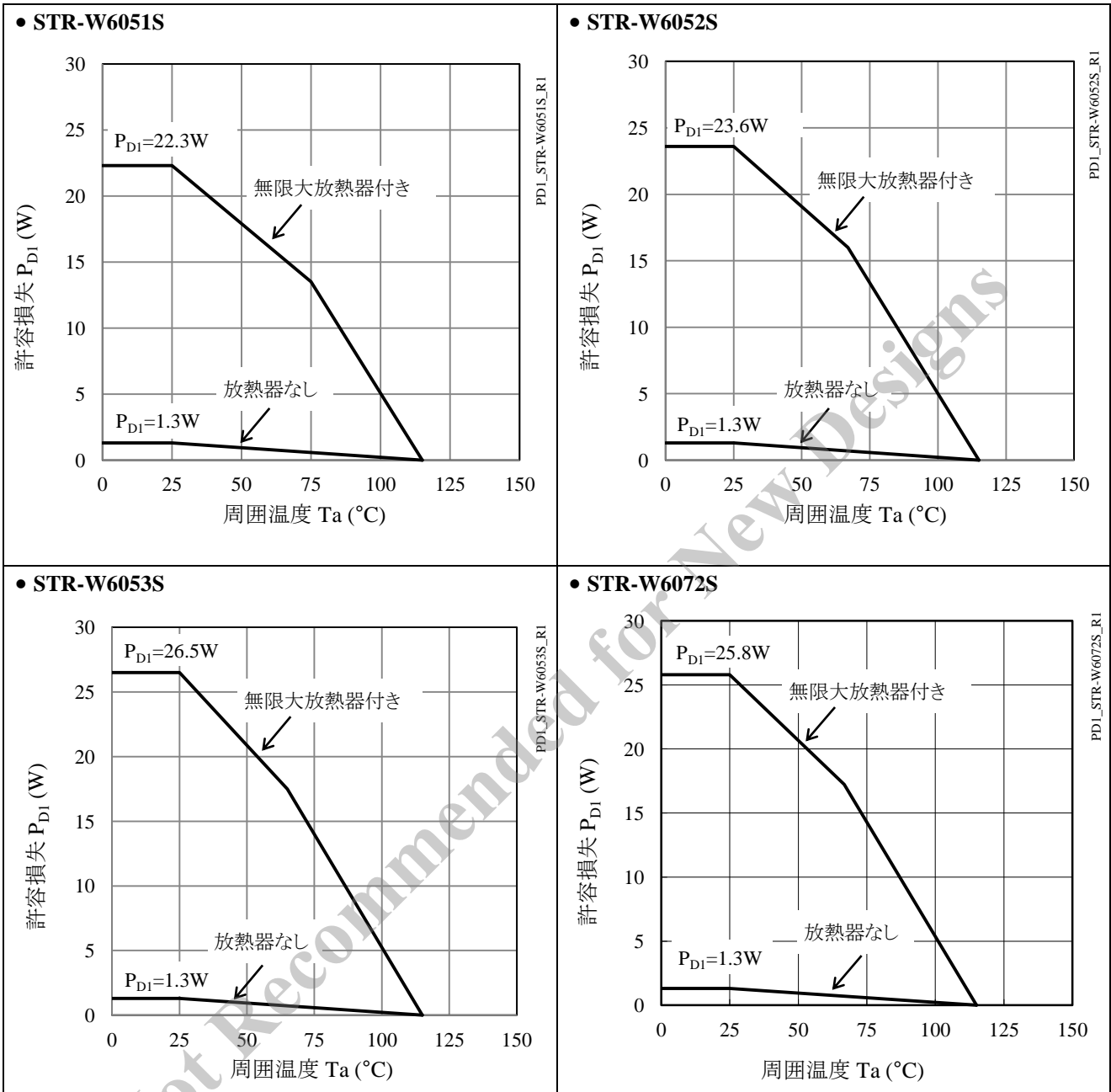


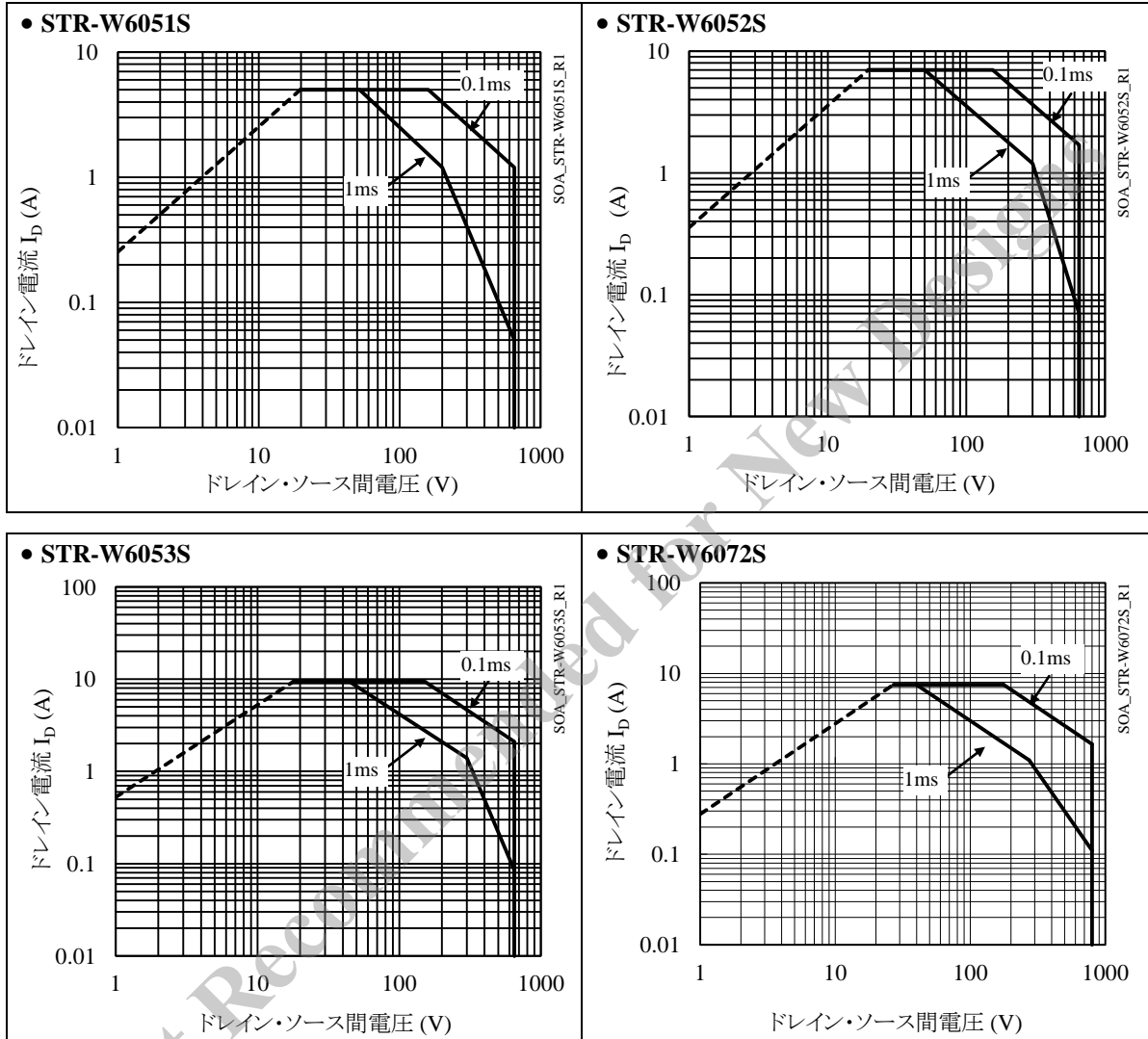
図 3-2 アバランシェエネルギー耐量ディレーティング曲線

3.2 T_A - P_{D1} 曲線

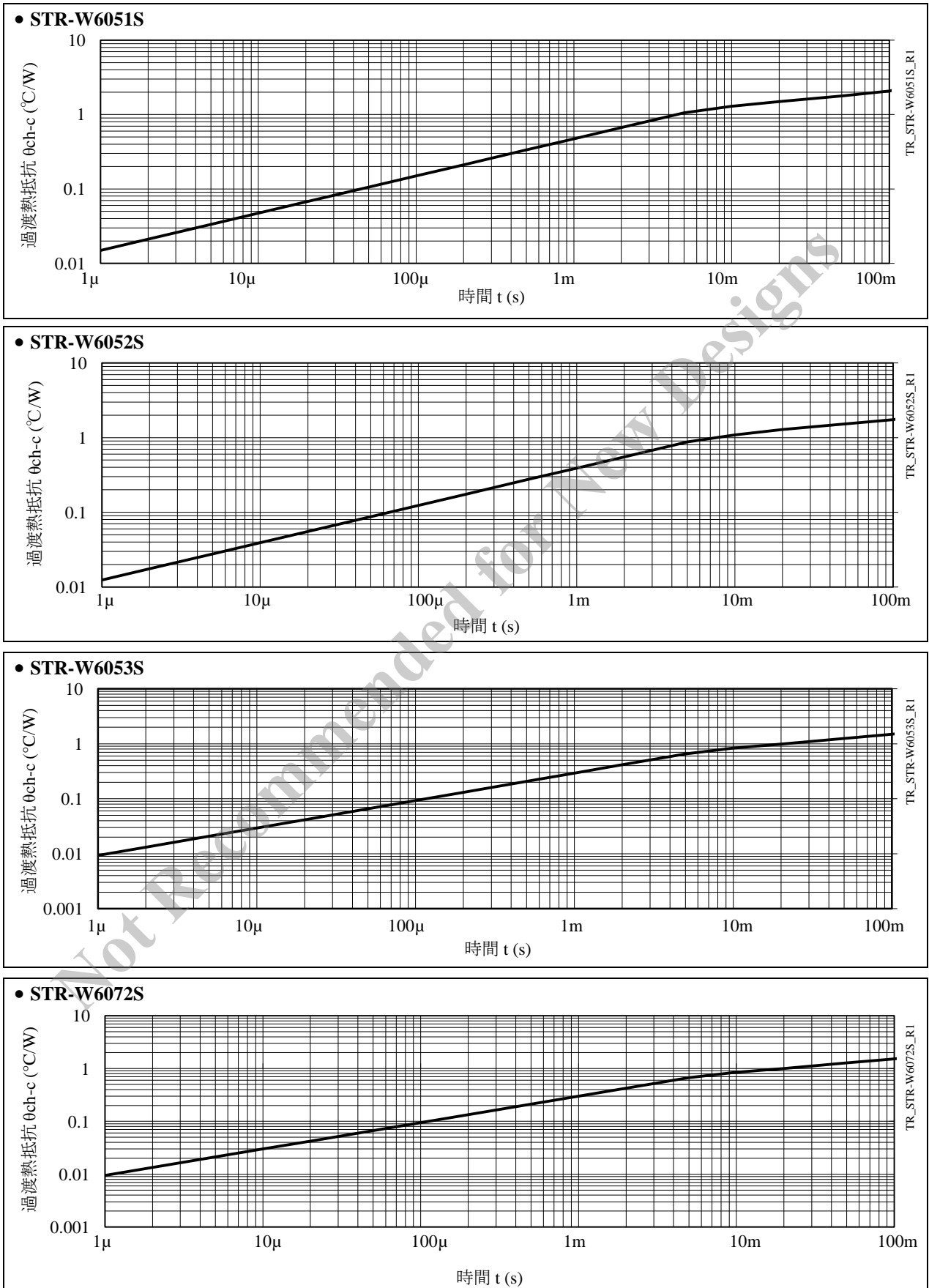


3.3 MOSFET ASO 曲線

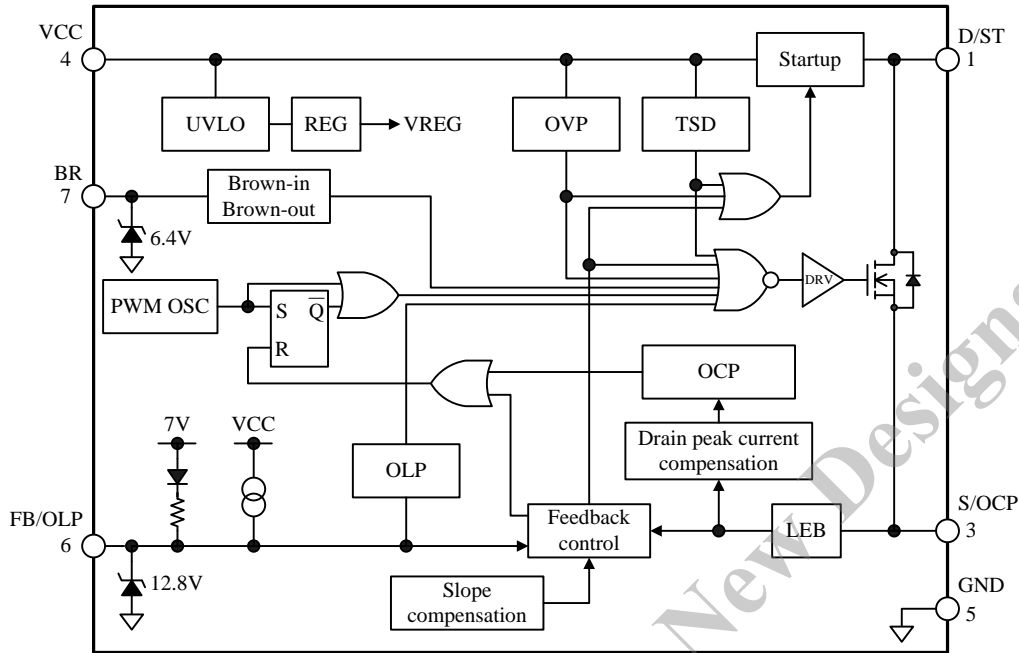
- ICを使用する際は、図 3-1 より温度ディレーティング係数を求め、ASO 曲線のディレーティングを行います
- 破線は、オン抵抗による制限曲線です
- 特記がない場合の条件 $T_A = 25\text{ }^\circ\text{C}$ 、Single pulse



3.4 過渡熱抵抗曲線

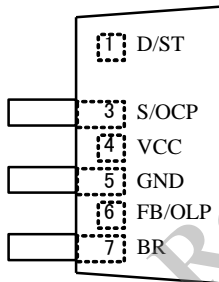


4. ブロックダイアグラム



BD_STR-W6000S_R1

5. 各端子機能



(LF2003)

端子番号	端子名	機能
1	D/ST	MOSFET ドレイン／起動電流入力
2	-	(抜きピン)
3	S/OC	MOSFET ソース／過電流保護検出信号入力
4	VCC	制御回路電源入力／過電圧保護信号入力
5	GND	グラウンド
6	FB /OLP	定電圧制御信号入力／過負荷保護信号入力
7	BR	ブラウンイン・ブラウンアウト機能検出信号入力

6. 応用回路例

- 図 6-1、図 6-2 に、ブラウンイン・ブラウンアウト機能を使用した場合と使用しない場合の回路図を示します。
- 放熱効果を上げるため、D/ST 端子 (1 番ピン) のパターンは極力広くします
- D/ST 端子のサージ電圧が大きくなる電源仕様の場合は、P 巻線間に CRD クランプスナバ回路や、D/ST 端子と S/OCP 端子間に C または RC ダンパースナバ回路を追加します

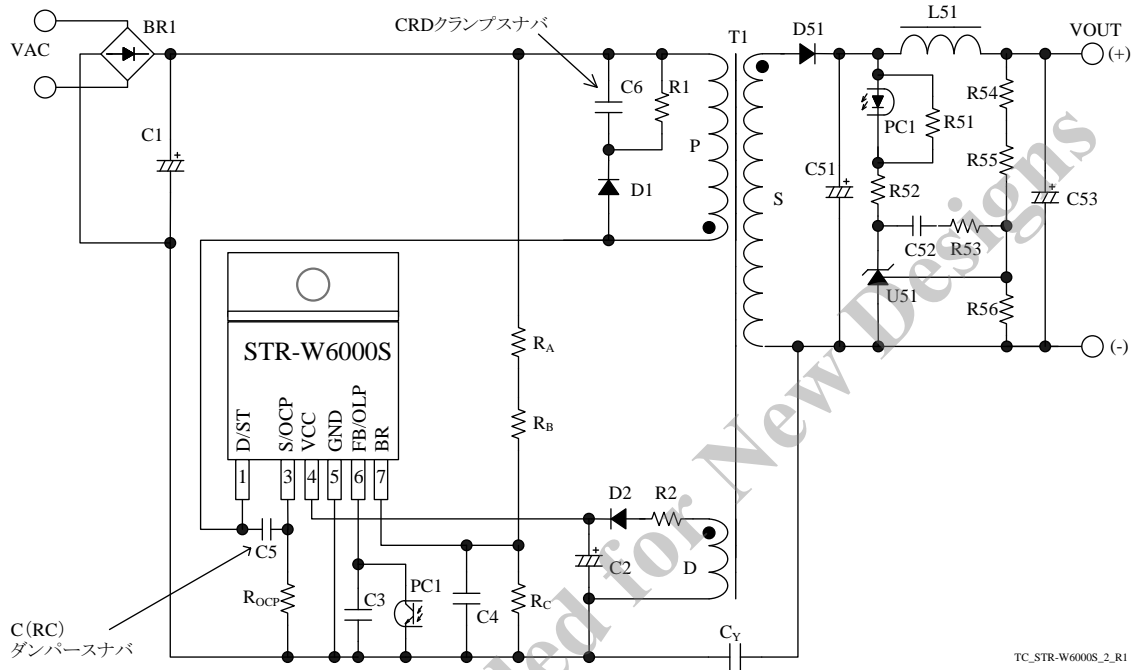


図 6-1 ブラウンイン・ブラウンアウト機能を使用した場合 (DC ライン接続)

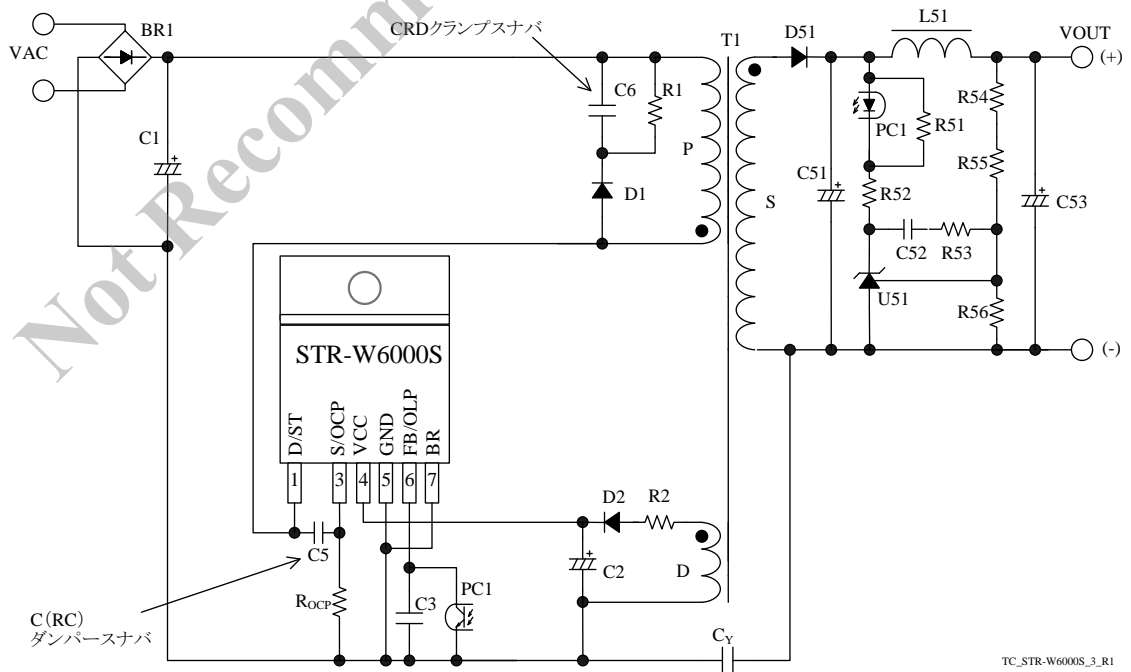
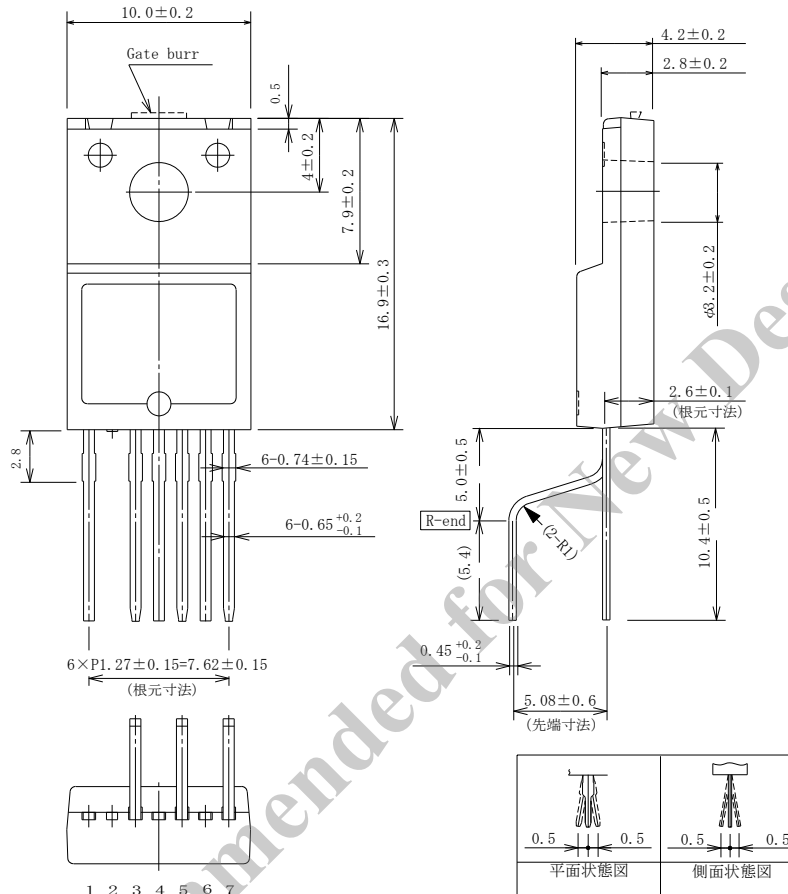


図 6-2 ブラウンイン・ブラウンアウト機能を使用しない場合

7. 外形図

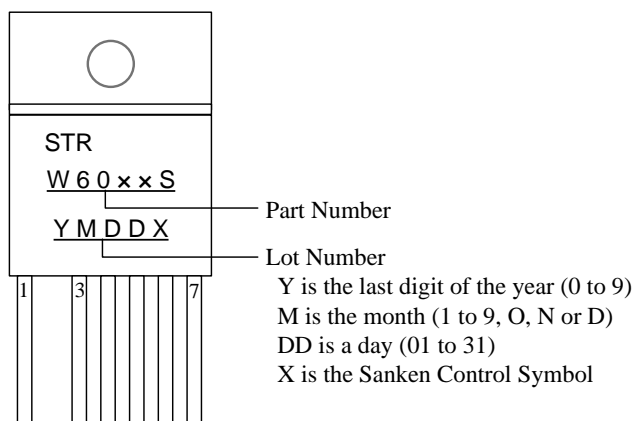
- TO220F-6L
- 高圧端子(1 番ピン D/ST)と低圧端子(3 番ピン S/OCP)の沿面距離および空間距離を確保するため、2 番端子は抜きピン



NOTES:

- 1) 単位: mm
- 2) リードフォーミング LF No.2003
- 3) “Gate burr”部は高さ 0.3mm (max)のゲートバリ発生箇所を示す
- 4) Pb フリー品 (RoHS 対応)

8. 捺印仕様



9. 動作説明

- 特記のない場合の特性数値は Typ. 値を表記します
- 電流値の極性は、IC を基準として、シンクを“+”、ソースを“-”と規定します

9.1 起動動作

図 9-1 に VCC 端子周辺回路、図 9-2 に起動時の動作波形を示します。

本 IC は起動回路を内蔵し、起動回路は D/ST 端子に接続しています。D/ST 端子の電圧が最低起動電圧 $V_{ST(ON)} = 40\text{ V}$ になると起動回路が動作します。

IC 内部で定電流化した起動電流 $I_{STARTUP} = -2.5\text{ mA}$ は、VCC 端子に接続した電解コンデンサ C2 を充電し、VCC 端子電圧が動作開始電源電圧 $V_{CC(ON)} = 15.3\text{ V}$ まで上昇すると、制御回路が動作を開始します。制御回路が動作すると、VCC 端子への印加電圧は、図 9-1 の補助巻線電圧 V_D を整流平滑した電圧になります。電源起動後、起動回路は自動的に IC 内部で遮断するため、起動回路による電力消費はなくなります。

補助巻線 D の巻数は、電源仕様の入出力変動範囲内で、VCC 端子電圧が次式(1)の範囲になるように、調整します。補助巻線電圧の目安は 15 V~20 V 程度です。

$$V_{CC(BIAS)}(\text{max.}) < V_{CC} < V_{CC(OVP)}(\text{min.})$$

$$\Rightarrow 10.5\text{ (V)} < V_{CC} < 26\text{ (V)} \quad (1)$$

IC の発振開始タイミングは、ブラウンイン・ブラウンアウト機能(詳細は 0 項参照)の使用有無で異なります。

- **ブラウンイン・ブラウンアウト機能を使用しない場合 (BR 端子電圧が $V_{BR(DIS)} = 0.48\text{ V}$ 以下)**

図 9-2 のように、VCC 端子電圧が $V_{CC(ON)}$ に達すると IC は発振を開始します。

IC の起動時間(図 9-2 参照)は C2 のコンデンサ容量で決まり、起動時間の概算値は次式(2)で算出します。

$$t_{START} = C2 \times \frac{V_{CC(ON)} - V_{CC(INT)}}{|I_{STRATUP}|} \quad (2)$$

ここで、

- t_{START} : IC の起動時間 (s)
- $V_{CC(INT)}$: VCC 端子の初期電圧 (V)

- **ブラウンイン・ブラウンアウト機能を使用する場合**
BR 端子電圧が $V_{BR(DIS)} = 0.48\text{ V}$ より高く、 $V_{BR(ON)} = 5.6\text{ V}$ 未満の範囲では、バイアスアシスト機

能(9.3 項参照)が無効になるため、VCC 端子電圧は図 9-3 のように $V_{CC(ON)}$ と $V_{CC(OFF)}$ の間を上下します。その後、BR 端子電圧が $V_{BR(IN)}$ 以上になると、IC は発振を開始します。

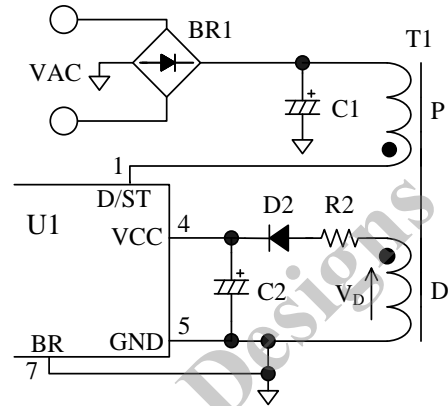


図 9-1 VCC 端子周辺回路 (ブラウンイン・ブラウンアウト機能を使用しない場合)

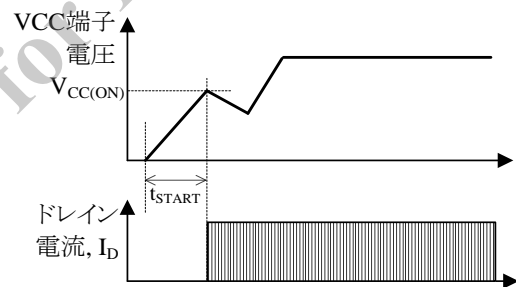


図 9-2 起動時の動作波形 (ブラウンイン・ブラウンアウト機能を使用しない場合)

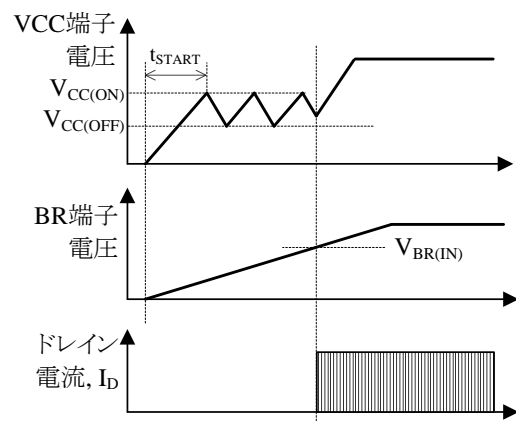


図 9-3 起動時の動作波形 (ブラウンイン・ブラウンアウト機能を使用する場合)

9.2 低入力時動作禁止回路(UVLO)

VCC 端子電圧と回路電流 I_{CC} の関係を図 9-4 に示します。制御回路動作後、VCC 端子電圧が動作停止しきい値 $V_{CC(OFF)} = 8.1\text{ V}$ に低下すると、低入力時動作禁止(UVLO: Undervoltage Lockout)回路により、制御回路は動作を停止し、再び起動前の状態に戻ります。

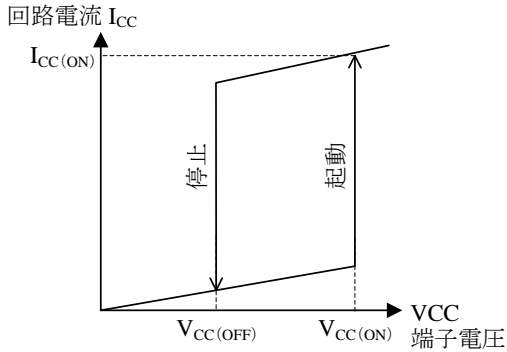


図 9-4 VCC 端子電圧と回路電流 I_{CC}

9.3 バイアスアシスト機能

電源起動時の VCC 端子電圧波形例を図 9-5 に示します。VCC 端子電圧が $V_{CC(ON)} = 15.3\text{ V}$ に達すると、IC が動作開始して IC の回路電流が増加するため、VCC 端子電圧が低下します。それと同時に補助巻線電圧 V_D は出力電圧の立ち上がり電圧に比例して上昇します。これら電圧のバランスが VCC 端子電圧を作ります。

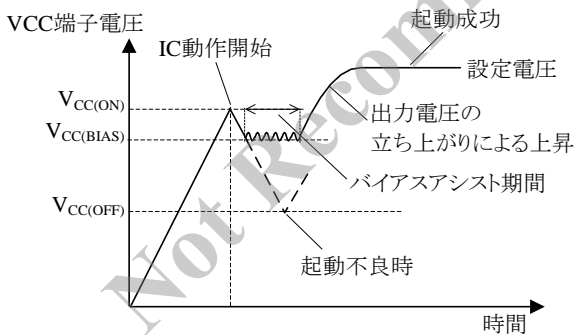


図 9-5 起動時の VCC 端子電圧

パワーMOSFET がターンオフした瞬間に発生するサージ電圧は、出力巻線に誘起します。起動時の出力負荷が軽負荷の場合、この誘起した電圧が原因でフィードバック制御がかかり、出力へ送る電力を抑制する場合があります。出力電力が低下すると、VCC 端子電圧も低下し、VCC 端子電圧が $V_{CC(OFF)} = 8.1\text{ V}$ に達すると、制御回路が停止して起動不良が生じる場合があります。これを防ぐため、 $V_{CC(BIAS)} = 9.5\text{ V}$ に低下する

と、バイアスアシスト機能が動作します。バイアスアシスト機能が動作している間は、起動回路から起動電流を供給し、VCC 端子電圧の低下を抑え、VCC 端子電圧がほぼ一定電圧になるように動作します。

バイアスアシスト機能により、C2は低い容量が使用できるため、電源投入時の起動時間を短くできます。また、出力過電圧時に VCC 端子電圧の上昇が早くなるため、過電圧保護機能の応答時間も短縮できます。

なお、起動不良が起きないように、最終的に実機で動作を確認し、定数を調整します。

9.4 定電圧制御回路動作

出力電圧の定電圧制御は、過渡応答および安定性に優れた電流モード制御(ピーク電流モード制御)を使用しています。本 IC は、電流検出抵抗 R_{OCP} の両端電圧 (V_{ROCP}) と目標電圧 (V_{SC}) を内部の FB コンパレータで比較し、 V_{ROCP} のピーク値が V_{SC} に近づくように制御します。 V_{SC} は、FB/OLP 端子の電圧を Feedback Control 回路(4.ブロックダイアグラム参照)に入力し、スロープ補正を加えて作ります(図 9-6、図 9-7 参照)。

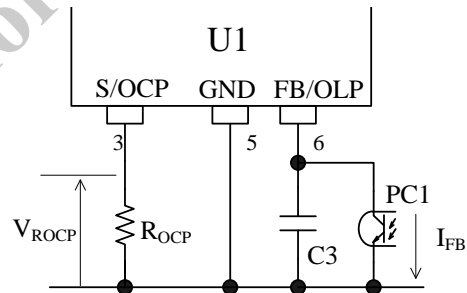


図 9-6 FB/OLP 端子周辺回路

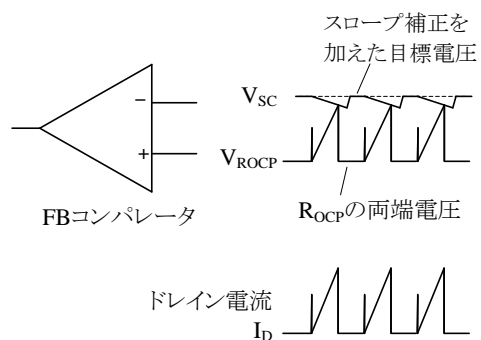


図 9-7 定常時の I_D と FB コンパレータ動作

< 軽負荷の場合 >

負荷が軽くなると、出力電圧の上昇に伴い二次側エラーアンプのフィードバック電流が増加します。この電流がフォトカプラを介して流れる I_{FB} を FB/OLP 端

子から引き抜くことにより、FB/OLP 端子電圧は低下します。これにより、目標電圧 V_{SC} が下がるため、 V_{ROCP} のピーク値が低下するように制御を行います。その結果、ドレイン電流のピーク値が減少し、出力電圧の上昇を抑えます。

＜重負荷の場合＞

負荷が重くなると、軽負荷時の逆の動作になり、FB コンパレータの目標電圧 V_{SC} が高くなるため、ドレイン電流のピーク値が増加し出力電圧の低下を抑えます。

ピーク電流モード制御の PWM 方式が連続モードで動作すると、ドレイン電流波形が台形波状になります。

このモードは、制御量(目標電圧 V_{SC})で決まるドレインピーク電流値が一定でも、オン期間がドレイン電流の初期値により変化するため、図 9-8 のようにサブハーモニック発振が生じます。サブハーモニック発振とは、オン期間がスイッチング周期の整数倍で変動する動作です。これを防ぐため、FB/OLP 端子電圧信号にダウンスロープ補正信号(オンデューティが広がるほどドレインピーク電流値を下げる信号)を加えて目標電圧 V_{SC} を作り、サブハーモニック発振を抑える制御を行います。なお、フィードバック制御が外れる電源過渡状態(電源起動時、負荷短絡時など)では、サブハーモニック発振が発生する場合がありますが、動作上の問題はありません。

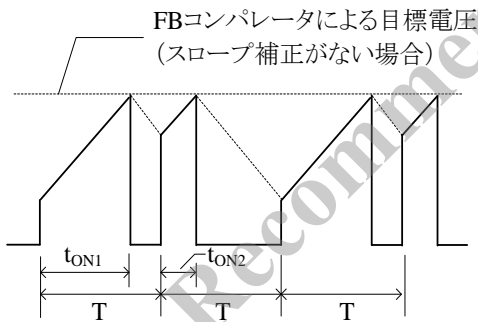


図 9-8 サブハーモニック発振時のドレイン電流波形例

9.5 リーディング・エッジ・ブランキング機能

本 IC は出力電圧の定電圧制御にピーク電流モード制御方式を使用しています。ピーク電流モード制御方式の場合、パワーMOSFET がターンオンしたときに発生する急峻なサージ電流により、FB コンパレータや過電流保護回路(OCP)が応答し、パワーMOSFET がオフする可能性があります。

この現象を防ぐため、パワーMOSFET がターンオンした瞬間から、リーディング・エッジ・ブランキング時間 $t_{BW} = 390 \text{ ns}$ を設けています。この期間は、ターンオン

時のドレイン電流サージにตอบสนองしないようにしています(9.9 過電流保護機能の項参照)。

9.6 ランダムスイッチング機能

本 IC は、PWM 平均発振周波数 $f_{OSC(AVG)}$ に周波数変動を重ねる機能を内蔵しています。スイッチング動作中は、 $f_{OSC(AVG)}$ に対してランダムに微変動します。これにより、この機能がない製品と比較し、雑音端子電圧(コンダクションノイズ)が低減するため、入力部のノイズフィルタなどを簡略化できます。

9.7 オートスタンバイ機能

オートスタンバイ機能とは、スタンバイ負荷時のドレイン電流 I_D が、最大ドレイン電流(過電流状態)の約 15 ~ 20 % 以下に減少すると、自動的にスタンバイモードに切り替わり、バースト動作を行う機能です(図 9-9)。

バースト動作は、スイッチング動作を停止する期間があるため、スイッチング損失を低減し、軽負荷時の効率改善ができます。一般的に、軽負荷時の効率をより改善するため、バースト間隔は数 kHz 以下になります。本 IC は、バースト動作時のドレイン電流ピークを低く抑え、トランスの音鳴りを抑制します。

バースト発振動作に切り替わる過渡期間に、VCC 端子電圧が起動電流供給しきい電圧 $V_{CC(BIAS)} = 9.5 \text{ V}$ に低下すると、バイアスアシスト機能が動作し、起動電流 $I_{STARTUP}$ を供給します。これにより VCC 端子電圧の低下を抑え、安定したスタンバイ動作が行えます。

なお、定常動作時(バースト動作を含む)にバイアスアシスト機能が動作すると、消費電力が増加するため、VCC 端子電圧は常に $V_{CC(BIAS)}$ より高くする必要があります。トランスの巻数比や図 10-2 の R2 を小さくするなどの調整が必要です。(R2 の詳細は”10.1 外付け部品”参照)

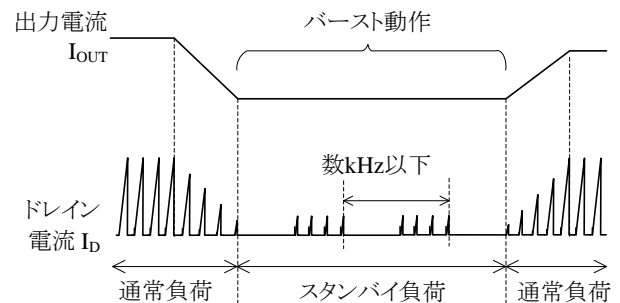


図 9-9 オートスタンバイ動作のタイミング波形

9.8 ブラウンイン・ブラウンアウト機能

ブラウンイン・ブラウンアウト機能は、電源入力電圧が低いときにスイッチング動作を停止し、過入力電流や過熱を防止します。ブラウンイン・ブラウンアウト機能は、BR 端子で AC 入力電圧を検出し、BR 端子電圧に応じて発振をオン/オフします。BR 端子電圧が BR 機能無効しきい電圧 $V_{BR(DIS)} = 0.48\text{ V}$ より高くなると、本機能が有効になります。

図 9-10 に BR 端子電圧とスイッチング電流波形を示します。定常動作状態から AC 入力電圧が低下し、BR 端子電圧がブラウンアウトしきい電圧 $V_{BR(OUT)} = 4.8\text{ V}$ 以下になると、IC が動作状態 ($V_{CC(OFF)} \leq V_{CC}$ 端子電圧の状態) でも、その状態が OLP 遅延時間 $t_{OLP} = 68\text{ ms}$ 継続すると、スイッチング動作を停止します。

AC 入力電圧が上昇し、IC が動作状態、かつ BR 端子電圧がブラウンインしきい電圧 $V_{BR(IN)} = 5.6\text{ V}$ 以上になると、スイッチング動作を開始します。

本機能を使用しない場合は、BR 端子を GND へ接続し、BR 端子電圧を $V_{BR(DIS)}$ 以下に固定します。

バースト発振動作時に BR 端子電圧が $V_{BR(OUT)}$ 以下になった場合は、発振期間の合計が $t_{OLP} = 68\text{ ms}$ 以上になるとスイッチング動作を停止します。

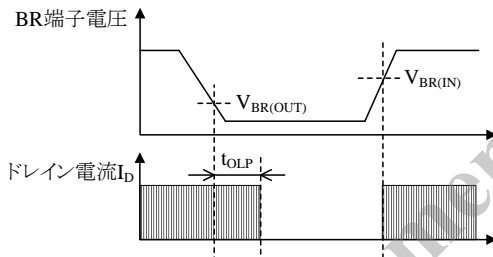


図 9-10 BR 端子電圧とスイッチング電流波形

AC 入力検出機能には、DC ライン側で検出する方法と、AC ライン側で検出する方法があります。

9.8.1 DC ライン側で検出する方法

図 9-11 に DC ライン接続の BR 端子の周辺回路を示します。

C1 両端には商用周期の 1/2 のリップルがあります。R_C と C4 の時定数を入力商用周期の 1/2 倍に対し短く設定することで、C1 両端の交流リップルの各ピーク値を検出するようにします。

負荷が変動し、リップルのボトム部分だけが $V_{BR(OUT)}$ を下回っても、リップルの周期は t_{OLP} より短いためスイッチング動作は停止しません。

このように DC ラインで検出する方法は負荷の影響を受けにくい検出ができます。

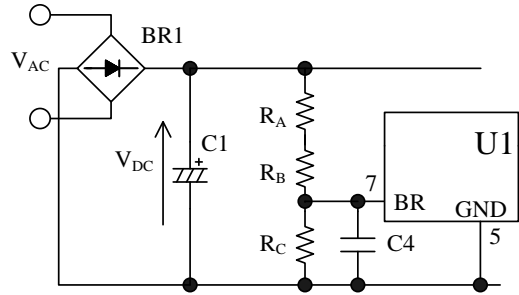


図 9-11 DC ライン接続

回路定数:

R_A, R_B: 数 MΩ。高圧を印加する高抵抗のため、電源要求仕様に応じて、電食を考慮した抵抗を選択したり、直列に抵抗を追加して、個々の印加電圧を下げたりするなどの配慮をします

R_C : 数 100 kΩ

C4 : 470 pF ~ 2200 pF。高周波ノイズ除去用

ブラウンイン・ブラウンアウト機能が動作するときの C1 両端電圧の参考値は、入力部の抵抗成分や整流器の順方向電圧の影響がないとすると、次式で算出できます。

$$V_{DC(OP)} = V_{BR(TH)} \times \left(1 + \frac{R_A + R_B}{R_C} \right) \quad (3)$$

ここで、

$V_{DC(OP)}$: ブラウンイン・ブラウンアウト機能が動作するときの C1 両端電圧

$V_{BR(TH)}$: BR 端子のしきい電圧(表 9-1 参照)

表 9-1 BR 端子のしきい電圧

項目	$V_{BR(TH)}$	値(Typ.)
ブラウンインしきい電圧	$V_{BR(IN)}$	5.6 V
ブラウンアウトしきい電圧	$V_{BR(OUT)}$	4.8 V

$V_{DC(OP)}$ は、次式で AC 入力電圧の実効値に換算できます。

$$V_{AC(OP)RMS} = \frac{1}{\sqrt{2}} \times V_{DC(OP)} \quad (4)$$

R_A, R_B, R_C, C4 は最終的に実機で動作を確認し、定数を調整します。

9.8.2 ACライン側で検出する方法

図9-12にACライン接続のBR端子の周辺回路を示します。ACラインをBR端子で検出するため、商用周期に対しR_CとC4の時定数を長く設定します。

このため、BR端子の検出応答速度はDCラインで検出する方法に比べ遅くなります。

ACラインを検出するので、負荷の影響を受けにくい検出ができます。

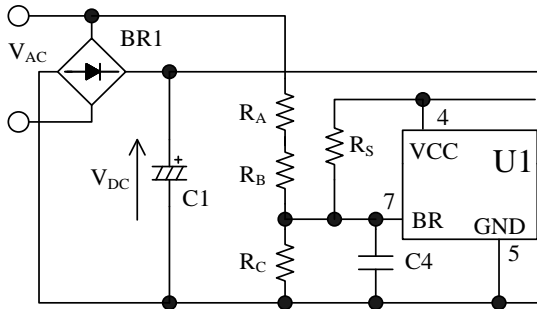


図 9-12 ACライン接続

回路定数:

R_A, R_B: 数 MΩ。 高圧を印加する高抵抗のため、電源要求仕様に応じて、電食を考慮した抵抗を選択したり、直列に抵抗を追加して、個々の印加電圧を下げたりするなどの配慮をします

R_C : 数 100 kΩ

R_S : V_{CC} 端子電圧が V_{CC(OFF)} = 8.1 V のときに、BR 端子電圧が V_{BR(DIS)} = 0.48 V より高くなるように調整します

C4 : 0.22 μF ~ 1 μF。 AC 入力電圧の平均化および高周波ノイズ除去用

ブラウンイン・ブラウンアウト機能が動作するときの電源入力電圧(実行値)の参考値は、入力部の抵抗成分の影響がないとすると、次式で算出できます。

$$V_{AC(OP)RMS} = \frac{\pi}{\sqrt{2}} \times V_{BR(TH)} \times \left(1 + \frac{R_A + R_B}{R_C} \right) \quad (5)$$

ここで、

V_{AC(OP)RMS} : ブラウンイン・ブラウンアウト機能が動作するときの電源入力電圧の実効値

V_{BR(TH)} : BR 端子のしきい電圧(表 9-1 参照)

R_A, R_B, R_C, C4 は最終的に実機で動作を確認し、定数を調整します。

9.9 過電流保護機能(OCP)

過電流保護機能(OCP)は、パワーMOSFET のドレインピーク電流値が、OCP しきい電圧に達すると、パワーMOSFET をターンオフして電力を制限します(パルス・バイ・パルス方式)。

なお、リーディング・エッジ・ブランキング時間(t_{BW})の間は OCP 動作が無効になります。ターンオン時に S/OCP 端子に生じるサージ電圧の幅は、図 9-13 のように t_{BW} 以下にする必要があります。サージ電圧を抑えるため、電流検出抵抗 R_{OCP} のパターンレイアウトは注意が必要です。10.2 パターン設計の項を参照し、レイアウトを設計します。

また、図 9-14 のようにダンパースナバ回路がある場合、サージ電圧を抑えるため、コンデンサの容量を小さくします。

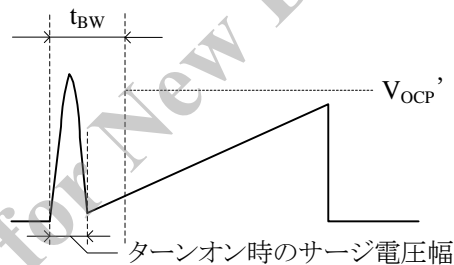


図 9-13 S/OCP 端子電圧波形

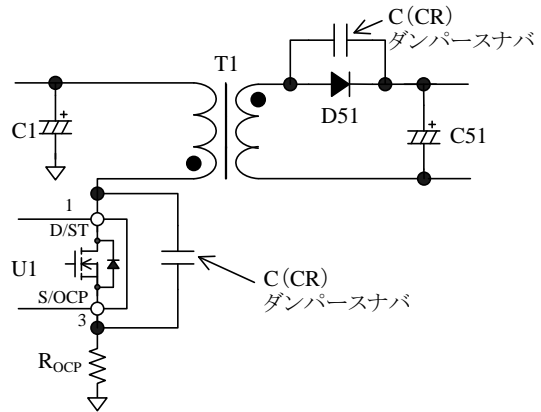


図 9-14 ダンパースナバ

<入力補正機能>

一般的な PWM 制御 IC は、制御系を含めた回路に伝播遅延時間があります。そのため、電源の入力電圧が高く、ドレイン電流傾斜が急峻なほど、実際に流れるドレイン電流のピークは高くなり、検出電圧は OCP しきい電圧よりも高くなります。このように、OCP 動作時のドレイン電流のピークは、入力電圧の変化に対してバラツキが生じる傾向があります。このバラツキを低減するため、本 IC は入力補正機能を内蔵しています。

入力補正機能とは、電源入力電圧に応じて、図 9-15 のように、OCP のしきい電圧を補正する機能です。

入力電圧が低い(オンデューティーが広い)ときは、OCP しきい電圧が高くなるように制御し、入力電圧が高い(オンデューティーが狭い)ときとのドレイン電流ピークの差を小さくします。

補正量はオンデューティーに依存し、オンデューティーに対する補正後の OCP しきい電圧 V_{OCP}' は次式 (6) になります。ただし、オンデューティーが 36% 以上は、 $V_{OCP(H)}$ = 0.88 V 一定になります。

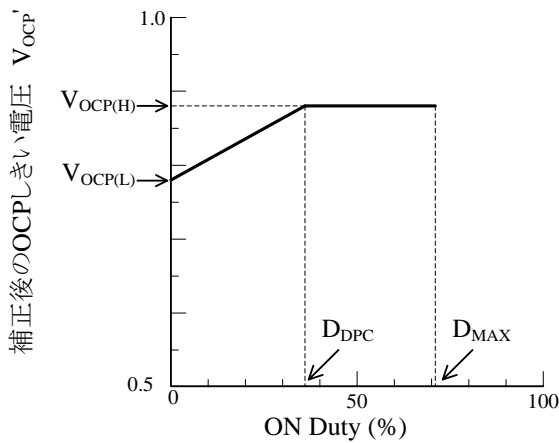


図 9-15 オンデューティーと補正後の V_{OCP}

$$V_{OCP}' = V_{OCP(L)} + DPC \times ONTime$$

$$= V_{OCP(L)} + DPC \times \frac{ONDuty}{f_{OSC(AVG)}} \quad (6)$$

ここで、

- $V_{OCP(L)}$: ゼロオンデューティー時 OCP しきい電圧
- DPC : 過電流補正值
- ONTime : MOSFET のオン時間
- ONDuty : MOSFET のオンデューティー
- $f_{OSC(AVG)}$: 平均発振周波数

9.10 過負荷保護機能(OLP)

図 9-16 に FB/OLP 端子の周辺回路、図 9-17 に OLP 動作時の波形を示します。

過負荷状態(過電流動作によりドレインピーク電流値を制限している状態)になると、出力電圧が低下し、二次側のエラーアンプがカットオフします。そのため、フィードバック電流 I_{FB} は FB/OLP 端子に接続している C3 を充電し、FB/OLP 端子電圧が上昇します。FB/OLP 端子電圧が、OLP しきい電圧 $V_{FB(OLP)} = 8.1 V$ を超えている状態を OLP 遅延時間 $t_{OLP} = 68 ms$ 継続すると、過

負荷保護機能(OLP)が動作してスイッチング動作を停止します。

OLP 動作時はバイアスアシスト機能が無効になります。そのため、VCC 端子電圧は $V_{CC(OFF)}$ まで低下し、制御回路は動作を停止します。その後、VCC 端子電圧は起動電流により上昇し、 $V_{CC(ON)}$ に達すると、制御回路が再び動作します。このように、過負荷状態のときは UVLO による間欠発振動作を繰り返します。

この間欠発振動作により、パワー-MOSFET や二次側整流ダイオードなどの部品ストレスを低減します。さらに、スイッチング期間は、発振停止期間より短いため、間欠動作中の消費電力を小さくできます。過負荷の要因を取り除くと、通常の動作に自動復帰します。

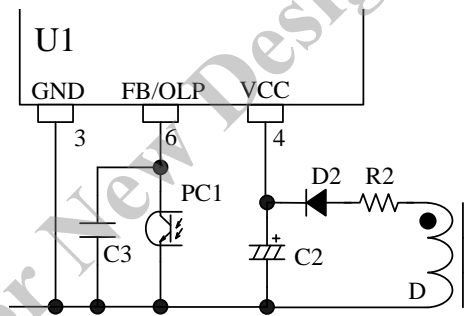


図 9-16 FB/OLP 端子周辺回路

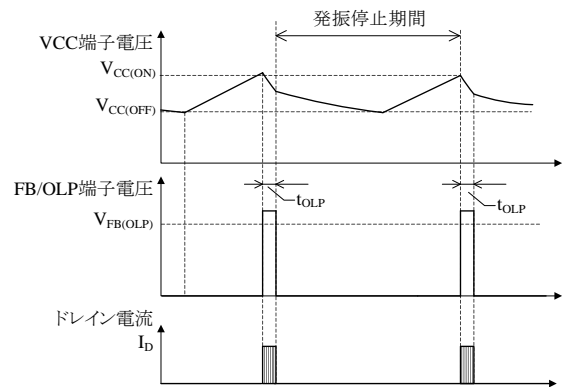


図 9-17 OLP 動作波形

9.11 過電圧保護機能(OVP)

VCC 端子と GND 端子間に、OVP しきい電圧 $V_{CC(OVP)} = 29 V$ 以上の電圧を印加すると、過電圧保護機能(OVP)が動作し、スイッチング動作を停止します。OVP 動作時は、バイアスアシスト機能が無効になり、UVLO による間欠発振動作を繰り返します(9.10 項参照)。過電圧の要因を取り除くと、通常の動作に自動復帰します。(図 9-18 参照)

VCC 端子電圧をトランスの補助巻線から供給する場合は、VCC 端子電圧が出力電圧に比例するため、出

力電圧検出回路オープン時などの二次側の過電圧を検出できます。この場合、過電圧保護動作時の二次側出力電圧 $V_{OUT(OVP)}$ は、次式(7)で概略計算できます。

$$V_{OUT(OVP)} = \frac{V_{OUT(NORMAL)}}{V_{CC(NORMAL)}} \times 29 (V) \quad (7)$$

ここで、

$V_{OUT(NORMAL)}$: 定常動作時の出力電圧

$V_{CC(NORMAL)}$: 定常動作時の VCC 端子電圧

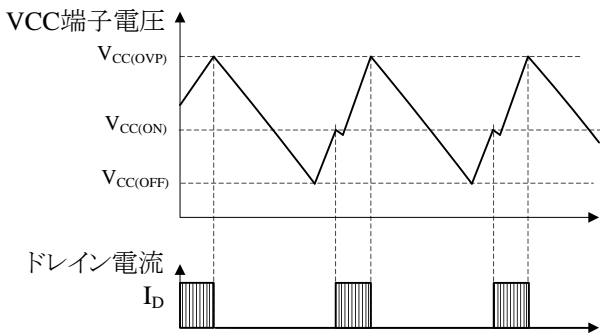


図 9-18 OVP 動作波形

9.12 過熱保護機能(TSD)

IC の制御回路部の温度が、熱保護動作温度 $T_{j(TSD)} = 130^\circ C$ 以上に達すると、TSD が動作します。

TSD が動作すると、スイッチング動作を停止します。TSD 動作時は、バイアスアシスト機能が無効になり、UVLO による間欠発振動作を繰り返します(9.10 項参照)。過熱の要因を取り除き、IC 制御回路部の温度が $T_{j(TSD)}$ 以下になると通常の動作に自動復帰します。

10. 設計上の注意点

10.1 外付け部品

各部品は使用条件に適合したものを使用します。

● 入力、出力の平滑用電解コンデンサ

電解コンデンサは、リップル電流・電圧・温度上昇に対し、適宜設計マージンを設けます。また、リップル電圧を低減するため、スイッチング電源設計に適した、低 ESR タイプを推奨します。

● S/OCP 端子周辺回路

図 10-1 に示す R_{OCP} は、電流検出用抵抗です。高周波スイッチング電流が流れるので、内部イン

ダクタンスが小さく、かつ許容損失を満足するものを使用します。

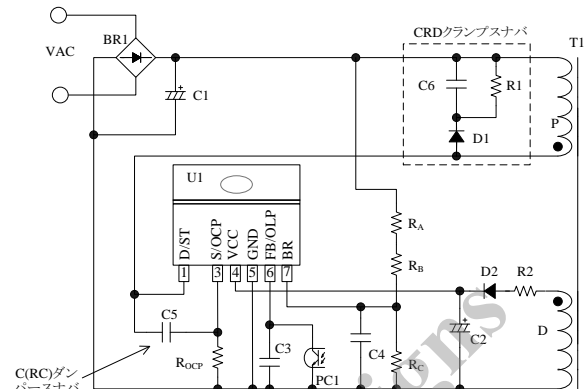


図 10-1 IC 周辺回路

● VCC 端子周辺回路

一般的な電源仕様の場合、図 10-1 に示す C2 の容量は $10 \mu F \sim 47 \mu F$ 程度を接続します(C2 は起動時間に影響するので、“9.1 起動動作”を参照)。また、実際の電源回路は、図 10-2 のように二次側出力電流 I_{OUT} により VCC 端子電圧が増加し、過電圧保護動作(OVP)になる場合があります。これは、パワーMOSFET がターンオフした瞬間に発生するサージ電圧が補助巻線にも誘起し、C2 をピーク充電するためです。

これを防止するには、図 10-1 のように、整流用ダイオード D2 と直列に、抵抗 R2 (数 $\Omega \sim$ 数十 Ω) の追加が有効です。ただし、出力電流に対する VCC 端子電圧の変化は、使用するトランスの構造により異なるため、実際に使用するトランスに合わせて R2 の最適値を調整する必要があります。

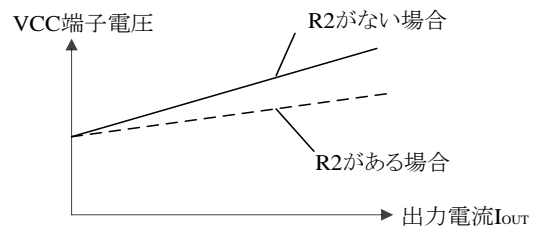


図 10-2 R2 による出力電流 I_{OUT} - VCC 端子電圧

● FB/OLP 端子周辺回路

図 10-1 に示す FB/OLP 端子と GND 端子間のコンデンサ C3 は、高周波ノイズ除去、位相補償用です。C3 の容量は $2200 pF \sim 0.01 \mu F$ 程度が目安で、FB/OLP 端子と GND 端子近くに接続します。C3 は最終的に実機で動作を確認し、定数を調整します。

● BR 端子周辺回路

図 10-1 の R_A 、 R_B は高圧を印加するため、以下の考慮が必要です。

- ・ 電源要求仕様に応じて、電食を考慮した抵抗を選択する
- ・ 直列に抵抗を追加して、個々の印加電圧を下げる

AC 入力電圧検出の詳細および、BR 端子の周辺回路定数は、9.8 項を参照してください。

ノイズの対策での BR 端子の周辺部品 (R_A 、 R_B 、 R_C 、 $C4$) の値を変更する場合は注意が必要です。 R_A 、 R_B 、 R_C の抵抗値を下げると効率が低下し、 $C4$ の容量を上げると BR 端子の検出の応答が遅くなります。

● スナバ回路

V_{DS} サージ電圧が大きくなる電源仕様の場合は以下のような回路を追加します(図 10-1)。

- ・ P 巻線間に CRD クランプスナバ回路を追加する
- ・ D/ST 端子と S/OCP 端子間に C、または RC ダンパースナバ回路を追加する
ダンパースナバ回路を追加する場合は、D/ST 端子と S/OCP 端子の直近に接続します。

● 二次側エラーアンプ周辺回路

一般的なシャントレギュレータ(U51)を使用した二次側エラーアンプ周辺回路を図 10-3 に示します。 $C52$ 、 $R53$ は位相補償用のコンデンサと抵抗です。 $C52$ の容量および抵抗 $R53$ の抵抗値は、それぞれ $0.047 \mu\text{F} \sim 0.47 \mu\text{F}$ 、 $4.7 \text{k}\Omega \sim 470 \text{k}\Omega$ 程度が目安です。 $C52$ 、 $R53$ は、最終的に実機で動作を確認し、定数の調整を行います。

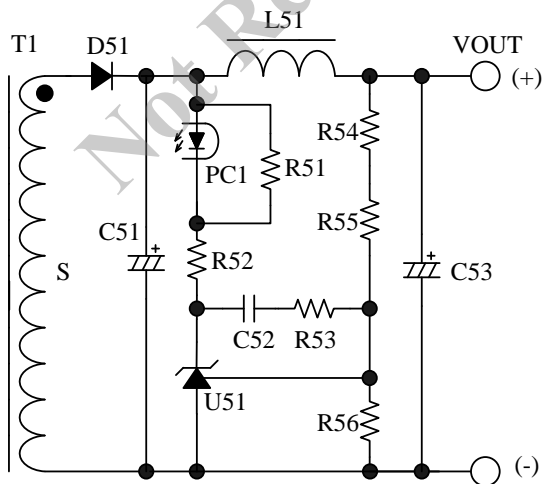


図 10-3 二次側シャントレギュレータ(U51)の周辺回路

● トランス

トランスは、銅損・鉄損による温度上昇に対し、適宜設計マージンを設けます。スイッチング電流は高周波成分を含むため、表皮効果が影響する場合があります。

このためトランスに使用する巻線の線径は、動作電流の実効値を考慮し、電流密度が $4 \sim 6 \text{ A/mm}^2$ を目安に選定します。表皮効果の影響などで、さらに温度対策が必要な場合は、巻線表面積を増加させるため、以下の内容を検討します。

- ・ 巻線の本数を増やす
- ・ リッツ線を使用する
- ・ 線径を太くする

以下の場合には VCC 端子のサージ電圧が大きくなります。

- ・ 低出力電圧、大電流負荷仕様など一次側主巻線 P のサージ電圧が高い場合
- ・ 補助巻線 D が一次側主巻線 P のサージの影響を受けやすいトランス構造の場合

D 巻線のサージ電圧が大きいと、VCC 端子電圧が増加し、過電圧保護動作(OVP)になる場合があります。そこで、トランス設計時は、以下の内容を考慮する必要があります。

- ・ P 巻線と二次側出力巻線 S の結合を良くする(リーケージインダクタンスを小さくする)
- ・ D 巻線と S 巻線の結合を良くする
- ・ D 巻線と P 巻線の結合を悪くする

また、多出力の場合は出力電圧のレギュレーション特性を向上させるため、二次側安定化出力巻線(定電圧制御をしている出力ラインの巻線)S1 と、他出力巻線(S2、S3...)の結合を良くする必要があります。

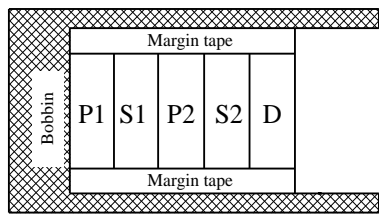
これらを考慮した二出力のトランス参考例を図 10-4 に示します。

< 巻線構造例① >

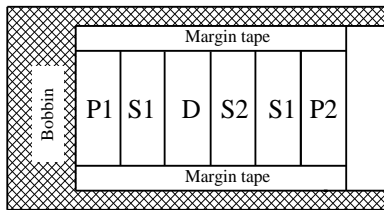
P1、P2 で S1 を挟み、P1、P2 と S1 の結合を良くし、P1、P2 のサージを小さくする。
D を P1、P2 から離し、結合を悪くして、D のサージを小さくする。

< 巻線構造例② >

P1、P2 と S1 を近くに巻き、結合を良くし、P1、P2 のサージを小さくする。
D と S2 を S1 で挟み、D と S1、S1 と S2 の結合を良くする。これにより D のサージが小さくなり、S2 出力電圧のレギュレーション特性が向上する。



巻線構造例①



巻線構造例②

図 10-4 巻線構造例

10.2 パターン設計

スイッチング電源は、高周波かつ高電圧の電流経路が存在し、基板のパターンや部品の実装条件が、動作、ノイズ、損失などに大きく影響します。そのため、高周波電流ループは極力小さくし、パターンを太くして、ラインインピーダンスを低くする必要があります。

また、GND ラインは輻射ノイズに大きな影響を与えるため、極力太く、短く配線します。

さらに、以下に示す内容を配慮したパターン設計が必要です。

図 10-5 に IC 周辺回路の接続例を示します。

(1) 主回路パターン

スイッチング電流が流れる主回路パターンです。このパターンは極力太く、電流ループを小さく配線します。IC と入力電解コンデンサ C1 の距離が離れている場合は、高周波電流ループのインピーダンスを下げるため、トランスもしくは IC の近くに、電解コンデンサやフィルムコンデンサ (0.1 μ F 程度) を追加します。

(2) 制御系 GND パターン

制御系 GND パターンに主回路の大電流が流れると、IC の動作に影響を与える可能性があります。制御系の GND は専用パターンにし、 R_{OCP} のできるだけ近くに配線します (図 10-5 の A 点)。

(3) VCC 端子周り

このパターンは、IC の電源供給用パターンのため、極力電流ループを小さく配線します。IC と電解コンデンサ C2 の距離が離れている場合は、VCC 端子と GND 端子の近くにフィルムコンデンサ C_f (0.1 μ F ~ 1.0 μ F 程度) などを追加します。

(4) 電流検出用抵抗 R_{OCP} 周り

R_{OCP} は、S/OCP 端子の近くに配置します。主回路系と制御系のグラウンドは R_{OCP} 近傍で接続します (図 10-5 の A 点)。

(5) IC の周辺部品

IC に接続する制御系の部品は IC の近くに配置し、最短で各端子に接続します。

(6) 二次側整流平滑回路

このパターンは、スイッチング電流が流れる二次側主回路パターンです。このパターンは極力太く、電流ループを小さく配線します。このパターンのインピーダンスを下げると、パワー MOSFET がターンオフする際に発生するサージ電圧を減らすことができます。これにより、パワー MOSFET の耐圧マージンを増やし、クランプスナバ回路のストレスや損失を低減できます。

(7) 温度に関する注意事項

パワー MOSFET の ON 抵抗 $R_{DS(ON)}$ は、正の温度係数のため、熱設計に注意が必要です。IC の下のパターンや、D/ST 端子のパターンは、放熱板として機能するため、極力広く設計します。

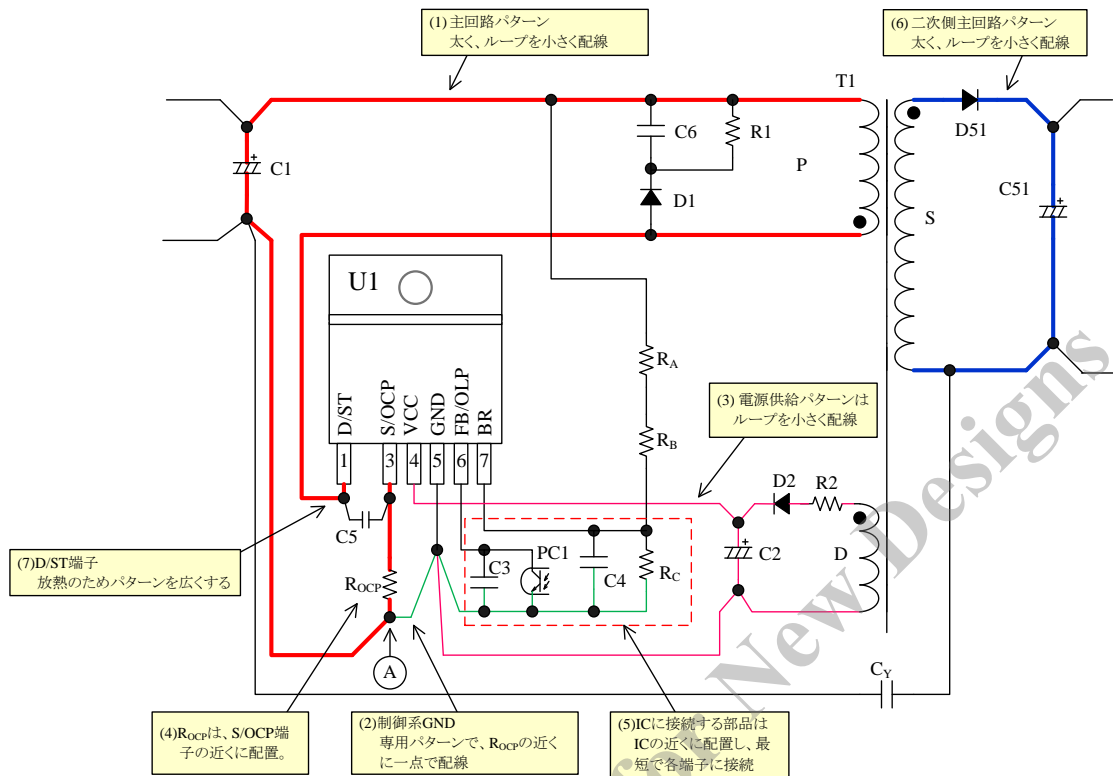


図 10-5 電源 IC 周辺回路の接続例

11. パターンレイアウト例

以下に、STR-W6000S シリーズを使用し、ブラウンイン・ブラウンアウト機能は使用しない場合の 4 出力タイプのパターンレイアウト例と、その回路図を示します。

回路記号は図 11-1 のパターンレイアウト例に対応しています。C11、D4 はショート、図 11-2 に記載してある部品のみ使用します。それ以外の部品はオープンにします。

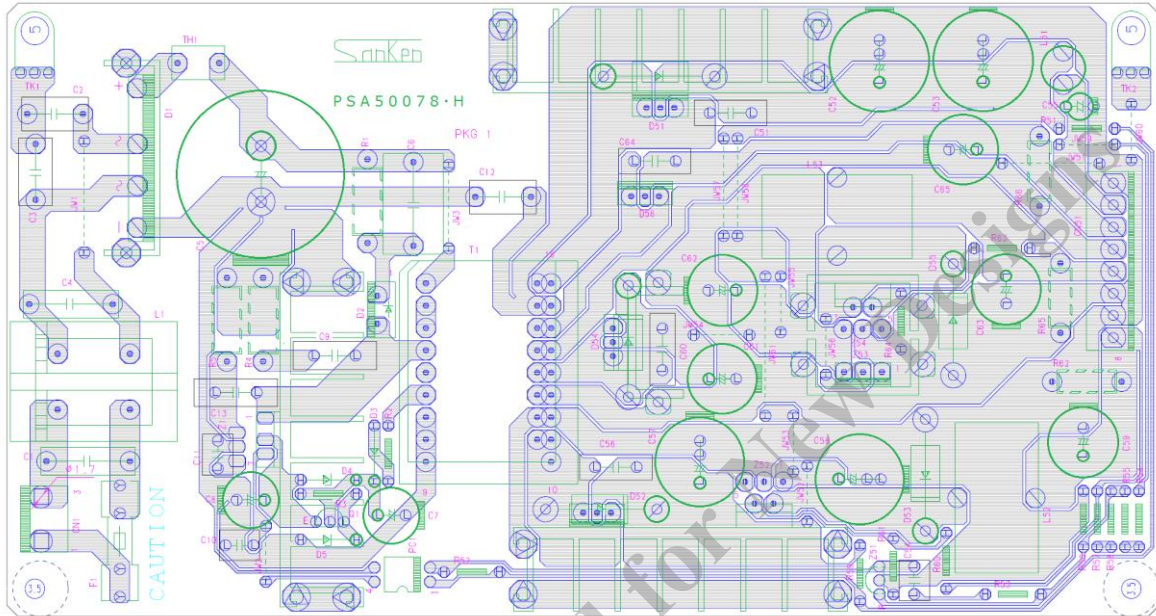


図 11-1 パターンレイアウト例

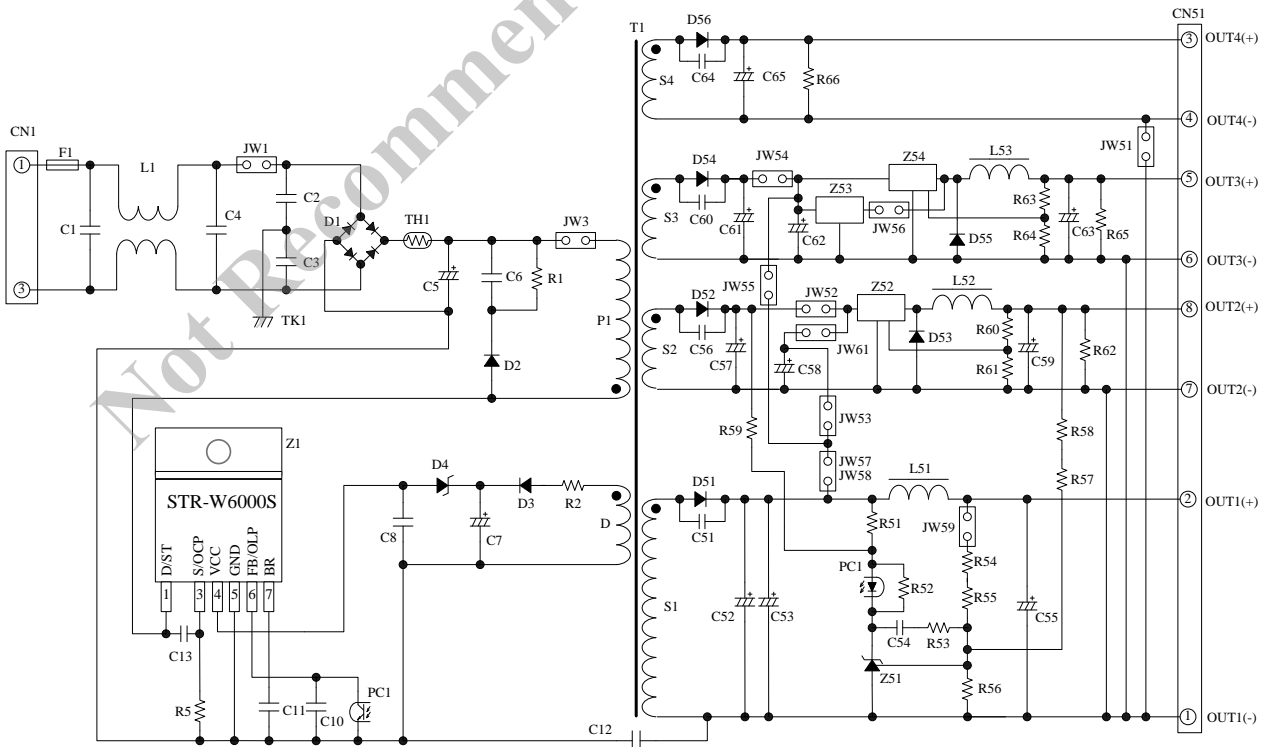


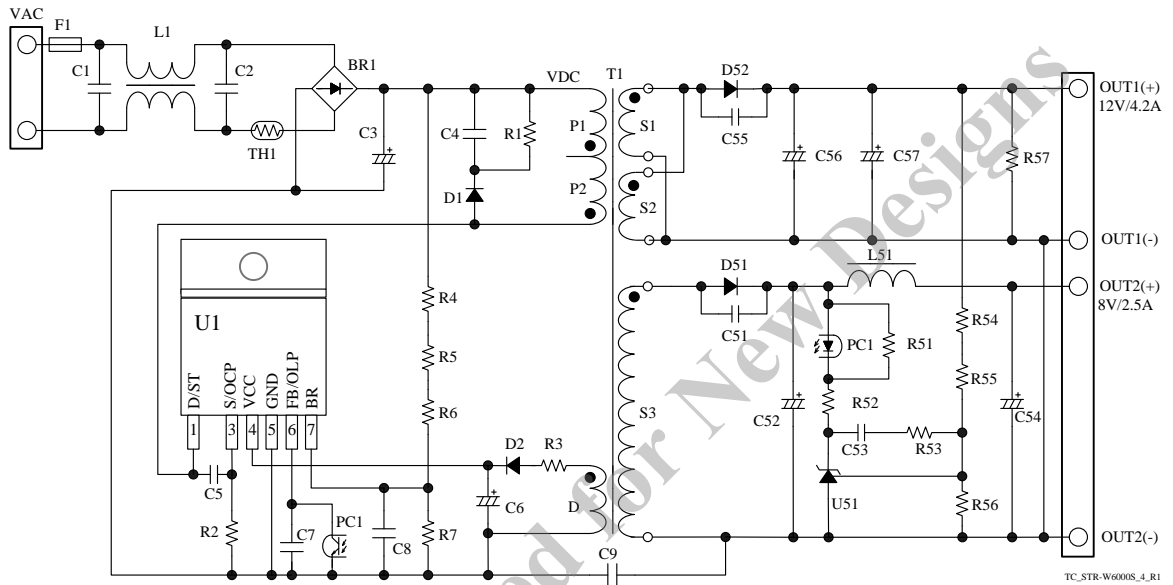
図 11-2 パターンレイアウト回路図

12. 電源回路例

● 電源仕様

使用 IC	STR-W6053S
入力電圧	AC85 V～AC265 V
最大出力電力	56 W (70.4 W _{PEAK})
出力 1	8 V / 2.5 A
出力 2	12 V / 3 A (4.2 A _{PEAK})

● 回路図



● 部品表

記号	部品名	定格 ⁽¹⁾	弊社 推奨部品	記号	部品名	定格 ⁽¹⁾	弊社 推奨部品
F1	Fuse	AC 250 V, 6 A		PC1	Photo-coupler	PC123 相当	
L1 ⁽²⁾	CM inductor	2.2 mH		U1	IC	—	STR-W6053S
TH1 ⁽²⁾	NTC thermistor	Short		T1	Transformer	トランス仕様参照	
BR1	General	600 V, 6 A		L51	Inductor	5 μH	
D1	Fast recovery	1000 V, 0.5 A	EG01C	D51	Schottky	100 V, 10 A	FMEN-210A
D2	Fast recovery	200 V, 1 A	AL01Z	D52	Fast recovery	150 V, 10 A	FMEN-210B
C1 ⁽²⁾	Film, X2	0.1 μF, 275 V		C51 ⁽²⁾	Ceramic	470 pF, 1 kV	
C2 ⁽²⁾	Film, X2	0.1 μF, 275 V		C52	Electrolytic	1000 μF, 16 V	
C3	Electrolytic	220 μF, 400 V		C53 ⁽²⁾	Ceramic	0.15 μF, 50 V	
C4	Ceramic	3300 pF, 2 kV		C54	Electrolytic	1000 μF, 16 V	
C5 ⁽²⁾	Ceramic	Open		C55 ⁽²⁾	Ceramic	470 pF, 1 kV	
C6	Electrolytic	22 μF, 50V		C56	Electrolytic	1500 μF, 25 V	
C7 ⁽²⁾	Ceramic	0.01 μF		C57	Electrolytic	1500 μF, 25 V	
C8 ⁽²⁾	Ceramic	1000 pF		R51	General	1.5 kΩ	
C9	Ceramic, Y1	2200 pF, 250 V		R52	General	1 kΩ	
R1 ⁽³⁾	Metal oxide	56 kΩ, 2 W		R53 ⁽²⁾	General	33 kΩ	
R2	General	0.27 Ω, 1 W		R54 ⁽²⁾	General, 1%	3.9 kΩ	
R3	General	5.6 Ω		R55	General, 1%	22 kΩ	
R4 ⁽³⁾	General	2.2MΩ		R56	General, 1%	6.8 kΩ	
R5 ⁽³⁾	General	2.2MΩ		R57	General	Open	
R6 ⁽³⁾	General	2.2MΩ		U51	Shunt regulator	V _{REF} = 2.5 V TL431 相当	
R7 ⁽²⁾	General	470kΩ					

⁽¹⁾ 特記のない部品の定格は、コンデンサ:50 V 以下、抵抗:1/8 W 以下

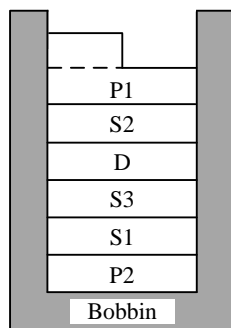
⁽²⁾ 実働評価で調整が必要な部品

⁽³⁾ 高圧の DC 電圧が印加する高抵抗のため、電源要求仕様に応じて、電食を考慮した抵抗を選択したり、直列に抵抗を追加して、個々の印加電圧を下げたりするなどの配慮をします

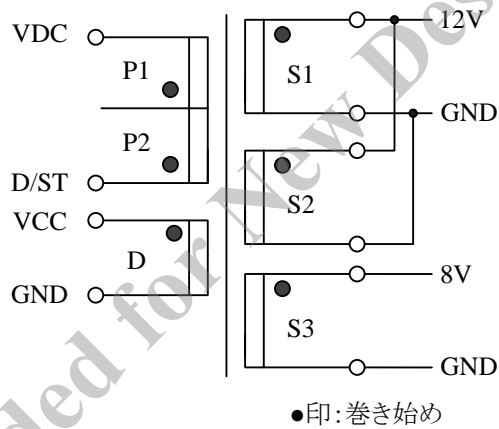
STR-W6000S Series

- トランス仕様
 - 一次側インダクタンス L_p : 315 μ H
 - コアサイズ: EER28L
 - AL-value: 163 nH/N² (センターギャップ 約 0.8 mm)
 - 巻線仕様

巻線名称	記号	巻数(T)	線径(mm)	形式
一次巻線 1	P1	26	TEX - ϕ 0.35 \times 2	2層整列巻
一次巻線 2	P2	18	TEX - ϕ 0.35 \times 2	1層整列巻
V _{CC} 用補助巻線	D	10	TEX - ϕ 0.23 \times 2	1層スペース巻
出力巻線 1	S1	7	ϕ 0.4 \times 4	1層スペース巻
出力巻線 2	S2	7	ϕ 0.4 \times 4	1層スペース巻
出力巻線 3	S3	5	ϕ 0.4 \times 4	1層スペース巻



トランス断面図



使用上の注意

弊社の製品を使用、またはこれを使用した各種装置を設計する場合、定格値に対するディレーティングをどの程度行うかにより、信頼性に大きく影響します。ディレーティングとは信頼性を確保または向上するため、各定格値から負荷を軽減した動作範囲を設定したり、サージやノイズなどについて考慮したりすることです。ディレーティングを行う要素には、一般的に電圧、電流、電力などの電氣的ストレス、周囲温度、湿度などの環境ストレス、半導体製品の自己発熱による熱ストレスがあります。これらのストレスは、瞬間的の数値、あるいは最大値、最小値についても考慮する必要があります。

なお、パワーデバイスやパワーデバイス内蔵 IC は、自己発熱が大きく接合部温度のディレーティングの程度が、信頼性を大きく変える要素となるので十分に配慮してください。

保管環境、特性検査上の取り扱い方法によっては信頼度を損なう要因となるので、注意事項に留意してください。

保管上の注意事項

- 保管環境は、常温（5～35℃）、常湿（40～75%）中が望ましく、高温多湿の場所、温度や湿度の変化が大きな場所を避けてください
- 腐食性ガスなどの有毒ガスが発生しない、塵埃の少ない場所で、直射日光を避けて保管してください
- 長期保管したものは、使用前にはんだ付け性やリードの錆などについて再点検してください

特性検査、取り扱い上の注意事項

受入検査などで特性検査を行う場合は、測定器からのサージ電圧の印加、端子間ショートや誤接続などに十分注意してください。また定格以上の測定は避けてください

放熱用シリコングリースを使用する場合の注意事項

- 放熱用シリコングリースを使用する場合は、均一に薄く塗布してください。必要以上に塗布すると、無理な応力を加えます
- 長時間放置した放熱用シリコングリースは、ひび割れによる放熱効果の悪化や、ビス止め時にモールド樹脂クラックの原因となります
- 放熱用シリコングリースの中には異物が入らないよう十分ご注意ください。異物が入ると放熱性を損ねたり、絶縁板を使用する場合は絶縁板が傷つき絶縁不良を起こしたりする場合があります
- 放熱用シリコングリースは樹脂封止型半導体への使用を推奨するものを使用してください。弊社では下記の放熱用シリコングリースおよびその同等品を推奨しております

品名	メーカー名
G746	信越化学工業(株)
YG6260	モメンティブ・パフォーマンス・マテリアルズ・ジャパン合同会社
SC102	東レ・ダウコーニング(株)

放熱板に取り付ける場合の注意事項

- ねじ穴部をボーリング加工した放熱板に取り付けるなど、ねじ穴周辺部の平坦度が取れない場合、推奨トルク以下でも製品にダメージを与えることがあるので注意してください。また、製品を取り付ける面の平坦度は 0.05mm 以下としてください
- ねじは、製品形状に適したものを選定してください。皿ねじなどは、製品にストレスを加えるので使用しないでください。また、タッピンねじの使用はできるだけ控えてください。タッピンねじを使用すると、下穴の状態や、作業状況により、ねじが垂直に入らず、斜めに入ることがあります。ねじが斜めに入ると、製品に異常なストレスを加え、製品が故障する恐れがあるので注意してください
- 推奨締め付けトルク
0.588～0.785 [N・m] (6～8[kgf・cm])
- ねじを締め付けるときに、締め付け工具(ドライバなど)が製品にあたると、パッケージにクラックが入るだけでなく、ストレスが内部に加わります。これにより、製品の寿命を縮め、故障する恐れがあるので注意してください。また、エアドライバでのねじ締めは、ストップ時の衝撃が大きく、設定トルク以上のトルクがかかる場合があります。設定トルク以上のトルクがかかると、製品にダメージを与えることがあるので、電動ドライバの使用をおすすめします。

2 箇所以上で締め付けるパッケージの場合は、すべての取り付け部を予備締めした後に、規定のトルク値で締め付けてください。ドライバを使用する場合は、トルク管理に十分注意してください

はんだ付け方法

- はんだ付けをする場合は、下記条件以内で、できるだけ短時間で作業してください
 - ・ $260 \pm 5^\circ\text{C}$ 10 \pm 1 s (フロー、2 回)
 - ・ $380 \pm 10^\circ\text{C}$ 3.5 \pm 0.5 s (はんだごて、1 回)
- はんだ付けは製品本体より 1.5 mm のところまでとします

静電気破壊防止のための取扱注意

- 製品を取り扱う場合は、人体アースを取ってください。人体アースはリストストラップなどを用い、感電防止のため、1M Ω の抵抗を人体に近い所へ入れてください
- 製品を取り扱う作業台は、導電性のテーブルマットやフロアマットなどを敷き、アースを取ってください
- カーブトレーサーなどの測定器を使う場合、測定器もアースを取ってください
- はんだ付けをする場合、はんだごてやディップ槽のリーク電圧が、製品に印加するのを防ぐため、はんだごての先やディップ槽のアースを取ってください
- 製品を入れる容器は、弊社出荷時の容器を用いるか、導電性容器やアルミ箔などで、静電対策をしてください

注意書き

- 本書に記載している内容は、改良などにより予告なく変更することがあります。ご使用の際には、最新の情報であることを確認してください
- 本書に記載している動作例、回路例および推奨例は、使用上の参考として示したもので、これらに起因する弊社もしくは第三者の工業所有権、知的所有権、生命権、身体権、財産権、その他一切の権利の侵害問題について弊社は一切責任を負いません
- 弊社の合意がない限り、弊社は、本書に含まれる本製品(商品適性および特定目的または特別環境に対する適合性を含む)ならびに情報(正確性、有用性、信頼性を含む)について、明示的か黙示的かを問わず、いかなる保証もしておりません
- 弊社は品質、信頼性の向上に努めていますが、半導体製品では、ある確率での欠陥、故障の発生は避けられません。製品の故障により結果として、人身事故、火災事故、社会的な損害などが発生しないよう、使用者の責任において、装置やシステム上で十分な安全設計および確認を行ってください
- 本書に記載している製品は、一般電子機器(家電製品、事務機器、通信端末機器、計測機器など)に使用することを意図しております。高い信頼性を要求する装置(輸送機器とその制御装置、交通信号制御装置、防災・防火装置、各種安全装置など)への使用を検討、および一般電子機器であっても長寿命を要求する場合は、必ず弊社販売窓口へ相談してください。極めて高い信頼性を要求する装置(航空宇宙機器、原子力制御、生命維持のための医療機器など)には、弊社の文書による合意がない限り使用しないでください
- 本書に記載している製品の使用にあたり、本書に記載している製品に他の製品・部材を組み合わせる場合、あるいはこれらの製品に物理的、化学的、その他何らかの加工・処理を施す場合には、使用者の責任においてそのリスクを検討の上行ってください
- 本書に記載している製品は耐放射線設計をしておりません
- 弊社物流網以外での輸送、製品落下などによるトラブルについて、弊社は一切責任を負いません
- 本書に記載している内容を、文書による弊社の承諾なしに転記・複製することを禁じます