

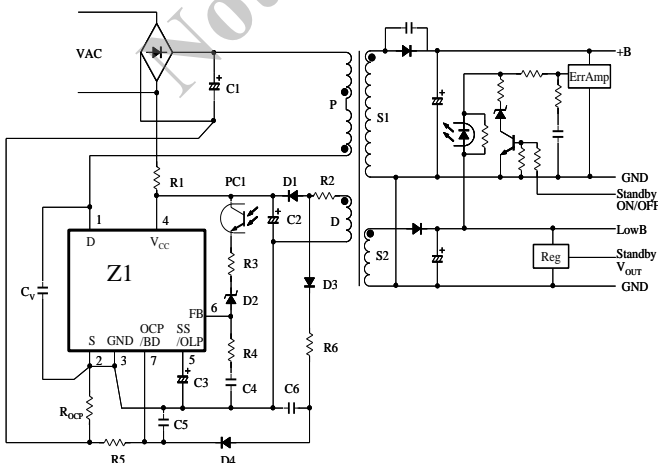
## 概要

STR-X6700 シリーズは、パワーMOSFET と疑似共振型制御 IC を 1 パッケージにした疑似共振型スイッチング電源用パワーIC です。低スタンバイ電力に対応するため、スタンバイ機能を内蔵し、通常動作時は疑似共振動作、中～軽負荷時はボトムスキップ動作、軽負荷時はバースト動作へ自動的に切り替わります。パッケージは、小型 7 ピンフルモールドパッケージ (TO3P-7L) を採用し、外付け部品が少なく、コストパフォーマンスの高い電源システムが容易に構成できます。

## 特長

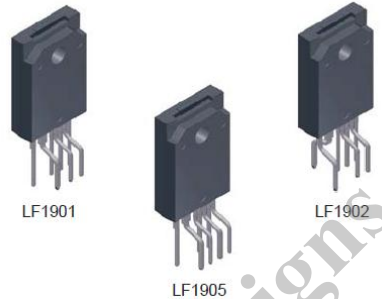
- 電流モード疑似共振 (QR) 制御
- マルチモード制御  
負荷状況に応じて自動的に動作モードを切り替え、すべての負荷領域において高効率を達成
- 動作モード  
定常負荷時-----疑似共振動作  
中～軽負荷時 -----1 ボトムスキップ疑似共振動作  
軽負荷時-----UVLO 間欠発振/バースト動作
- PWM 発振器内蔵 (疑似共振信号が確立するまで最低発振周波数 (約 22 kHz) の PWM で動作し、起動や出力短絡時の部品ストレスを低減)
- ソフトスタート機能
- ステップドライブ機能
- 最大オン時間制限機能
- 過電流点の入力補正可能
- 保護機能  
過電流保護機能(OCP) : パルス・バイ・パルス  
過負荷保護機能(OLP) : ラッチ  
過電圧保護機能(OVP) : ラッチ

## 応用回路例



## パッケージ

TO3P-7L



原寸大ではありません。

## シリーズラインアップ

製品名	中～軽負時動作	軽負時動作
STR-X67xxB	—	UVLO 間欠発振
STR-X67xx	1 ボトムスキップ 疑似共振動作	オートバースト
STR-X6729 STR-X67xxN STR-X67xxM	1 ボトムスキップ 疑似共振動作	UVLO 間欠発振
STR-X67xxF	—	オートバースト

## ● 代表特性

製品名	V <sub>DSS</sub> (min.)	R <sub>DS(ON)</sub> (max.)	P <sub>OUT</sub> (Open frame) <sup>(1)</sup>	
			AC230V	AC85~265V
STR-X6729	450 V	0.189 Ω	280 W <sup>(2)</sup>	360 W <sup>(3)</sup>
STR-X6737 STR-X6737M	500 V	0.36 Ω	220 W <sup>(2)</sup>	290 W <sup>(3)</sup>
STR-X6759N STR-X6759B STR-X6759F	650 V	0.385 Ω	210 W <sup>(2)</sup>	280 W <sup>(3)</sup>
STR-X6757 STR-X6757N		0.62 Ω	320 W	210 W
STR-X6750B STR-X6750F		0.62 Ω	320 W	210 W
STR-X6756		0.73 Ω	300 W	180 W
STR-X6769 STR-X6769B	800 V	0.66 Ω	310 W	200 W
STR-X6768N		1.0 Ω	200 W	130 W

<sup>(1)</sup> 周囲温度 50° C における実質的な連続出力電力です。最大出力電力は連続出力電力の 120%~140%程度まで出力可能です。ただし、コアサイズ、トランス設計時の ON Duty の設定、放熱設計により、出力電力の制限を受けることがあります。

<sup>(2)</sup> AC100V

<sup>(3)</sup> AC210V

## アプリケーション

- 白物家電
- OA 機器
- 産業機器など

目次

概要	1
目次	2
1. 動作説明	3
1.1. 起動動作	3
1.2. 定電圧制御回路動作	4
1.3. ソフトスタート機能	5
1.4. 擬似共振動作	5
1.5. ボトムスキップ擬似共振動作	7
1.6. スタンバイ機能	9
1.6.1. UVLO 間欠発振動作	9
1.6.2. オートバースト発振動作	11
1.7. ステップドライブ機能	11
1.8. 最大オン時間制限機能	11
1.9. ラッチ回路	11
1.10. 過電圧保護機能(OVP)	12
1.11. 過負荷保護機能(OLP)	12
1.12. 過電流保護機能 (OCP)	14
2. 設計上の注意点	15
2.1. 外付け部品	15
2.2. トランス設計	16
2.3. パターン設計	18
注意書き	19

Not Recommended for New Designs

1. 動作説明

特記なき場合の特性数値は、STR-X6756 の仕様  
に準じます。

1.1. 起動動作

図 1-1 に VCC 端子周辺回路を示します。

起動回路は、VCC 端子電圧を検出して、IC の動作開始、動作停止を行います。電源起動時は、起動抵抗 R1 を介して C2 を充電し、VCC 端子電圧が動作開始電源電圧  $V_{CC(ON)} = 18.2 \text{ V (typ.)}$  まで上昇すると、IC は動作を開始します。R1 の値は、入力 AC 電圧の下限時に、ラッチ回路保持電流  $I_{CC(H)} = 140 \mu\text{A (max.)}$  以上の電流が流れるように設定します。なお、R1 の値を大きくしすぎると、AC 入力投入後、C2 の充電時間が長くなるため、起動時間が長くなりますので、C2 容量と併せた検討が必要です。

一般的な電源仕様であれば、C2 は  $4.7\mu\text{F} \sim 47 \mu\text{F}$  程度、R1 は、AC100V とユニバーサル入力時は  $47 \text{ k} \sim 150 \text{ k}\Omega$ 、AC230V 入力時は  $82\text{k} \sim 330 \text{ k}\Omega$  程度になります。

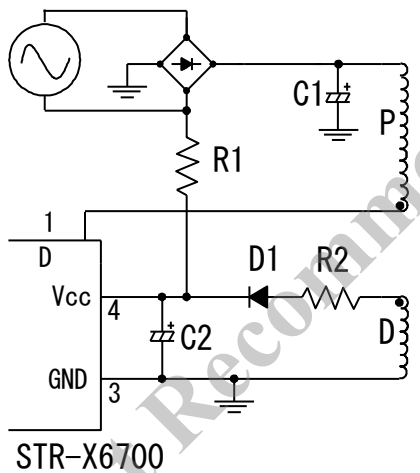


図 1-1 VCC 端子周辺回路

図 1-2 に VCC 端子電圧と回路電流  $I_{CC}$  の関係を示します。VCC 端子電圧が  $V_{CC(ON)} = 18.2 \text{ V (typ.)}$  に達すると、制御回路が動作を開始し、回路電流が増加します。制御回路動作後、VCC 端子電圧が動作停止電源電圧  $V_{CC(OFF)} = 9.7 \text{ V (typ.)}$  に低下すると、低入力時動作禁止(UVLO)回路により制御回路は動作を停止し、再び起動前の状態に戻ります。制御回路動作後は、図 1-1 の補助巻線 D から整流平滑された電圧が VCC 端子の供給電力になります。

電源仕様の入出力変動範囲内で、VCC 端子電圧が、

$$V_{CC(OFF) \text{ max.}} < V_{CC} < V_{CC(OVP) \text{ min.}}$$

$$\rightarrow 10.6 \text{ V} < V_{CC} < 25.5 \text{ V}$$

になるように補助巻線 D の巻数を調整します。補助巻線電圧の目安は、18 V 程度になります。

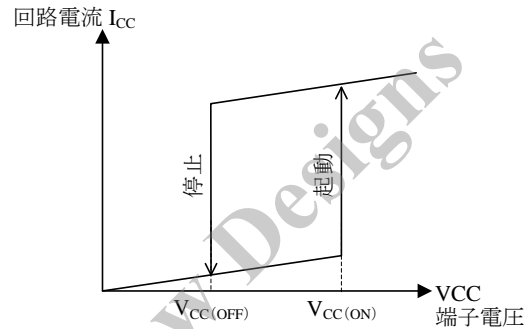


図 1-2 VCC 端子電圧と回路電流  $I_{CC}$

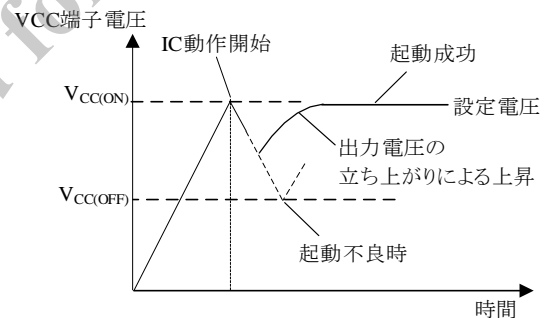


図 1-3 起動時の VCC 端子電圧

図 1-3 に電源起動時の VCC 端子電圧波形例を示します。補助巻線電圧は、制御回路動作後すぐには設定電圧まで上昇しないため、VCC 端子電圧は下がり始めますが、 $V_{CC(OFF)} = 10.6 \text{ V (max.)}$  と低いため、 $V_{CC(OFF)}$  まで下がる間に、補助巻線 D の電圧が設定値に達し、制御回路は動作を継続します。なお、図 1-3 のように、VCC 端子電圧が  $V_{CC(OFF)}$  に達し、起動不良になる場合は、C2 容量を大きくします。なお、容量を大きくすると、起動時間が長くなるので、使用上問題ないか確認が必要です。

実際の電源回路は、図 1-4 のように 2 次側出力電流  $I_{OUT}$  の値により VCC 端子電圧が変化し、過電圧保護動作(OVP)になる場合があります。これは、パワーMOSFET がターンオフした瞬間に発生するサージ電圧によって、C2 がピーク充電されるためです。これを防止するには、図 1-5 のように、整

流用ダイオード D1 と直列に数 Ω～数十 Ω の抵抗 R2 の追加が有効です。R2 の最適値は、出力電圧に対する VCC 端子電圧の変化が使用するトランスの構造によって異なるため、実際に使用するトランスに合わせた調整が必要です。また、出力電圧に対する VCC 端子電圧の変化率は、下記の場合に悪くなるため、トランス設計時は、補助巻線 D の巻き位置に注意が必要です。

- トランスの 1 次-2 次の結合が悪い場合（低出力電圧、大電流負荷仕様など）
- 補助巻線 D と安定化出力巻線（定電圧制御を行っている出力ラインの巻線）の結合が悪い場合

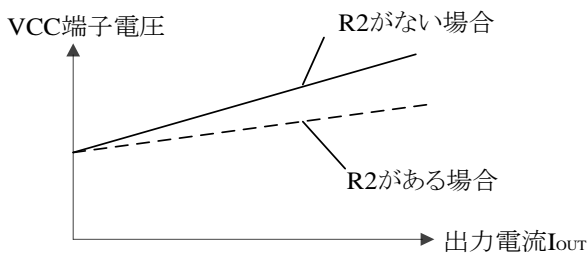


図 1-4 R2 による出力電流  $I_{OUT}$  - VCC 端子電圧

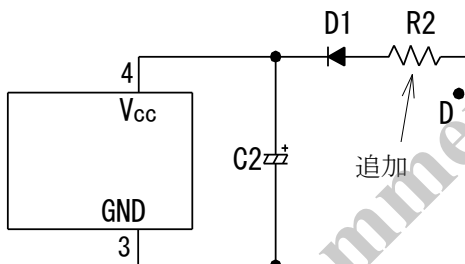


図 1-5 出力電流  $I_{OUT}$  の影響が受けにくい VCC 端子周辺回路

## 1.2. 定電圧制御回路動作

図 1-6 に定電圧制御回路、図 1-7 に擬似共振信号が確立する前の固定周波数による定電圧制御の波形を示します。

出力電圧は、過渡応答および安定性に優れた電流モード制御（ピーク電流モード制御）により、定電圧制御されます。

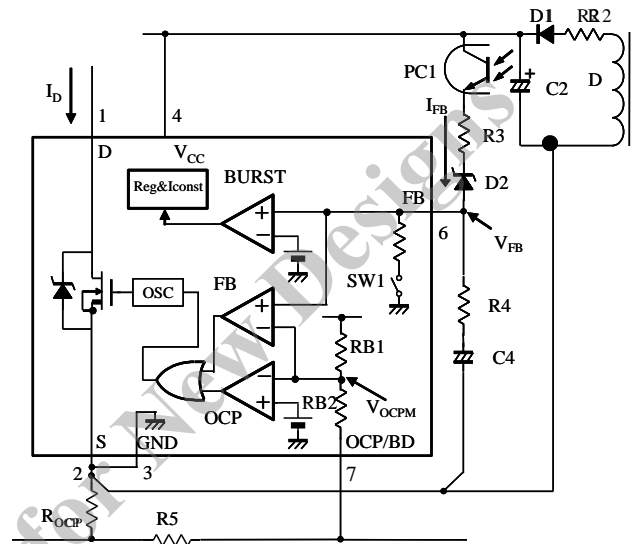


図 1-6 定電圧制御回路

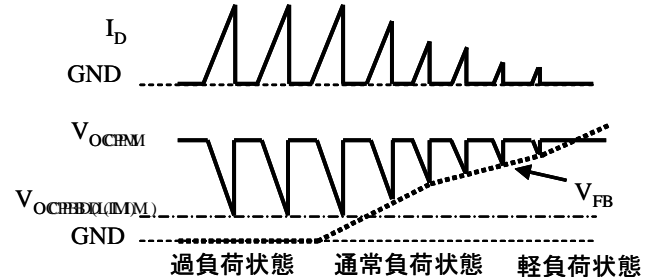


図 1-7 固定周波数による定電圧制御モード（擬似共振信号が確立する前）

図 1-6 の IC 内部の FB コンパレータは、FB 端子電圧と IC 内部の  $V_{OCPM}$  を比較して、パワー MOSFET のドレイン電流  $I_D$  のピーク値を変化させます。2 次側のエラーアンプによる制御信号はフォトカプラ PC1 を介し、FB 端子にフィードバック電流  $I_{FB}$  が入力され、IC 内部の抵抗（通常時、SW1 はオン）により、電流-電圧変換されてフィードバック電圧  $V_{FB}$  になります。 $I_D$  は検出抵抗  $R_{OCP}$  でマイナス検出され、IC 内部の  $RB1$ 、 $RB2$  により、 $V_{OCPM}$  が作られます。

$V_{FB}$  と  $V_{OCPM}$  を FB コンパレータに入力し、ドレイン電流ピーク値を制御する電流モード制御

(ピーク電流モード制御)を行います。

図 1-7 の過負荷時は、 $V_{OLP}$  が過電流検出しきい値電圧  $V_{COPBD(LIM)} = -0.94 \text{ V (typ.)}$  まで下がると、過電流保護回路が動作し、 $I_D$  を制限します。

通常負荷から軽負荷時は、フィードバック電流  $I_{FB}$  は増加し、 $V_{FB}$  が上昇するため、 $I_D$  が小さくなります。微小負荷時、 $V_{FB}$  が FB 端子しきい値電圧  $V_{FB(OFF)} = 1.45 \text{ V (typ.)}$  を超えると、バースト発振動作を行い、2 次側出力電圧の上昇を抑えます。

図 1-6 のツェナーダイオード D2 は、スタンバイ動作を UVLO (Undervoltage Lockout) 間欠発振回路にした場合や、過度のダイナミック負荷変動時に、FB 端子電圧が絶対最大定格電圧 9 V を超えないように、フォトカプラ PC1 と直列に挿入します。R3 は 1 kΩ 程度の抵抗、D2 は、5.6~6.2 V 程度のツェナーダイオードです。

R5 の設定は、1.12 項の過電流保護機能 (OCP) 項を参照してください。

### 1.3. ソフトスタート機能

図 1-8 にソフトスタート動作時の波形例を示します。

電源起動時は、SS/OLP 端子からソフトスタート動作充電電流  $I_{SSOLP(SS)} = -550\mu\text{A (typ.)}$  が流れ、SS/OLP 端子の C3 をソフトスタート動作停止電圧  $V_{SSOLP(SS)} = 1.2 \text{ V (typ.)}$  まで充電します。この期間が、ソフトスタート期間になり、SS/OLP 端子電圧と制御回路内部の発振波形を比較し、徐々にオン幅を広げるソフトスタート動作により、パワー MOSFET、および 2 次側ダイオードの電圧・電流ストレスを低減します。

なお、スタンバイ動作が UVLO 間欠発振動作の場合は、発振動作開始時にソフトスタート動作を行い、徐々にドレイン電流を増やし、トランスの音鳴りを抑制します。

表 1-1 ソフトスタート時間参考値  
(計算値：充電電流 -550 μA (typ.))

C <sub>SS</sub> の容量	ソフトスタート時間
0.47 μF	1.0 ms
1 μF	2.2 ms
2.2 μF	4.8 ms
3.3 μF	7.2 ms
4.7 μF	10.3 ms

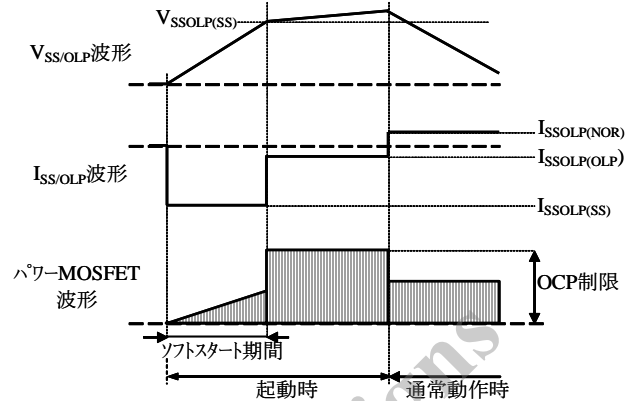


図 1-8 ソフトスタート動作

### 1.4. 擬似共振動作

擬似共振動作はスイッチング損失およびスイッチングノイズを低減し、高効率で低ノイズな電源を実現します。本 IC はワンボトムスキップ動作時も擬似共振動作をします。

図 1-9 にフライバック方式の回路を示します。図 1-9 内の記号の意味は、表 1-2 のとおりです。フライバック方式とは、パワー MOSFET がターンオフしたときに、トランスに蓄えたエネルギーを 2 次側へ供給する方式です。

フライバック方式では、パワー MOSFET がオフし、2 次側にエネルギーを放出した後もパワー MOSFET がオフを継続します。このとき  $V_{DS}$  は、 $L_p$  と  $C_v$  で決まる周波数で自由振動します。

擬似共振動作は、この自由振動の期間に  $V_{DS}$  電圧波形のボトム点でパワー MOSFET をターンオンする動作です (ボトムオン動作)。

理想的なボトムオン動作時の  $V_{DS}$  電圧波形を図 1-10 に示します。

$V_{DS}$  電圧波形の自由振動開始から、パワー MOSFET をターンオンさせるまでの遅延時間を  $t_{ONDLY}$  とすると、理想的なボトムオン動作時の  $t_{ONDLY}$  は自由振動の半周期で、次式で計算できます。

$$t_{ONDLY} \doteq \pi\sqrt{L_p \times C_v} \quad (1)$$

表 1-2 記号一覧 (図 1-9)

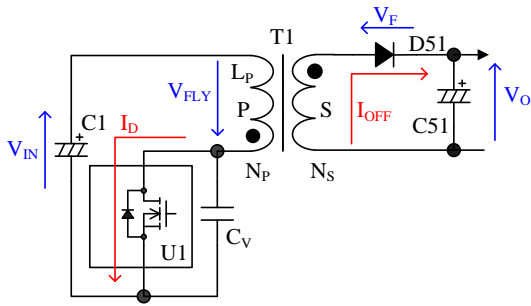


図 1-9 フライバック方式

記号	意味
$V_{IN}$	入力電圧
$V_{FLY}$	フライバック電圧 $V_{FLY} = \frac{N_P}{N_S} \times (V_O + V_F)$
$V_{DS}$	パワーMOSFET のドレインとソース間の電圧
$N_P$	一次側巻数
$N_S$	2次側巻数
$V_O$	出力電圧
$V_F$	2次側整流ダイオードの順方向電圧降下
$I_D$	パワーMOSFET のドレイン電流
$I_{OFF}$	パワーMOSFET がオフのとき、2次側整流ダイオードに流れる電流
$C_V$	電圧共振コンデンサ
$L_P$	一次側インダクタンス

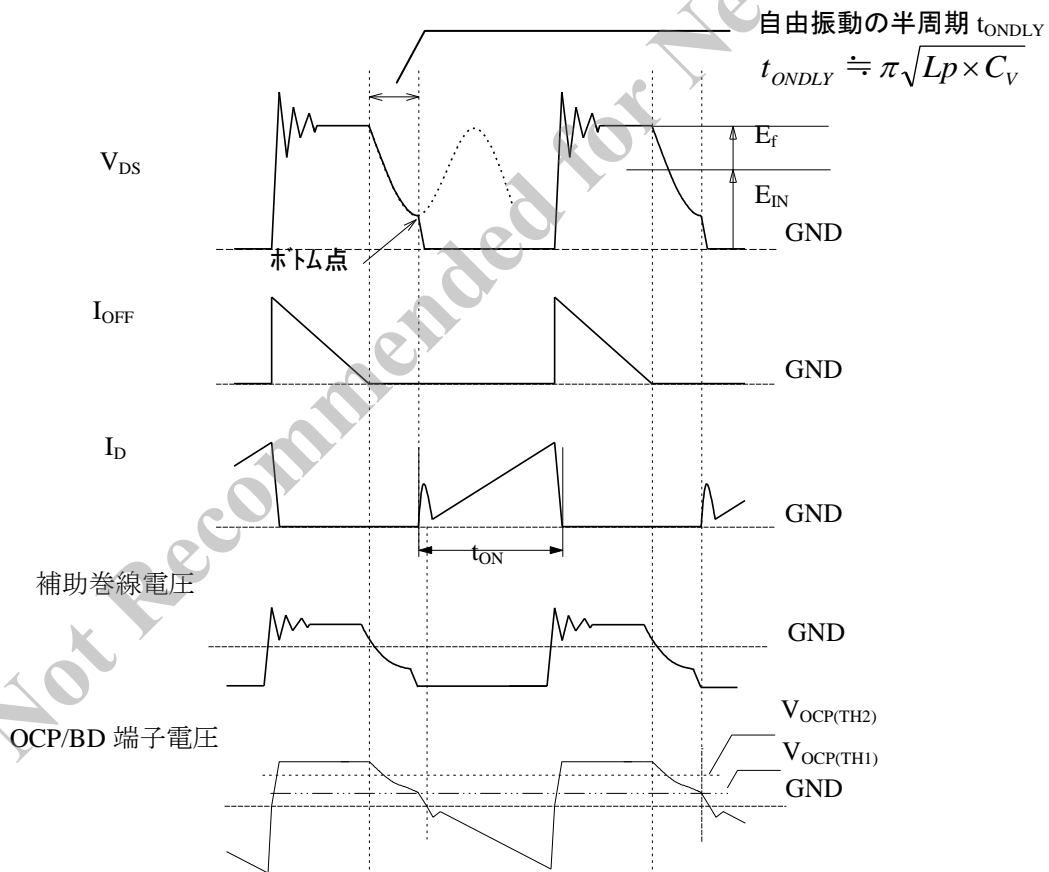


図 1-10 理想的なボトムオン動作

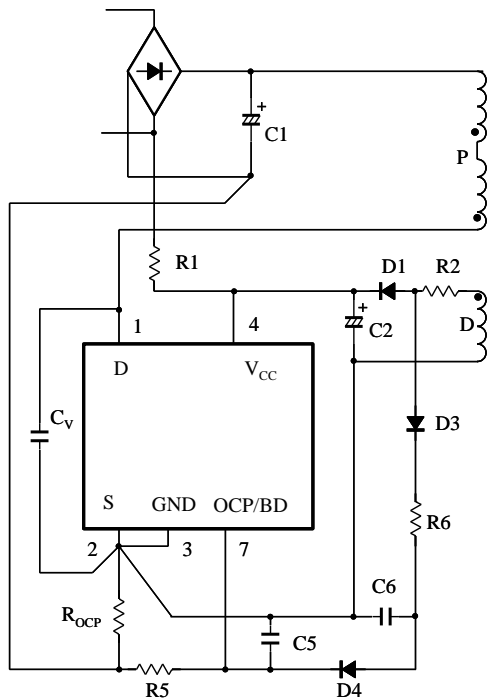


図 1-11 擬似共振と遅延回路

図 1-11 の、補助巻線 D と OCP/BD 端子間の D3、D4、C6、R6 が遅延回路です。

パワーMOSFET のターンオフ後、補助巻線電圧により、OCP/BD 端子電圧が擬似共振動作しきい値電圧  $2 V_{OCP(TH2)} = 0.8 \text{ V (typ.)}$  以上になると、擬似共振動作しきい値電圧  $1 V_{OCPBD(TH1)} = 0.4 \text{ V (typ.)}$  になるまで、パワーMOSFET はオフを継続します。

トランスのエネルギーが放出し終わると、補助巻線電圧は低下し始め、C6 電圧は R5 で放電され、OCP/BD 端子電圧が擬似共振動作しきい値電圧  $1 V_{OCPBD(TH1)} = 0.4 \text{ V (typ.)}$  以下になると、パワーMOSFET はターンオンします。この放電期間が遅延時間になります。遅延時間は、動作波形を観測しながらボトムオンになるように、C6 を調整します。 $V_{OCPBD(TH1)}$  と  $V_{OCP(TH2)}$  の電圧差により、擬似共振動作の誤動作を防止しています。

電源起動時や巻線短絡時など補助巻線電圧が低い場合に、ターンオン後の OCP/BD 端子電圧が、 $V_{OCPBD(TH2)} = 0.8 \text{ V (typ.)}$  以上にならないときは、IC の内部発振器により固定発振周波数  $22 \text{ kHz (typ.)}$  の PWM 動作を行い、パワーMOSFET、および 2 次側ダイオードの電圧・電流ストレスを低減します。

R6 は、OCP/BD 端子電圧が絶対最大定格印加電圧  $5 \text{ V (max.)}$  以下になるように設定します。一般的に、 $1.5 \text{ V}$  程度が目安です。R\_OCP の抵抗値は小さく、

無視できるので、補助巻線電圧が  $18 \text{ V}$  とした場合、OCP/BD 端子電圧が  $1.5 \text{ V}$  になる R6 は、 $1 \text{ k} \sim 3.3 \text{ k}\Omega$  程度になります。遅延時間は C6 容量に依存するため、遅延時間を  $2.2 \mu\text{s}$  とした場合、一旦 R5 を  $100 \Omega$ 、R6 を  $1.5 \text{ k}\Omega$ 、C6 を  $1000 \text{ pF}$  に設定し、実働動作で OCP/BD 端子電圧を確認し、ボトムオンになるように定数を調整します。

R5、C5 の設定は、1.12 項の過電流保護機能 (OCP) 項を参照してください。

定数を調整する際、ターンオンのタイミングが  $V_{DS}$  のボトムに合わない場合は、図 1-12 のように、ターンオンをボトムより前に設定した方が、安定に動作します。

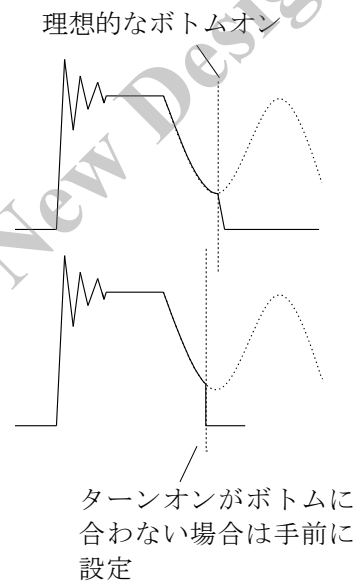


図 1-12 ボトムオン設定

### 1.5. ボトムスキップ擬似共振動作

前項の擬似共振動作に加え、軽～中負荷時のスイッチング損失を低減するため、発振周波数の上昇を抑えるボトムスキップ機能を内蔵しています。なお、シリーズラインアップ中、ボトムスキップ擬似共振機能を搭載した製品が対象です。

ボトムスキップ擬似共振の基本動作は、2 次側の負荷状態を、ドレイン電流  $I_D$  波形と相似になる OCP/BD 端子電圧でモニターし、IC 内部の BSD コンパレータと比較して、重負荷時は擬似共振動作、軽～中負荷時はボトムスキップ擬似共振動作に切替えます。

図 1-13 に、擬似共振 (QR) 動作からボトムスキップ擬似共振 (QR) 動作へ切替わるタイミングチャートを示します。

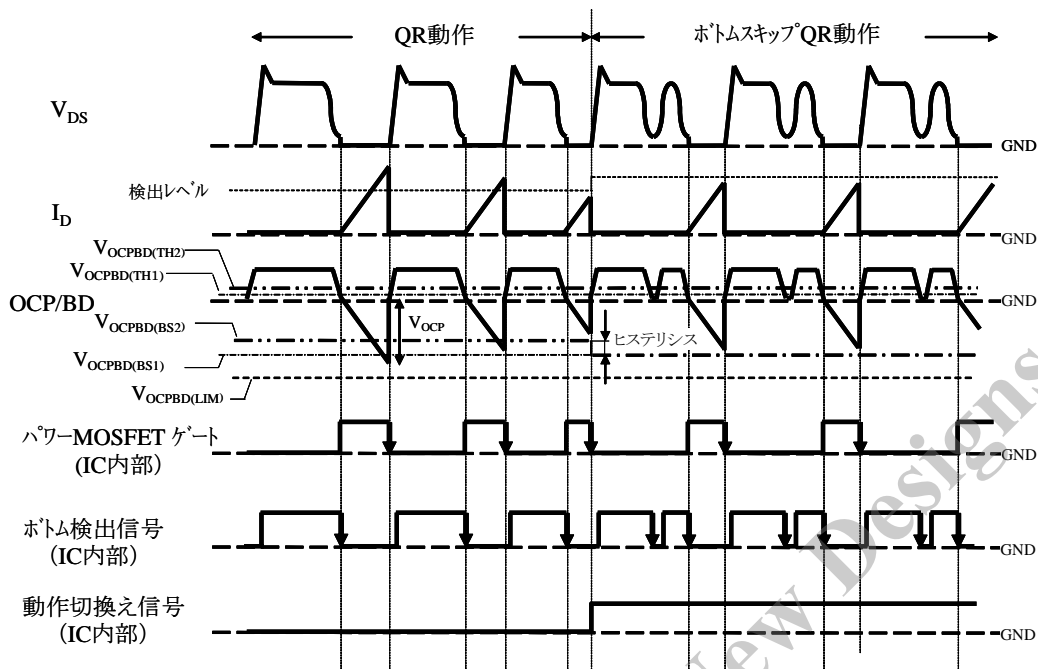


図 1-13 QR 動作からボトムスキップ QR 動作へ切り替わるタイミングチャート

以下の切り替え動作説明において、パワー MOSFET のゲートの立ち下がりの OCP/BD 端子電圧を  $V_{OCP}$  とします。

- 擬似共振動作⇒ボトムスキップ擬似共振動作  
擬似共振動作は、

$$|V_{OCP}| > |V_{OCPBD(BS2)}|$$

の状態です。この状態から負荷が軽くなると、 $I_D$  が小さくなり、その結果、

$$|V_{OCP}| > |V_{OCPBD(BS2)}|$$

になるとボトムスキップ QR 動作に切り替わり、しきい値は自動的に  $V_{OCPBD(BS1)}$  に切り替わります。 $V_{DS}$  の自由振動により、擬似共振信号の立下り電圧が  $|V_{OCPBD(TH1)}|$  以下になる点を、IC 内部でカウントし、1 回分の自由振動をスキップして、発振周波数を下げ、スイッチング損失を低減します。

- ボトムスキップ擬似共振動作⇒擬似共振動作  
ボトムスキップ擬似共振動作は、

$$|V_{OCP}| < |V_{OCPBD(BS1)}|$$

の状態です。この状態から負荷が重くなると、 $I_D$  が大きくなり、その結果、

$$|V_{OCP}| > |V_{OCPBD(BS1)}|$$

になると擬似共振動作に切り替わり、しきい値は自動的に  $V_{OCPBD(BS2)}$  に切り替わります。

負荷電流増加または負荷電流減少の過程では、図 1-14 のように、各動作モードの切り替えに際し、自動的にヒステリシスが設定されるため、スイッチング波形は、切り替えしきい値付近で不安定にならず、安定した動作モードの切り替えが可能です。

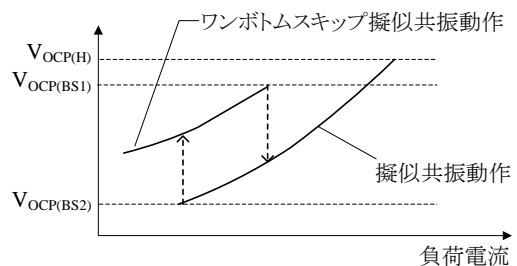


図 1-14 動作モード切り替え時のヒステリシス



### 1.6. スタンバイ機能

スタンバイ機能は 2 種類あります。製品とスタンバイ機能の関係は、ラインアップ表を参照してください。

#### 1.6.1. UVLO 間欠発振動作

2 次側出力電圧の検出回路に、補助巻線電圧が  $V_{CC(OFF)}$  以下になる検出回路へ切替えるスイッチを設け、リモコン待機時などのスタンバイ時に、出力電圧を低下させて、UVLO 間欠発振動作に切替え、消費電力を低減します。

図 1-15 に、UVLO 間欠発振動作の 2 次側回路例を示します。2 次側に、スタンバイ信号が入力され、スイッチ SW がオンすると、出力電圧の低下に伴って補助巻線電圧も低下します。VCC 端子電圧が動作停止電源電圧  $V_{CC(OFF)} = 9.7 \text{ V (typ.)}$  以下になると、IC は動作を停止します。その後、起動抵抗 R1 を介して C2 を充電し、VCC 端子電圧は再度上昇します。VCC 端子電圧が動作開始電源電圧  $V_{CC(ON)} = 18.2 \text{ V (typ.)}$  に達すると、再び IC は動作を開始します。しかし、補助巻線電圧は  $V_{CC(OFF)}$  以下のため、VCC 端子電圧は、 $V_{CC(ON)}$  と  $V_{CC(OFF)}$  の間を繰り返す UVLO 間欠発振動作になり、2 次側へ供給されるエネルギーは、VCC 端子が  $V_{CC(ON)}$  から  $V_{CC(OFF)}$  に低下するまでの短いスイッチング期間だけになります。

図 1-16 に、動作切替え時のタイミングチャートを示します。

UVLO による間欠発振の周波数が、人間の可聴領域 (20 Hz ~ 20 kHz) に入ると、トランスの音鳴りとして聞こえる場合があります。

この対策として、起動抵抗 R1 の値を下げて間欠発振周期を短くし、スイッチング電流を抑える方法がありますが、R1 の損失が増加します。そこで STR-X6700 シリーズは、間欠周波数を上げて、ス

スイッチング電流を抑えるために、FB 端子電圧が FB スタンバイ動作しきい値電圧以上に達すると、動作開始電源電圧をスタンバイ時動作開始電源電圧  $V_{CC(S)} = 11.1 \text{ V (typ.)}$  に下げ、 $V_{CC(OFF)}$  との差を、通常動作時の約 1/5 にする機能を内蔵しています。

通常動作から UVLO 間欠発振動作に切替わる期間は、発振が停止するため、出力電圧は低下し続けます。このため UVLO 間欠発振動作が始まるまでの期間は、2 次側出力電圧が要求する電圧以上を確保できる負荷にします。

スタンバイ動作から通常動作に切替わる期間は、VCC 端子電圧が  $V_{CC(ON)} = 18.2 \text{ V (typ.)}$  に達するまでの間、発振が停止するため、出力電圧は低下し続けます。このため通常の発振開始までの期間は、2 次側出力電圧が要求する電圧以上を確保できる負荷にします。

このように、動作切替え期間中は、装置側で負荷切替えのシーケンスなどを設ける必要があります。

UVLO 間欠発振によるスタンバイ動作は、動作のメカニズム上、数十 mW から、多くても 0.2 W 程度の微小負荷領域です。

出力リップル電圧や、安定化出力ライン以外の電圧変動が大きかったり、トランスの音鳴りが生じたりする場合は、出力平滑コンデンサの容量を大きくし、緩和できるか検討が必要です。

なお、トランスの音鳴りは、トランス単体の対策として、フェライトコアの接着、ワニス含浸などの方法がありますので、トランスメーカーに相談してください。

また、IC 内部で最小オン時間  $t_{ON(MIN)}$  が設定されていますが、軽負荷時に UVLO 間欠発振動作をする製品は、擬似共振動作時に、最小オン時間  $t_{ON(MIN)}$  の制限を解除し、ゼロまで動作します。軽負荷時の発振周波数が高くなり、スイッチング損失が増加する場合は、温度上昇に注意が必要です。

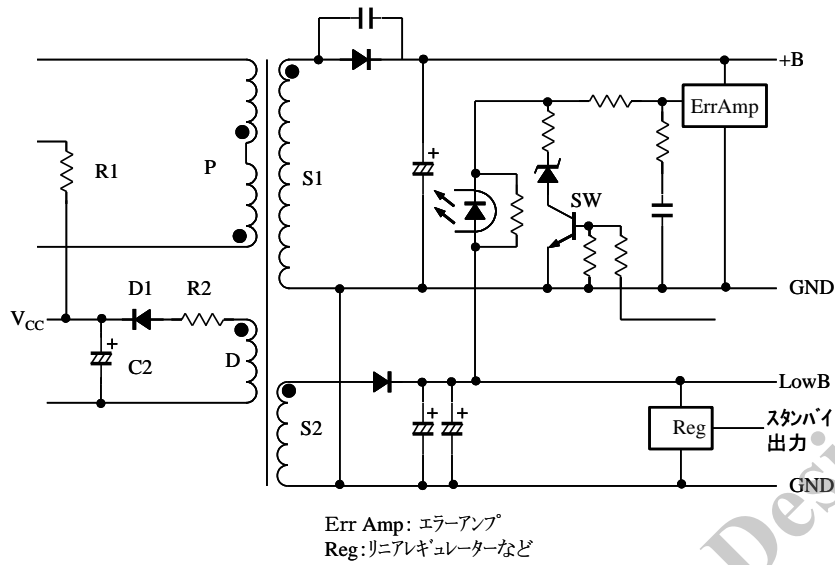


図 1-15 UVLO 間欠発振の 2 次側回路図例

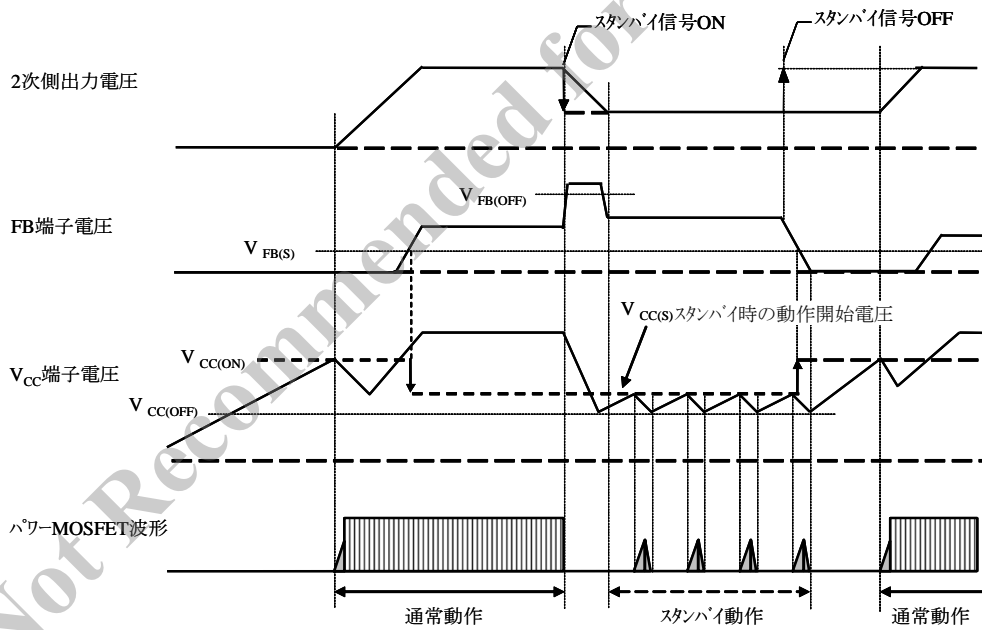


図 1-16 動作切換え時のタイミングチャート

### 1.6.2. オートバースト発振動作

最小オン時間  $t_{ON(MIN)}$  は、IC 内部で設定されています。負荷が軽くなり、ドレイン電流  $I_D$  の時間幅が、 $t_{ON(MIN)}$  に達すると、フィードバック電流が増加して FB 端子電圧が上昇します。FB 端子電圧が FB 端子しきい値電圧  $V_{FB(OFF)} = 1.45 \text{ V}$  に達すると、発振動作を停止します。FB 端子電圧が低下すると、自動的に発振動作を開始します（オートバースト発振動作）。これにより、スイッチング損失を低減し、スタンバイ時の効率が向上します。

### 1.7. ステップドライブ機能

パワーMOSFET のドライブ回路は、ステップドライブ回路を内蔵し、ターンオン時のノイズを低減しています。

図 1-17 のように、ターンオン時は、Tr1 がオンし、ゲート電圧は、RG1 で制限されたドライブ電流により、徐々に上昇します。約  $0.9 \mu\text{s}$  後に Tr2 がオンし、RG1 と RG2 で制限された大きなドライブ電流が流れます。これにより、ゲート電圧は急速に上昇します。ターンオフ時は、Tr1、Tr2 がオフ、Tr3 がオンし、低抵抗の RG3 で、パワーMOSFET のゲート電荷を急速に放電します。

ドライブ電圧は、定電圧源  $V_{DRV} = 7.5 \text{ V (typ.)}$  で供給され、VCC 端子電圧に影響されません。

ステップドライブ機能は、パワーMOSFET のオン時のゲート電圧を 2 段階に切換えることで、ターンオン時のドレイン電流のサージ電流を抑制し、その後、十分なゲート電圧を供給する理想的なドライブを行います。

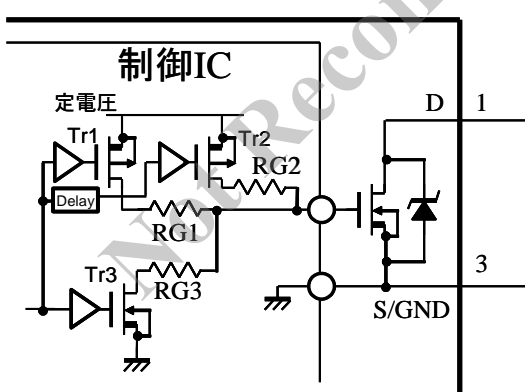


図 1-17 ステップドライブ回路

### 1.8. 最大オン時間制限機能

低入力電圧時や電源オン/オフ時などの過渡状態では、パワーMOSFET のオン時間を、最大

オン時間  $t_{ON(MAX)} = 32.5 \mu\text{s (typ.)}$  で制限します。これにより、発振周波数の下限を制限して、電源オン/オフ時のトランスの音鳴りを抑制します。

パワーMOSFET のオン時間（図 1-18 参照）は、電源設計時に、入力電圧下限、負荷最大の条件で、最大オン時間以下であることの確認が必要です。

入力電圧下限、負荷最大時に最大オン時間以上になるトランスを使用した場合、パワーMOSFET のオン時間は、最大オン時間で制限されます。そのため、入力電圧下限で必要な出力電力以下になる可能性があるため、トランスの再設計が必要です（トランスのインダクタンス  $L_p$  を下げて発振周波数を上げたり、1 次と 2 次の巻数比  $N_p/N_s$  を小さくして Duty を小さくするなど）。

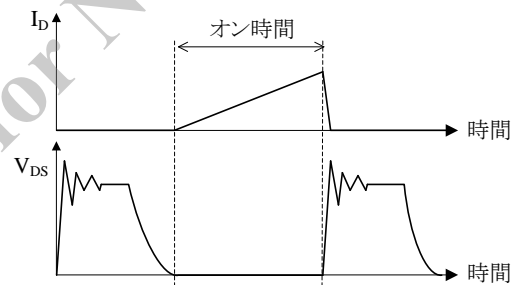


図 1-18 オン時間の確認

### 1.9. ラッチ回路

ラッチ回路は、過電圧保護（OVP：Overvoltage Protection）、過負荷保護（OLP：Overload Protection）の動作時に、ラッチモードで発振動作を停止させます。

ラッチ回路が動作し、発振動作が停止すると、VCC 端子電圧は下降し始め、動作停止電源電圧  $V_{CC(OFF)} = 9.7 \text{ V (typ.)}$  まで低下すると、IC の回路電流が減少します。その後、VCC 端子電圧は、起動抵抗 R1 からの電流供給により上昇し始め、動作開始電圧  $V_{CC(ON)} = 18.2 \text{ V (typ.)}$  に達すると、回路電流が再び増加します。VCC 端子電圧は、図 1-19 のように、 $V_{CC(ON)}$  と  $V_{CC(OFF)}$  の間で増減を繰り返します。

起動抵抗 R1 は、AC 入力電圧の下限時に、ラッチ回路保持電流  $I_{CC(H)} = 140 \mu\text{A (max)}$  以上の電流が流れるように設定します。

ラッチモードは、AC 入力をオフし、VCC 端子

電圧をラッチ回路解除電源電圧  $V_{CC(La.OFF)} = 7.2 \text{ V}$  (typ.)以下に下げると解除されます。

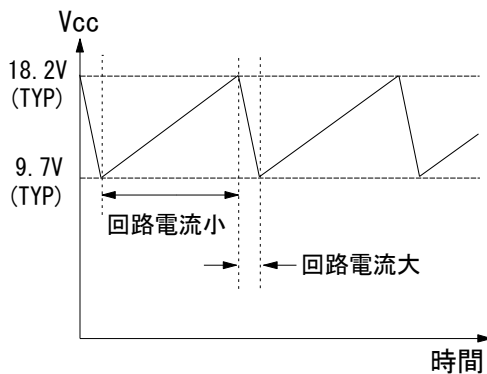


図 1-19 ラッチ時の  $V_{CC}$  端子電圧波形

### 1.10. 過電圧保護機能(OVP)

$V_{CC}$  端子と  $GND$  端子間に、OVP 動作電源電圧  $V_{CC(OVP)} = 27.7 \text{ V}$  (typ.)以上の電圧が印加されると、過電圧保護機能が動作し、ラッチモードで発振動作が停止します。

$V_{CC}$  端子電圧がトランスの補助巻線から供給される場合は、 $V_{CC}$  端子電圧が出力電圧に比例するため、出力電圧検出回路オープン時などの 2 次側過電圧を検出できます。

この場合、過電圧保護動作時の 2 次側出力電圧  $V_{OUT(OVP)}$  は、次式で概略計算できます。

$$V_{OUT(OVP)} = \frac{V_{OUT(NORMAL)}}{V_{CC(NORMAL)}} \times 27.7 \text{ V} \quad (2)$$

ここで、

$V_{OUT(NORMAL)}$  : 定常動作時の出力電圧

$V_{CC(NORMAL)}$  : 定常動作時の  $V_{CC}$  端子電圧

### 1.11. 過負荷保護機能(OLP)

過負荷保護状態（過電流保護動作によりドレイン電流のピーク値が制限されている状態）が、ある一定時間（遅延時間  $t_{DLY}$ ）続くと、ラッチモードで発振動作が停止します。これにより、パワー-MOSFET および 2 次側整流ダイオードなどの部品ストレスを軽減します。

過電流保護機能（OCP）が動作したときの 2 次側出力特性を、図 1-20 に示します。

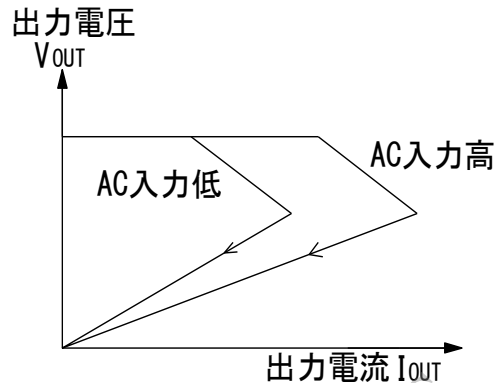


図 1-20 出力過負荷特性

FB 端子、SS/OLP 端子の周辺回路を図 1-21、OLP 動作時のタイミングチャートを図 1-22 に示します。

過負荷状態になると、出力電圧が低下するため、2 次側のエラーアンプがカットオフし、フィードバック電流  $I_{FB}$  が流れなくなります。過電流保護機能（OCP）が動作すると、SS/OLP 端子から  $I_{SSOLP(OLP)} = -11 \mu\text{A}$  (typ.)が流れ、C3 を充電し、SS/OLP 端子電圧は上昇し始めます。SS/OLP 端子電圧が  $V_{SSOLP(OLP)} = 4.9 \text{ V}$  (typ.)に達すると、ラッチモードで発振動作を停止します。

遅延時間  $t_{DLY}$  は、次式で概略計算できます。

$$t_{DLY} \approx \frac{C3 \times \Delta V}{I_{SSOLP(OLP)}} \quad (3)$$

ここで、 $\Delta V$  は、C3 の充電電圧で、約 4.9 V

$I_{SSOLP(OLP)}$  は SS/OLP 端子の電圧依存特性があり、SS/OLP 端子が上昇すると  $I_{SSOLP(OLP)}$  は減少します。そのため、式(3)と実測値は一致しないので、実働動作で十分に検討する必要があります。

電源の起動時において、遅延時間  $t_{DLY}$  は、出力の立ち上がり時間より長く設定する必要があります。短い場合は OLP が先に動作し、起動不良になります。

また、 $V_{CC}$  端子の C2 の電圧の低下速度と C3 の電圧上昇速度の兼ね合いで、C3 電圧が 4.9 V に達する前に、 $V_{CC}$  電圧が  $V_{CC(OFF)}$ 以下になると、ラッチオフにならずに間欠発振になるため、遅延時間設定は留意が必要です。

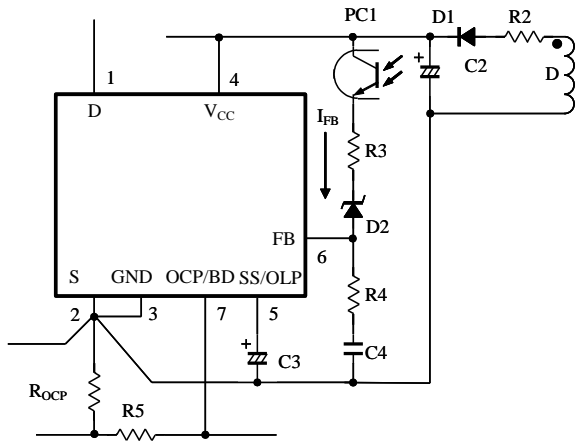


図 1-21 FB 端子、SS/OLP 端子周辺回路

表 1-3 参考：OLP 遅延時間  
 ( $\Delta V = 4.9 \text{ V}$ 、 $I_{SSOLP(OLP)} = -11 \mu\text{A}$  一定とした場合の式(3)の算出値)

C3 の容量	$t_{DLY}$
0.47 $\mu\text{F}$	209 ms
1 $\mu\text{F}$	445 ms
2.2 $\mu\text{F}$	980 ms
3.3 $\mu\text{F}$	1470 ms
4.7 $\mu\text{F}$	2094 ms

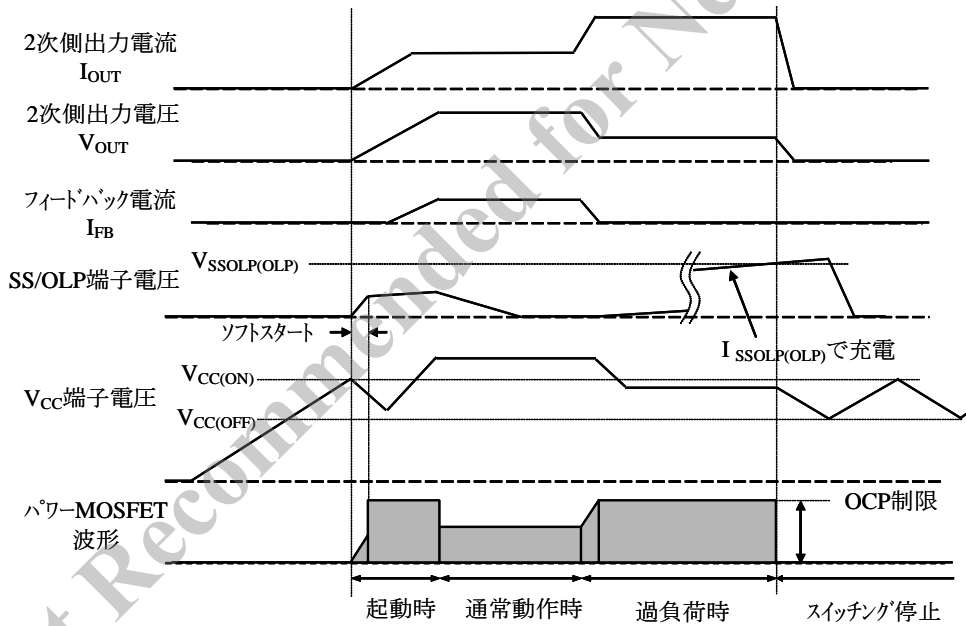


図 1-22 過負荷時のタイミングチャート

## STR-X6700 シリーズ

なお、ソフトスタート動作を有効にしたまま、OLP を自動復帰動作にする場合は、図 1-23 のように、SS/OLP 端子に 47 kΩ 程度の抵抗、または 2.7V のツェナーダイオードを接続し、SS/OLP 端子を  $V_{SS/OLP(OLP)} = 4.9 \text{ V (typ.)}$  以下にクランプします。これにより、過負荷要因を取り除くと、通常の動作に自動復帰します。

$V_{CC}$  端子電圧が  $V_{CC(OFF)}$  以下になると、図 1-24 のように、IC 内部のリセット回路は SS/OLP 端子の C3 電圧を放電します。通常動作時 (IC 内部の定電圧回路が動作している間) は、リセット回路は動作しません。

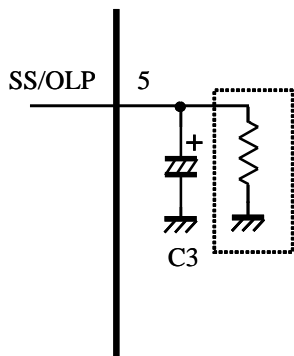


図 1-23 OLP を自動復帰動作にする場合

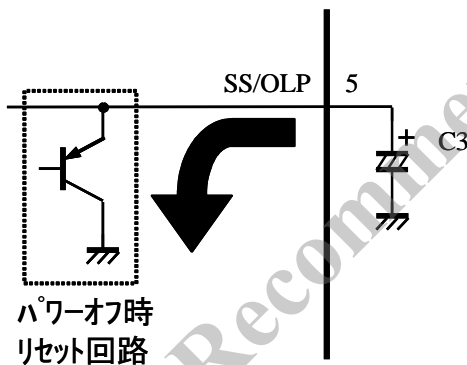


図 1-24 リセット回路

### 1.12. 過電流保護機能 (OCP)

過電流保護 (OCP) 回路は、パワー MOSFET のドレイン電流をパルスバイパルス方式で検出、制限します。

図 1-25 のように、OCP/BD 端子に、電流検出抵抗  $R_{OCP}$ 、 $R_5$ 、 $C_5$  を接続します。

$R_5$  と  $C_5$  は、パワー MOSFET のターンオン時に生じるサージ電流による、誤動作を防ぐためのフィルタ回路です。

過電流保護 (OCP) 回路の動作は、ドレイン電

流  $I_D$  が流れたときに、電流検出抵抗  $R_{OCP}$  に発生する電圧が、 $R_5$  と  $C_5$  のフィルタを介して過電流検出しきい値電圧  $V_{OCPBD(LIM)} = -0.94 \text{ V}$  に達すると、パワー MOSFET をターンオフします。OCP 回路は、 $R_{OCP}$  電圧をマイナス検出し、IC 内部の V1 と  $R_{OCP}$  電圧の絶対値の加算電圧を、IC 内部の抵抗  $RB1$ 、 $RB2$  と、 $R_5$  で分圧し、IC 内部の検出電圧  $V_{OCPM}$  を作ります。

$RB1$  と  $RB2$  のバラツキ (製品としては、 $I_{OCPBD}$  として規定) の影響を小さくするために、 $R_5$  は  $100 \Omega \sim 330 \Omega$  程度に設定します。

$C_5$  は、温度特性の変動が少ないコンデンサを用い、 $100 \text{ pF} \sim 470 \text{ pF}$  を目安に容量を設定します。なお  $C_5$  が大きくなりすぎると、OCP の応答が遅くなるため、電源起動時などの過渡状態時に、ドレイン電流のピークが増大する可能性があるため、注意が必要です。

一般的な定数は、 $R_5 = 100 \Omega$ 、 $C_5 = 220 \text{ pF}$  になりますが、誤動作が生じる場合は、実働で動作を確認して定数を決定します。

入力電圧が AC85V~AC264 などのワイド入力仕様の場合、AC100V 系と AC230V 系で過電流保護の動作点の差が大きくなります (図 1-20 を参照)。この動作点の差を抑えたい場合は、図 1-26 の点線内の D5、D6、R7 による入力電圧補正回路を追加します。

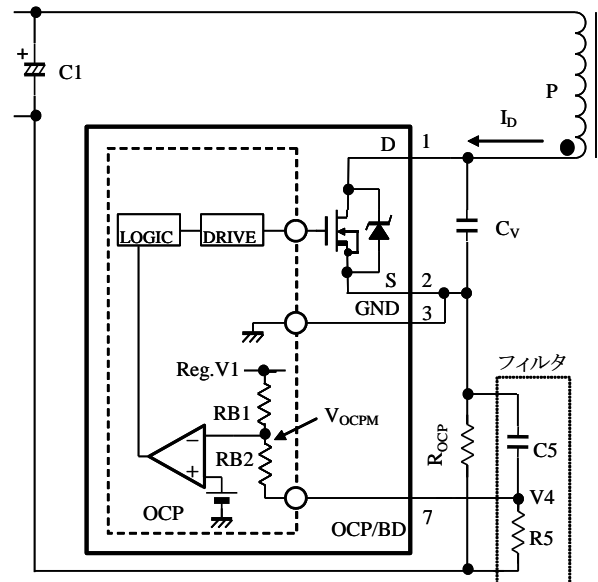


図 1-25 マイナス検出型 OCP 回路

パワー MOSFET がオンしたときに、補助巻線 D に生じるマイナス電圧は、入力平滑コンデンサ  $C_1$  電圧に比例します。このマイナス電圧を、OCP/BD 端子に入力して、OCP/BD 端子電圧に入力電圧のバイアスをかけ、入力電圧に対する過電流動作点

を補正します。

ツェナーダイオード D6 は、AC100V 系の上限電圧時に非導通、AC230V 系の下限電圧で導通する定数に設定します。

補助巻線 D のマイナス電圧が-18 V の場合、D6 のツェナー電圧は 16V 程度、R7 は 10 kΩ~22 kΩ が目安です。D6 と R7 の定数は、最終的に実働で動作を確認しながら調整します。

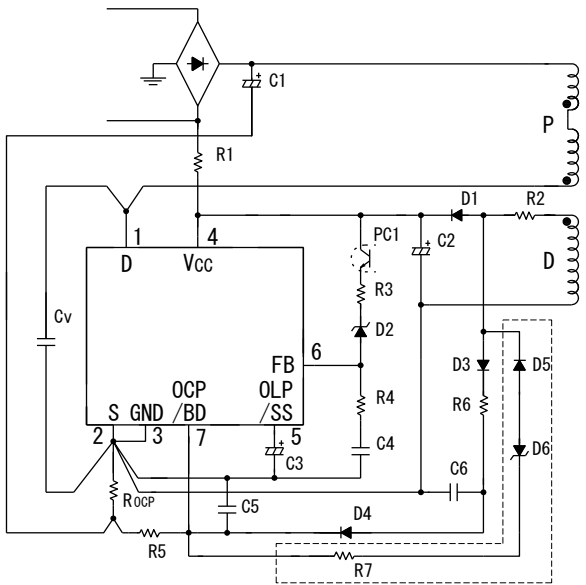


図 1-26 過電流保護の入力電圧補正回路

## 2. 設計上の注意点

### 2.1. 外付け部品

各部品は使用条件に適合したものを使用します。

- 入力、出力の平滑用電解コンデンサ

電解コンデンサは、リップル電流・電圧・温度上昇に対し、適宜設計マージンを設けます。また、リップル電圧を低減するため、スイッチング電源設計に適した、低 ESR タイプを推奨します。

- 電流検出用抵抗 R<sub>OCP</sub>

電流検出用抵抗 R<sub>OCP</sub> には高周波スイッチング電流が流れるので、内部インダクタンスが小さく、かつ許容損失を満足するものを使用します。

- 2 次側エラーアンプ周辺回路

一般的なシャントレギュレータ (U51) を使用した 2 次側エラーアンプ周辺回路を図 2-1 に示します。

C8 は位相補償用のコンデンサ。C8 の容量は、

0.047 μF~0.22 μF が目安です。

C8 は、最終的に実機で動作を確認し、定数の調整を行います。

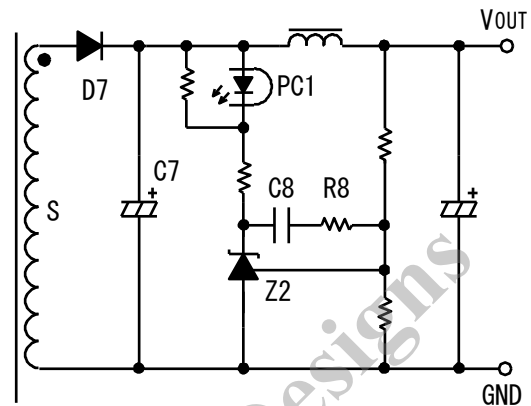


図 2-1 2 次側エラーアンプ周辺回路

- FB 端子周辺回路

図 2-2 に示す FB 端子と GND 端子間のコンデンサ C4 は、高周波ノイズ除去、および位相補正用です。C4、R4 は FB 端子と GND 端子近くに接続し、C4 の容量は、0.047 μF~0.22 μF 程度、R4 は 1 kΩ 前後が目安になり、最終的に実働で動作を確認して決定します。

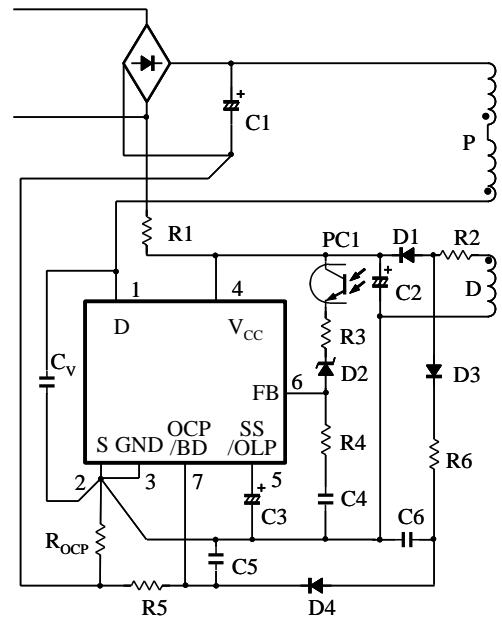


図 2-2 FB 端子周りの周辺回路

- トランス

ランスは、銅損・鉄損による温度上昇に対し、適宜設計マージンを設けます。スイッチング電流

## STR-X6700 シリーズ

は高周波成分を含むため、表皮効果が影響する場合があります。

このためトランスに使用する巻線の線径は、動作電流の実効値を考慮し、電流密度が  $4\sim 6 \text{ A/mm}^2$  を目安に選定します。表皮効果の影響などで、さらに温度対策が必要な場合は、巻線表面積を増加させるため、以下の内容を検討します。

- 巻線の本数を増やす
- リッツ線を使用する
- 線径を太くする

以下の場合には VCC 端子のサージ電圧が大きくなります。

- 低出力電圧、大電流負荷仕様など 1 次側主巻線 P のサージ電圧が高い場合
- 補助巻線 D が 1 次側主巻線 P のサージの影響を受けやすいトランス構造の場合

D 巻線のサージ電圧が大きいと、VCC 端子電圧が増加し、過電圧保護動作 (OVP) になる場合があります。そこで、トランス設計時は、以下の内容を考慮する必要があります。

- P 巻線と 2 次側出力巻線 S の結合を良くする (リーケージインダクタンスを小さくする)
- D 巻線と S 巻線の結合を良くする
- D 巻線と P 巻線の結合を悪くする

また、多出力の場合は出力電圧のレギュレーション特性を向上させるため、2 次側安定化出力巻線 (定電圧制御をしている出力ラインの巻線) S1 と、他出力巻線 (S2、S3...) の結合を良くする必要があります。

これらを考慮した 2 出力のトランス参考例を図 2-3 に示します。

<巻線構造例①>

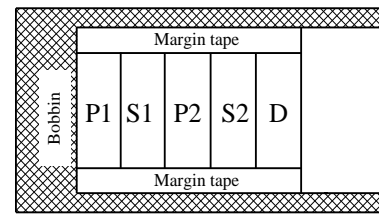
P1、P2 で S1 を挟み、P1、P2 と S1 の結合を良くし、P1、P2 のサージを小さくする。

D を P1、P2 から離し、結合を悪くして、D のサージを小さくする。

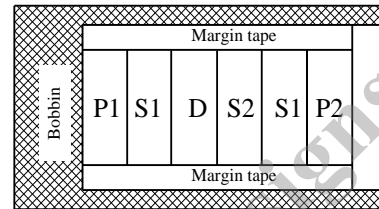
<巻線構造例②>

P1、P2 と S1 を近くに巻き、結合を良くし、P1、P2 のサージを小さくする。

D と S2 を S1 で挟み、D と S1、S1 と S2 の結合を良くする。これにより D のサージが小さくなり、S2 出力電圧のレギュレーション特性が向上する。



巻線構造例①



巻線構造例②

図 2-3 巻線構造例

## 2.2. トランス設計

トランスの設計は、基本的に RCC 方式 (Ringing Choke Converter: 自励式フライバックコンバータ) の電源トランス設計と同じです。

ただし、擬似共振動作により、ターンオンを遅延する分、Duty が変化するため、Duty の補正が必要です。図 2-4 に擬似共振回路を示します。

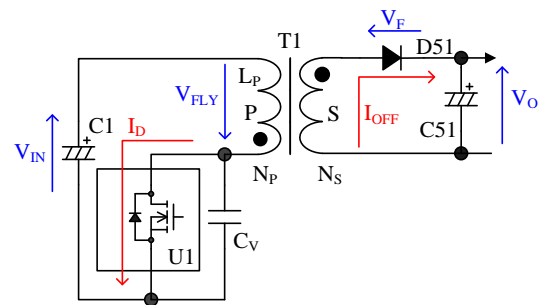


図 2-4 擬似共振回路

フライバック電圧  $V_{FLY}$  は

$$V_{FLY} = \frac{N_P}{N_S} \times (V_O + V_F) \quad (4)$$

ここで、

$N_P$ : 一次巻線の巻数

$N_S$ : 二次巻線の巻数

$V_O$ : 出力電圧

$V_F$ : D51 の順方向電圧降下



## STR-X6700 シリーズ

これより、電源入力電圧下限時のオンデューティー  $D_{ON}$  は

$$D_{ON} = \frac{V_{FLY}}{V_{IN(MIN)} + V_{FLY}} \quad (5)$$

ここで、

$V_{IN(MIN)}$  : 電源入力電圧下限時の C1 電圧  
 $V_{FLY}$  : フライバック電圧

これより遅延時間を考慮した一次側のインダクタンス  $L_p'$  は次式(6)で計算できます。

$$L_p' = \frac{(V_{IN(MIN)} \times D_{ON})^2}{\left( \sqrt{\frac{2P_O \times f_{MIN}}{\eta_1}} + V_{IN(MIN)} \times D_{ON} \times f_{MIN} \times \pi \sqrt{C_V} \right)^2} \quad (6)$$

ここで、

$V_{IN(MIN)}$  : 電源入力電圧下限時の C1 電圧  
 $D_{ON}$  : 電源入力電圧下限時のオンデューティー  
 $P_O$  : 最大出力電力  
 $f_{MIN}$  : 最低発振周波数  
 $\eta_1$  : トランスの変換効率  
 $C_V$  : 電圧共振コンデンサの容量

また、ドレイン電流ピーク  $I_{DP}$  などの各パラメータは以下の式で計算できます。

$$t_{ONDLY} = \pi \sqrt{L_p' \times C_V} \quad (7)$$

$$D_{ON}' = D_{ON} (1 - f_{MIN} \times t_{ONDLY}) \quad (8)$$

$$I_{IN} = \frac{P_O}{\eta_2} \times \frac{1}{V_{IN(MIN)}} \quad (9)$$

$$I_{DP} = \frac{2 \times I_{IN}}{D_{ON}'} \quad (10)$$

$$N_p = \sqrt{\frac{L_p'}{Al\text{-value}}} \quad (11)$$

$$N_s = \frac{N_p \times (V_O + V_F)}{V_{FLY}} \quad (12)$$

ここで、

$t_{ONDLY}$  : 遅延時間  
 $I_{IN}$  : 平均入力電流  
 $\eta_2$  : 電源の変換効率  
 $I_{DP}$  : スイッチング電流ピーク  
 $D_{ON}'$  : 補正後のオンデューティー  
 $V_O$  : 2次側出力電圧

また、補正後のオンデューティーより、最低発振周波数  $f_{MIN}$  は以下の式で算出できます。

$$f_{MIN} = \left( \frac{-\sqrt{\frac{2P_O}{\eta_1}} + \sqrt{\frac{2P_O}{\eta_1} + \frac{4\pi(V_{IN(MIN)} \times D_{ON}')^2 \times \sqrt{C_V}}{\sqrt{L_p'}}}}{2\pi \sqrt{C_V} \times V_{IN(MIN)} \times D_{ON}'} \right)^2 \quad (13)$$

フェライトコアの NI-limit vs. Al-value 特性例を図 2-5 に示します。トランスに使用するフェライトコアは、NI-limit vs. Al-value 特性に対して温度バラツキなどの設計マージンを考慮し、磁気飽和を生じないものを選定します。図 2-5 に示すように、 $L_p'$  と  $N_p$  で決まる Al-value と、式(14)から算出した NI が、飽和曲線に対して 30% 以上のマージンを持つコアを推奨します。

$$NI = N_p \times I_{DP} \quad (AT) \quad (14)$$

ここで、

$N_p$  : 一次巻線の巻数  
 $I_{DP}$  : スイッチング電流ピーク

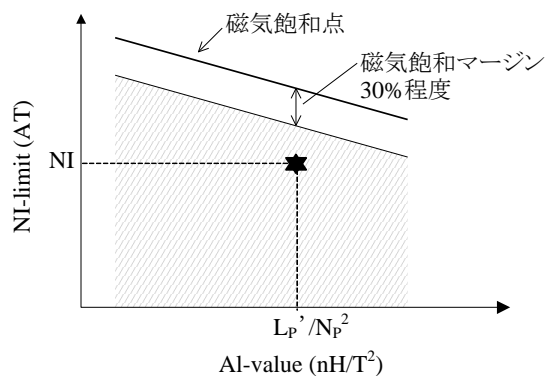


図 2-5 コアの NI-Limit vs. AL-value 特性例

2.3. パターン設計

スイッチング電源は、高周波かつ高電圧の電流経路が存在し、基板のパターンや部品の実装条件が、動作、ノイズ、損失などに大きく影響します。そのため、高周波電流ループは極力小さくし、パターンを太くして、ラインインピーダンスを低くする必要があります。

また、GND ラインは輻射ノイズに大きな影響を与えるため、極力太く、短く配線します。

さらに、以下に示す内容を配慮したパターン設計が必要です。

IC 周辺回路の接続例を、図 2-6 に示します。

(1) 主回路パターン

スイッチング電流が流れる主回路パターンです。このパターンは極力太く、電流ループを小さく配線します。IC と入力電解コンデンサ C1 の距離が離れている場合は、高周波電流ループのインピーダンスを下げるため、トランスもしくは IC の近くに、電解コンデンサやフィルムコンデンサ (0.1μF 程度) を追加します。

(2) 制御系グランドパターン

制御系グランドパターンに主回路の大電流が流れると、IC の動作に影響を与える可能性があります。制御系のグランドは専用パターンにし、R<sub>OCP</sub> のできるだけ近くに配線します。

(3) VCC 端子周り

このパターンは、IC の電源供給用パターンのため、極力電流ループを小さく配線します。

め、極力電流ループを小さく配線します。

IC と電解コンデンサ C2 の距離が離れている場合は、VCC 端子と GND 端子の近くにフィルムコンデンサ C<sub>f</sub> (0.1μF~1.0μF 程度) を追加します。

(4) 電流検出用抵抗 R<sub>OCP</sub> 周り

R<sub>OCP</sub> は、S 端子および GND 端子の近くに配置します。共通インピーダンスやスイッチング電流が制御回路へ影響を与えることを避けるため、C1 マイナスパターンと R5 パターンは R<sub>OCP</sub> 近傍で接続します。

(5) IC の周辺部品

IC に接続する制御系の部品は IC の近くに配置し、最短で各端子に接続します。

(6) 2 次側整流平滑回路

このパターンは、スイッチング電流が流れる 2 次側主回路パターンです。このパターンは極力太く、電流ループを小さく配線します。このパターンのインピーダンスを下げると、パワー MOSFET がターンオフする際に発生するサージ電圧を減らすことができます。これにより、パワー MOSFET の耐圧マージンを増やし、クランプスナバ回路のストレスや損失を低減できます。

(7) 温度に関する注意事項

パワー MOSFET のオン抵抗 R<sub>DS(ON)</sub> は、正の温度係数のため、熱設計に注意が必要です。

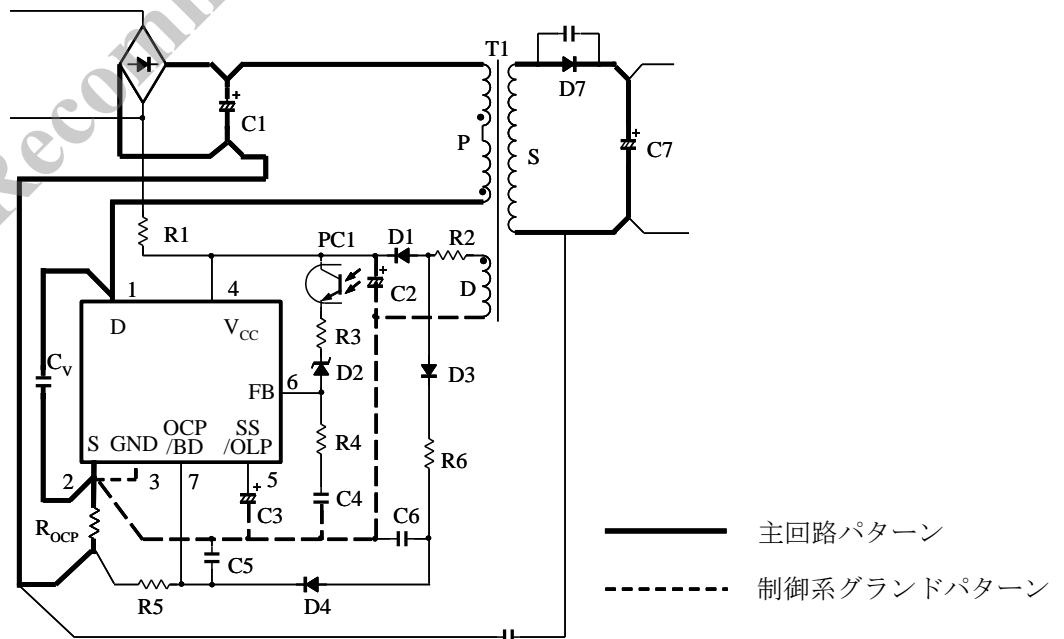


図 2-6 周辺回路の接続例

### 注意書き

- 本書に記載している製品（以下、「本製品」という）のデータ、図、表その他のすべての内容は本書発行時点のものとなります。本書に記載している内容は、改良などにより予告なく変更することがあります。ご使用の際には、最新の情報であることを弊社販売窓口を確認してください。
- 本製品は、一般電子機器（家電製品、事務機器、通信端末機器、計測機器など）の部品に使用されることを意図しております。ご使用の際には、納入仕様書に署名または記名押印のうえご返却をお願いします。高い信頼性が要求される装置（輸送機器とその制御装置、交通信号制御装置、防災・防犯装置、各種安全装置など）への使用をご検討の際には、必ず事前にその使用の適否につき弊社販売窓口へご相談および納入仕様書に署名または記名押印のうえご返却をお願いします。本製品は、極めて高い信頼性が要求される機器または装置（航空宇宙機器、原子力制御、その故障や誤動作が生命や人体に危害を及ぼす恐れのある医療機器（日本における法令でクラスⅢ以上）など）（以下「特定用途」という）に使用されることは意図されておりません。特定用途に本製品を使用したことによりお客様または第三者に生じた損害などに関し、弊社は一切その責任を負いません。
- 本製品の使用にあたり、本製品に他の製品・部材を組み合わせる場合、あるいはこれらの製品に物理的、化学的、その他何らかの加工・処理を施す場合には、使用者の責任においてそのリスクを必ずご検討のうえ行ってください。
- 弊社は品質、信頼性の向上に努めていますが、半導体製品では、ある確率での欠陥、故障の発生は避けられません。本製品の故障により結果として、人身事故、火災事故、社会的な損害などが発生しないよう、故障発生率およびディレーティングなどを考慮のうえ、使用者の責任において、本製品が使用される装置やシステム上で十分な安全設計および確認を含む予防措置を必ず行ってください。ディレーティングについては、納入仕様書および弊社ホームページを参照してください。
- 本製品は耐放射線設計をしておりません。
- 本書に記載している内容を、文書による弊社の承諾なしに転記・複製することを禁じます。
- 本書に記載している回路定数、動作例、回路例、パターンレイアウト例、設計例、推奨例、本書に記載しているすべての情報およびこれらに基づく評価結果などは、使用上の参考として示したもので、これらに起因する使用者もしくは第三者のいかなる損害および知的財産権を含む財産権その他一切の権利の侵害問題について、弊社は一切責任を負いません。
- 本書に記載している技術情報（以下、「本技術情報」という）は、本製品の使用上の参考として示したもので、弊社の所有する知的財産権その他権利の実施、使用を許諾するものではありません。
- 使用者と弊社との間で別途文書による合意がない限り、弊社は、本製品の品質（商品性、および特定目的または特別環境に対する適合性を含む）ならびに本書に記載の情報（正確性、有用性、信頼性を含む）について、明示的か黙示的かを問わず、いかなる保証もしておりません。
- 本製品を使用する場合は、特定の物質の含有・使用を規制する RoHS 指令など、適用可能性がある環境関連法令を十分に調査したうえで、当該法令に適合するよう使用してください。
- 本製品および本技術情報を、大量破壊兵器の開発を含む、軍事用途や軍事利用の目的で使用しないでください。また、本製品および本技術情報を輸出または非居住者などに提供する場合は、「米国輸出管理規則」、「外国為替及び外国貿易法」など、各国の適用のある輸出管理法令などを遵守してください。
- 弊社物流網以外での本製品の落下などの輸送中のトラブルについて、弊社は一切責任を負いません。
- 本書は、正確を期すため慎重に製作したのですが、弊社は本書に誤りがないことを保証するものではなく、万一本書に記載している内容の誤りや欠落に起因して使用者に損害が生じた場合においても、弊社は一切責任を負いません。
- 本製品を使用するときに特に注意することは納入仕様書、一般的な使用上の注意は弊社ホームページを参照してください。
- 本書で使用される個々の商標、商号に関する権利は、弊社その他の原権利者に帰属します。