



サンケン電気株式会社

大電流バイポーラステッピングモータドライバIC
High-current bipolar stepping motor driver
SX7232M/SX7236M

データシート

2020年10月 Rev.2.5

本資料は、現在開発中の大電流バイポーラステッピングモータドライバの SX7232M/SX7236M についてまとめたものです。

本資料の内容は和英併記となっておりますが、和文優先とさせていただきます。最新情報に関しては、弊社担当部門までお問合せ願います。

This application note is applied to SX7232M/SX7236M, which is high-current motor driver for 2-phase bipolar stepping motor.

This application note, which shows in Japanese and English, Japanese expression shall be given priority over English expression. About the latest information, please refer to our section in charge.

〔目次 Contents〕

1. はじめに (Introduction).....	3
2. 特長 (Features and Benefits)	4
3. シリーズ品のご案内 (Selection guide).....	5
4. 製品仕様 (Specifications)	5
4.1. 絶対最大定格 (Absolute maximum ratings)	5
4.2. 推奨動作範囲 (Recommended operating range)	6
4.3. 減定格 (Power dissipation).....	7
4.4. 電気的特性 (Electrical characteristics).....	8
5. 外形図 (Package dimension).....	10
6. 参考ランド寸法 (Reference foot pattern)	11
7. Pin 配列 (Pin assignment).....	12
8. 内部ブロック図 (Internal block diagram)	13
9. 応用回路例 (Application circuit).....	14
10. デバイス動作 (Device operation)	17
10.1. ロジック入力 (Logic input).....	19
10.1.1. Clock 入力 (STEP)	19
10.1.2. Direction 入力 (DIR).....	19
10.1.3. Enable 入力(ENABLEn).....	19
10.1.4. Microstep Select (MS1/MS2/MS3)	20
10.1.5. リセット (Reset).....	20

10.2.	内部 PWM 電流制御 (Internal PWM)	21
10.2.1.	REF 入力 (REF input)	21
10.2.2.	PWM Blanking	22
10.2.3.	電流回生について (Current decay mode)	23
10.3.	各種保護機能 (Internal protections)	24
10.3.1.	過電流保護 (Over current protection)	24
10.3.2.	低電圧保護 (Under voltage lock out)	24
10.3.3.	過熱保護 (Thermal shutdown)	24
10.3.4.	フラグ出力 (Flag output)	25
10.4.	スリープモード (Sleep mode)	26
10.5.	チャージポンプ(charge pump, CPL&CPH)	26
10.6.	電源シーケンス (Power-on sequence)	27
10.7.	モータのホールドについて (Hold motor)	27
10.8.	Timing Requirements	27
10.9.	真理値表 (Truth table)	28
10.10.	ステップシーケンス (Step sequence)	29
10.11.	各励磁モードでの動作 (Operation in each excitation mode)	31
10.11.1.2	相励磁 (トルクベクトル一定モード, Full step with constant torque vector)	32
10.11.2.2	相励磁 (100%フルトルクモード, Full step with 100% full torque)	33
10.11.3.1-2	相励磁 (トルクベクトル一定モード, Half step with constant torque vector)	34
10.11.4.1-2	相励磁 (100%フルトルクモード, Half step with 100% full torque)	35
10.11.5.W1-2	相励磁 (W1-2 Phase)	36
10.11.6.2W1-2	相励磁 (2W1-2 Phase)	37
10.11.7.4W1-2	相励磁 (4W1-2 Phase)	38
11.	動作波形図 (Operating wave example)	39
12.	アプリケーション (Applications)	46
12.1.	参考基板レイアウト (PCB layout)	46
12.2.	Grounding	46
12.3.	Current Sensing	47
12.4.	その他の注意事項 (Notice)	47
13.	評価ボード例 (Evaluation board example)	48
13.1.	回路例 (Circuit example)	48
13.2.	基板仕様例 (PCB specifications example)	48
14.	半田耐熱について (Soldering)	49
14.1.	リフロー半田付け (reflow soldering)	49
14.2.	フロー半田付け (半田槽ディップ, Flow ; Dip soldering)	49
14.3.	手半田付け (半田ごてによる加熱半田付け, Manual soldering)	50
15.	保管上の注意事項 (Cautions for storage)	50

1. はじめに (Introduction)

SX7232M/SX7236M は、ステッピングモータを駆動するシーケンサ機能付マイクロステッピング対応モータドライバです。内蔵シーケンサにより、モータを少ない信号線で簡単に制御することができます。単一電源動作対応のため、内蔵シーケンサ動作用ロジック電源は不要です。

The SX7232M/SX7236M are complete microstepping motor driver with built-in translator for easy operation with minimal control lines. The SX7232M/SX7236M operate by single power supply and no require external logic supply to drive internal translator.

励磁モードは、フルステップ (2 相励磁方式, トルクベクトル一定モード / 100%フルトルクモード両対応)・ハーフステップ (1-2 相励磁方式, トルクベクトル一定モード / 100%フルトルクモード両対応)・4 分割マイクロステップ (W1-2 相励磁方式)・8 分割マイクロステップ (2W1-2 相励磁方式)・16 分割マイクロステップ (4W1-2 相励磁方式)に対応しています。

It is designed to operate bipolar stepper motors in full, half, quarter, eighth, sixteenth step modes, include 100% full torque step modes.

SX7232M/SX7236M は、内部保護回路としてヒステリシス付過熱保護(TSD)回路、低電圧保護(UVLO)回路、出力貫通電流防止回路、過電流保護(OCP)回路を有しています。過電流保護回路は、モータ出力端子の天絡・地絡・ショートに対する過電流を保護します。

Internal circuit protection includes: thermal shutdown with hysteresis, undervoltage lockout (UVLO), crossover-current protection and over-current protection (OCP). OCP circuit will protect the IC from short-to-supply, short-to-ground and shorted-load.

SX7232M/SX7236M に搭載されている 2 つの H ブリッジ(全て N 型チャネルの FET で構成されています)は、いずれも OFF 時間固定式の PWM 制御回路により電流制御されています。

The currents in each of the two output full-bridges and all of the N-channel MOSFETs are regulated with fixed-off time PWM (pulse width modulated) control circuitry.

各ステップにおける H ブリッジに流れる電流は、外付けの電流検出抵抗(R_s)、リファレンス電圧(VREF)およびシーケンサからの信号を受けた DAC (DA コンバータ)の出力電圧によって決まります。

At each step, the current for each full-bridge is set by the value of its external current-sense resistor (RS1 and RS2), a reference voltage (VREF), and the output voltage of its DAC (which in turn is controlled by the output of the translator).

電源立ち上がり時もしくはリセット時において、シーケンサにより各相の DAC 出力と電流の方向は初期の Home State に設定されます。

At power-on or reset, the translator sets the DACs and the phase current polarity to the initial Home state.

電流制御モードは両相とも Mixed Decay に設定されます。この Mixed Decay モードにより、モータの逆起電圧による電流波形の歪を抑えることができ、マイクロステッピングの動作を正確なものにしています。

The current regulators are to Mixed Decay Mode for both phases. This Mixed Decay Mode improves microstepping performance by reducing the distortion of the current waveform that results from the back EMF of the motor.

STEP 端子に信号が 1 パルス入力されると、シーケンサにより自動的に DAC 出力電圧が次の電圧レベルに移行します。励磁モードは、MS1、MS2 および MS3 のロジック信号によって設定されません。モータ回転方向は、DIR 端子のロジックにて設定できます。

When a step command signal occurs on the STEP input, the translator automatically sequences the DACs to the next level and current polarity. The microstep resolution is set by the voltage on logic inputs MSx. DIR input determines the direction of rotation of the motor.

2. 特長 (Features and Benefits)

- 低 ON 抵抗出力 (SX7232M: 50mΩ typ, SX7236M: 80mΩ typ)
Ultra-low ON resistance outputs (SX7232M: 50mΩ typ, SX7236M: 80mΩ typ)
- 16 分割マイクロステップまで全 7 通りの励磁モードに対応
7 types of excitation mode up to sixteenth step mode
- 低消費電力のスリープ機能内蔵
Low current sleep mode
- 同期整流機能による回生時の熱損失の低減
Synchronous rectification for low power dissipation
- 各種保護機能内蔵
Internal protections
 - パワーオンリセット機能 (POR)
Power-On Reset
 - 低電圧保護機能 (UVLO)
Under voltage lock out
 - 過熱保護機能搭載 (TSD)
Thermal shutdown
 - 天絡、地絡、モータコイル間ショートに対する過電流保護(OCP)回路内蔵
Over current protection for short-to-supply, short-to ground and shorted-load
 - 出力ドライバにおける貫通電流を防ぐデッドタイム機能搭載
Crossover-current protection
- 異常状態を知らせるフラグ出力機能内蔵
Diagnostics output, FLAGn pin
- 単一電源動作対応 (内蔵シーケンサ動作用ロジック電源不要)
Single supply operation
(No require external logic supply to drive internal sequencer)
- 電源/ロジック入力の立ち上げ/立ち下げ順序シーケンスフリー
Special power-on/off sequence is NOT required
- 2 種類の耐圧オプションを用意 (SX7232M: 40V 品, SX7236M: 60V 品)
2 types of voltage rating options (SX7232M: 40V, SX7236M: 60V)

3. シリーズ品のご案内 (Selection Guide)

本技術資料に記載されている製品群の早見表は以下の通りです。

Please refer to following table of SX723x series.

Parts No.	絶対最大定格 absolute maximum ratings	入力タイプ input type
SX7232M	40V	Clock 入力 Clock input
SX7236M	60V	Clock 入力 Clock input

4. 製品仕様 (Specifications)

4.1. 絶対最大定格 (Absolute maximum ratings)

絶対最大定格 ($T_j=25^\circ\text{C}$)

Absolute maximum ratings ($T_j=25^\circ\text{C}$)

項目 Characteristics	記号 Symbol	規格値 Rating	単位 Units	備考 Notes
主電源電圧 Load supply voltage	V_{BB}	-0.3~40	V	SX7232M
		-0.3~60	V	SX7236M
出力電流 (*1) Output current	I_{out}	± 5.0	A	連続 continuous
ロジック入力電圧 Logic input voltage	V_{IN}	-0.3~5.5	V	
出力電圧 Output voltage	V_{OUT}	-0.5~40	V	SX7232M
		-0.5~60	V	SX7236M
検出電圧 Sense voltage	V_{SEN}	± 0.5	V	
REF入力電圧 REF input voltage	V_{REF}	-0.3~5.0	V	
FLAGn出力電圧 FLAGn output voltage	V_{flag}	-0.3~5.5	V	
FLAGn出力流入電流 FLAGn output sink current	I_{flag}	10	mA	
パッケージパワー損失 (*2) Package power dissipation	P_D	3	W	(*4)
動作周囲温度 Operating ambient temperature	T_A	-20~85	$^\circ\text{C}$	
ジャンクション温度 (*3) Junction temperature	T_J	150	$^\circ\text{C}$	
保存温度 Storage temperature	T_{stg}	-40~150	$^\circ\text{C}$	

(※1) 出力電流は周囲温度、放熱状態によって制限をうけることがあります。

いかなる使用条件下においても、決して、指定された定格電流および最大接合部温度 ($T_J=+150^{\circ}\text{C}$) を越えないようにして下さい。

Output current rating may be limited by duty cycle, ambient temperature, and heat sinking. Under any set of conditions, do not exceed the specified junction temperature of 150°C .

(※2) 周囲温度 (T_a) が $+25^{\circ}\text{C}$ 以上の場合は、 $-23.98\text{mW}/^{\circ}\text{C}$ にてディレーティングが必要となります。(減定格の項参照)

When the ambient temperature (T_a) is over 25°C , you need to reduce the power dissipation with $-23.98\text{mW}/^{\circ}\text{C}$ (Please refer to "Power dissipation").

(※3) ジャンクション温度 (T_J) が $+150^{\circ}\text{C}$ を越すような異常条件下で使用した場合、デバイス内のサーマルシャットダウン回路が動作しますが、このような条件下での使用は、極力、避けて下さい。

When you use the device under the condition of 150°C or above, the device will operate thermal shut down in the device. However please do not use the device under the condition.

(※4) 基板実装時 (1.6mm、銅箔 35 μm 、CEM-3、モールドなし、自然空冷) にて測定。

This value is measured using CEM-3 PCB ($t=1.6\text{mm}$, copper thickness: $35\mu\text{m}$, still air).

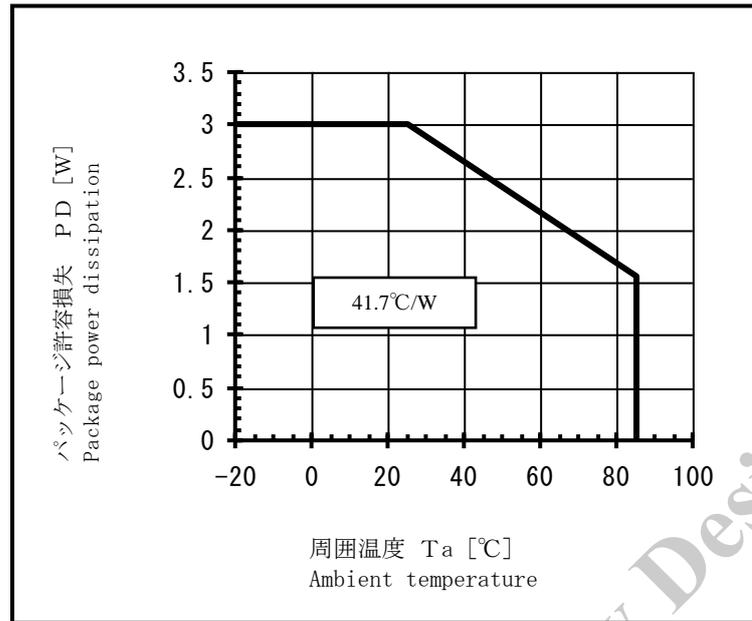
4.2. 推奨動作範囲 (Recommended operating range)

項目 Characteristics	記号 Symbol	規格値 Rating	単位 Units	備考 Notes
主電源電圧 Load supply voltage	V_{BB}	15~35	V	SX7232M
		15~50	V	SX7236M
出力電流 (*1) Output current	I_{out}	± 2.5	A	連続 continuous
ロジック入力電圧 Logic input voltage	V_{IN}	0~5	V	
検出電圧 Sense voltage	V_{SENSE}	± 0.3	V	
REF入力電圧 REF input voltage	V_{REF}	1~4	V	
FLAGn出力電圧 FLAGn output voltage	V_{flag}	0~5	V	
FLAGn出力流入電流 FLAGn output sink current	I_{flag}	~1	mA	
動作周囲温度 Operating ambient temperature	T_A	0~50	$^{\circ}\text{C}$	
パッケージ表面温度 Package surface temperature	T_{PKG}	85	$^{\circ}\text{C}$	

注) 特に出力電流を推奨動作範囲以上、絶対最大定格以下にてご使用される場合、本書を参照の上、他の定格を越える事の無いよう必ず十分な評価、検証を行って下さい。

Especially, care should be taken with output current on condition over recommended range and below absolute maximum ratings. In this case, enough evaluation is needed with technical note to avoid the device being over absolute max rating for other item.

4.3. 減定格 (Power dissipation)



※ 上記の減定格は、(1.6mm、銅箔 35um、CEM-3、モールドなし、自然空冷)の基板実装状態での値です。許容損失は、基板の層数やパターンの銅箔面積によって変化しますのでご注意ください。

This value is measured using CEM-3 PCB (t=1.6mm, copper thickness:35um, still air). Power dissipation will vary with number of layers, copper area, etc of PCB design.

4.4. 電気的特性 (Electrical characteristics)

(特に断りなき場合、 $T_a=25^{\circ}\text{C}$ 、 $V_{\text{BB}}=V_{\text{BB}(\text{MAX})}\text{V}$)
 ($T_a=25^{\circ}\text{C}$, $V_{\text{BB}}=V_{\text{BB}(\text{MAX})}\text{V}$, unless otherwise noted)

出力部(Output Drivers)

特性項目 Characteristics	記号 Symbol	定格 Limits			単位 Units	試験条件 Test Conditions
		MIN	TYP	MAX		
主電源電圧範囲 Load supply voltage range	V_{BB}	10	-	40	V	SX7232M, operating
		0	-	40	V	SX7232M, sleep mode
		10	-	60	V	SX7236M, operating
		0	-	60	V	SX7236M, sleep mode
MOSFET ON抵抗 MOSFET On resistance	R_{DSON}	-	50	80	m Ω	SX7232M, Source, $I_{\text{out}} = -5\text{A}$
		-	50	80	m Ω	SX7232M, Sink, $I_{\text{out}} = 5\text{A}$
		-	80	110	m Ω	SX7236M, Source, $I_{\text{out}} = -5\text{A}$
		-	80	110	m Ω	SX7236M, Sink, $I_{\text{out}} = 5\text{A}$
MOSFET ボディー Di 順電圧 MOSFET body Di forward voltage	V_{F}	-	-	1.25	V	Source, $I_{\text{out}} = -5\text{A}$
		-	-	1.25	V	Sink, $I_{\text{out}} = 5\text{A}$
主電源電流 Load Supply current	I_{BB}	5	10	15	mA	動作状態、出力OFF時 operating, output disabled
		-	-	20	μA	スリープモード sleep mode

制御部(Control Logic)

Logic入力電圧 (SLEEPn端子を除く) Logic input threshold (except SLEEPn)	$V_{\text{IN}(\text{I})}$	2.0	-	-	V	$V_{\text{IN}(\text{I})}$
	$V_{\text{IN}(\text{O})}$	-	-	0.8	V	$V_{\text{IN}(\text{O})}$
SLEEPn端子入力しきい値電圧 SLEEPn input threshold	$V_{\text{IN}(\text{SLEEP})}$	0.8	-	2.5	V	
ロジック入力フィルタ Logic input filter	t_{LOGIC}	-	1	-	μs	STEP, DIR, ENABLEn, MS1, MS2, MS3, 設計保証
ロジック入力プルダウン抵抗 Logic input pulldown resistor	R_{PD}	20	30	40	k Ω	STEP, DIR, ENABLEn, MS1, MS2, MS3, SLEEPn
Logic入力電圧ヒステリシス Logic input hysteresis	$V_{\text{hys}(\text{IN})}$	-	300	-	mV	STEP, DIR, ENABLEn, MS1, MS2, MS3, 設計保証
PWMブランキング時間 PWM blanking time	t_{blank}	-	2	-	μs	
固定OFF時間 Fixed-off time	t_{OFF}	20	30	40	μs	
REF入力電圧範囲 REF input voltage range	V_{REF}	0	-	4	V	
REF端子入力電流 REF input current	I_{REF}	-3	-	3	μA	
電流トリップレベルエラー Current trip level error (※3)	err_I	-	-	± 15.0	%	$V_{\text{REF}} = 2\text{V}$, $\%I_{\text{TripMAX}} = 38\%$
		-	-	± 5.0	%	$V_{\text{REF}} = 2\text{V}$, $\%I_{\text{TripMAX}} = 71\%$
		-	-	± 5.0	%	$V_{\text{REF}} = 2\text{V}$, $\%I_{\text{TripMAX}} = 100\%$
FLAGn出力飽和電圧 FLAGn output saturation voltage	$V_{\text{FL}(\text{ON})}$	0.05	-	0.6	V	IFLAGn=2mA
		0.2	-	1.5	V	IFLAGn=7mA
FLAGn出力リーク電流 FLAGn output leakage	$I_{\text{FL}(\text{OFF})}$	-	-	50	μA	$V_{\text{FL}(\text{ON})} = 5.5\text{V}$
Sen端子入力電流 Sen input current	I_{Sen}	-10	-	10	μA	Sen1, Sen2, $V_{\text{sen}} = 0 \sim 0.5\text{V}$
クロスオーバーデッドタイム crossover dead time	T_{DT}	-	1000	-	ns	設計保証
STEP端子入力周波数 STEP input frequency	t_{STEP}	-	-	250	kHz	Duty=50%, 設計保証値 (※4)

次頁へ続く

Continued to next page

保護機能(Protection)

過電流保護フィルタ時間 OCP filter time	$T_{OCPfilter}$	-	1	-	us	設計保証
過電流検出電圧 Over current detect voltage	V_{OCPLS}	0.95	1.15	1.35	V	OUT-GND間電圧、Low Side検出 OUT-GND voltage, Low side detect
	V_{OCPHS}	0.25	0.45	0.65	V	VBB-OUT間電圧、High Side検出 VBB-OUT voltage, High side detect
過熱保護動作温度 thrmal shutdown temperature	T_{JTSD}	-	140	-	℃	制御IC温度 control die temperature
過熱保護ヒステリシス thermal shutdown hysteresis	$T_{JTSDHYS}$	-	20	-	℃	
低電圧保護動作電圧 UVLO voltage	V_{UVLO}	8.0	-	9.8	V	V_{BB} 電圧、立ち上がり時 VBB rising
低電圧保護ヒステリシス UVLO hysteresis	V_{UVHYS}	0.15	0.3	-	V	

※1：表中の負電流は製品端子から流れ出る電流を示しております。

Negative current is defined as coming out of (sourcing) the specified device pin.

※2：Typ データは設計情報として使用して下さい。

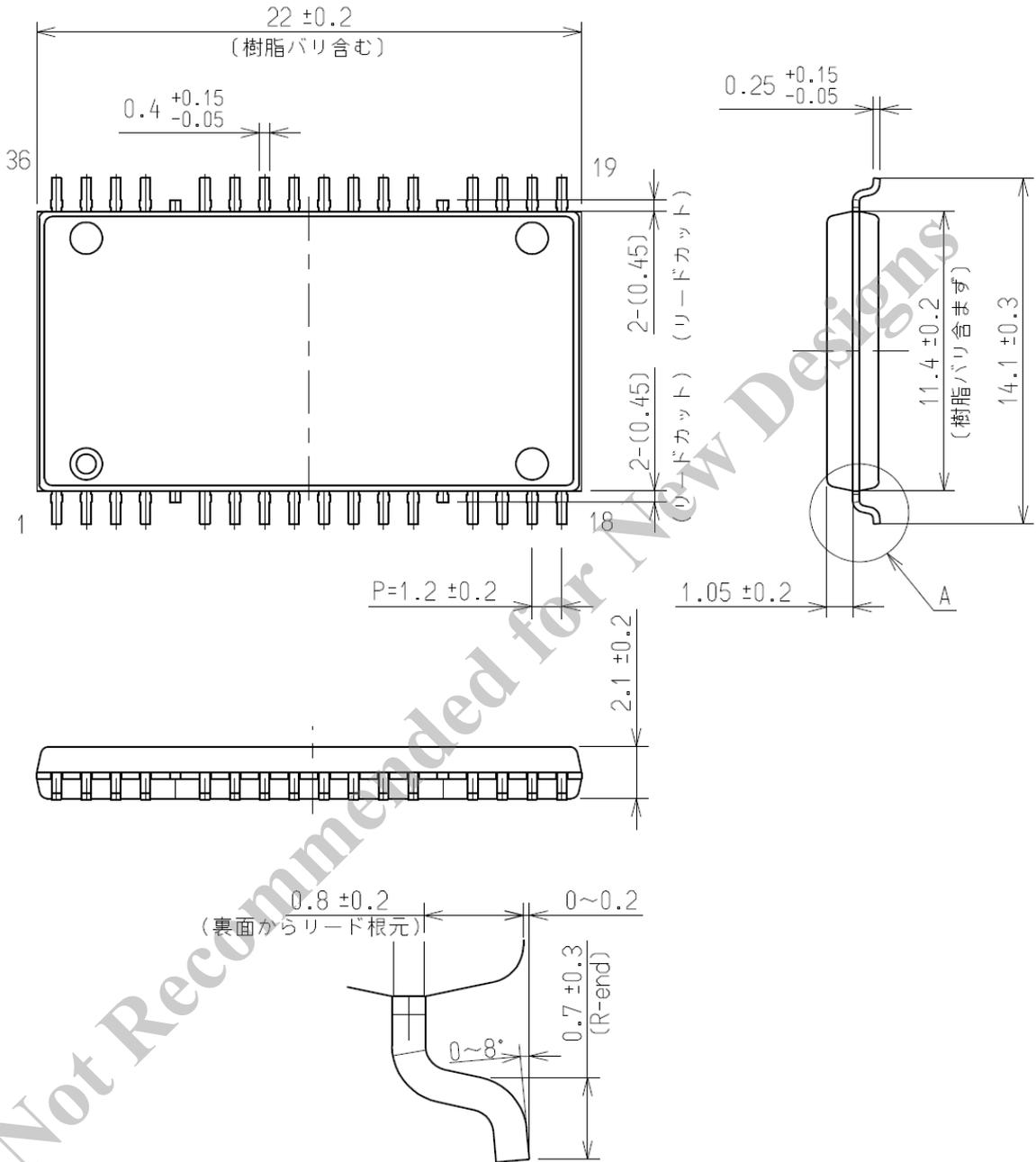
Typical data are for initial design estimations only.

※3： $err_I = \{(V_{REF}/8) - V_{SENSE}\} / (V_{REF}/8)$

※4：設計保証値であり、検査されません。『10.8 Timing Requirements』もご参照ください。実際に最大入力周波数に近い値を入力した場合、ICは動作しますがモータは追従できません。

5. 外形図 (Package dimension)

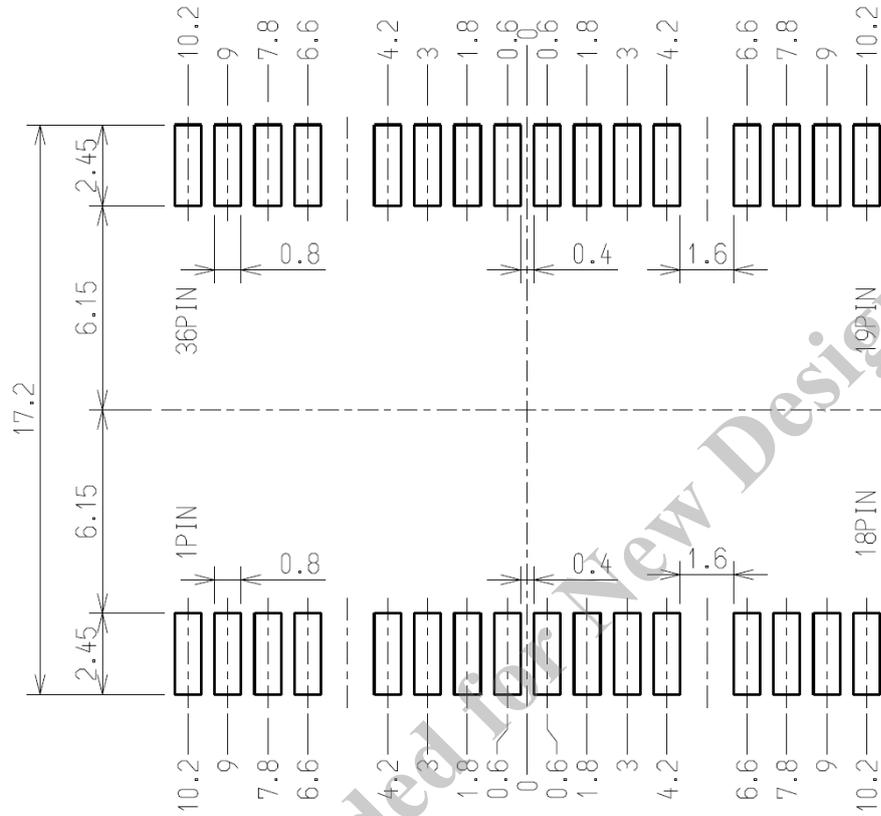
単位 : mm
Units : mm



A部拡大図 (S=20/1)

6. 参考ランド寸法 (Reference foot pattern)

単位 : mm
Units : mm

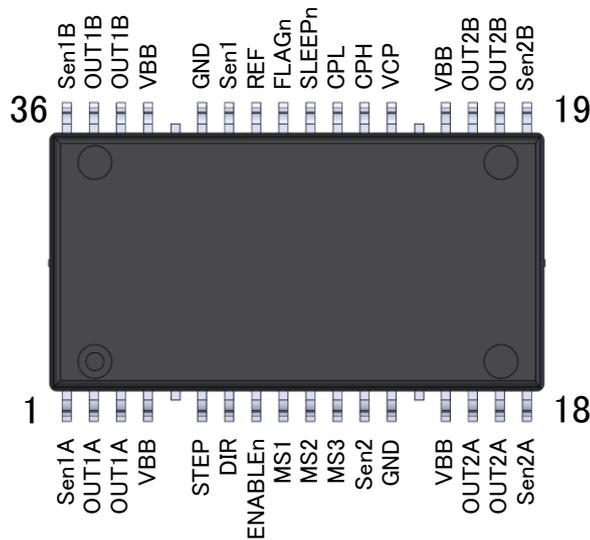


Not Recommended For New Designs

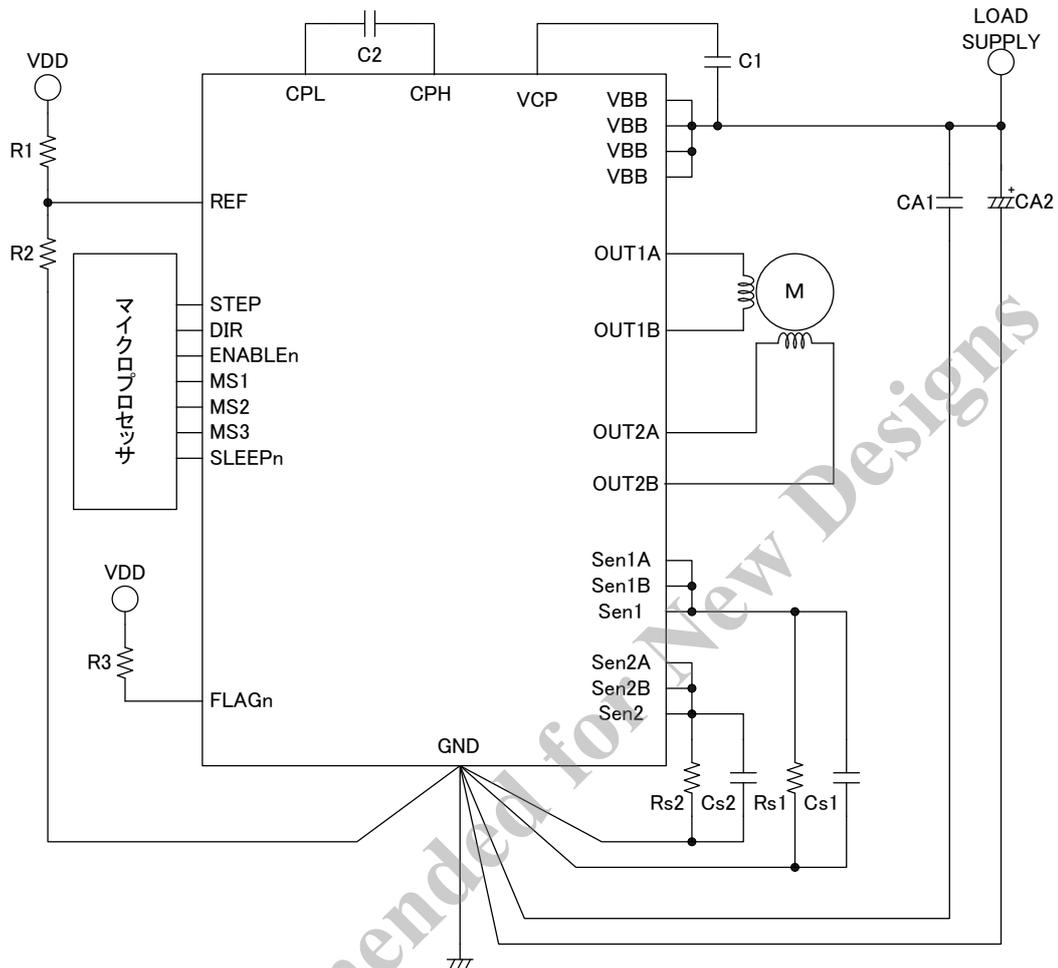
7. Pin 配列 (Pin assignment)

SX7232M/SX7236M

Pin No.	記号 Symbol	機能 Function	Pin No.	記号 Symbol	機能 Function
1	Sen1A	電流検出端子1A (パワーライン) Low side current source 1A (power line)	19	Sen2B	電流検出端子2B (パワーライン) Low side current source2B (power line)
2	Out1A	モータ出力端子1A Motor output 1A	20	Out2B	モータ出力端子2B Motor output 2B
3	Out1A	モータ出力端子1A Motor output 1A	21	Out2B	モータ出力端子2B Motor output 2B
4	VBB	主電源入力端子 Power supply input	22	VBB	主電源入力端子 Power supply input
5		抜きピン unused pin	23		抜きピン unused pin
6	STEP	励磁信号入力端子 excitation signal input (logic input)	24	VCP	チャージポンプ電圧端子 charge pump voltage output
7	DIR	回転方向入力端子 motor direction input (logic input)	25	CPH	チャージポンプ汲み上げ用端子2 charge pump caparitor terminal 2
8	ENABLEn	モータ通電ON/OFF入力端子 motor current shutdown/enable (logic input)	26	CPL	チャージポンプ汲み上げ用端子1 charge pump caparitor terminal 1
9	MS1	励磁方式設定端子1 microstep select1 (logic input)	27	SLEEPn	スリープ端子 sleep input (logic input)
10	MS2	励磁方式設定端子2 microstep select2 (logic input)	28	FLAGn	異常状態出力端子 diagnositc output (open drain)
11	MS3	励磁方式設定端子3 microstep select3 (logic input)	29	REF	電流検出基準電圧入力端子 reference voltage input
12	Sen2	電流検出端子2 (検出ライン) current sense 2 (connect sense resistor)	30	Sen1	電流検出端子1 (検出ライン) current sense 1 (connect sense resistor)
13	GND	グランド端子 ground	31	GND	グランド端子 ground
14		抜きピン unused pin	32		抜きピン unused pin
15	VBB	主電源入力端子 Power supply input	33	VBB	主電源入力端子 Power supply input
16	Out2A	モータ出力端子2A Motor output 2A	34	Out1B	モータ出力端子1B Motor output 1B
17	Out2A	モータ出力端子2A Motor output 2A	35	Out1B	モータ出力端子1B Motor output 1B
18	Sen2A	電流検出端子2A (パワーライン) Low side current source 2A (power line)	36	Sen1B	電流検出端子1B (パワーライン) Low side current source1B (power line)



9. 応用回路例 (Application circuit)



C_{S1}/C_{S2} : 0.1 μ F/3V
 $CA1$: 0.22 μ F/100V
 $CA2$: 200 μ F/100V
 $C1$: 0.22 μ F/100V (X7R)
 $C2$: 0.22 μ F/100V (X7R)
 R_{S1}/R_{S2} : 0.22 Ω (3W)
 $R1$: 22k Ω (1/8W)
 $R2$: 15k Ω (1/8W)
 $R3$: 10k Ω (1/8W)

☆特に V_{BB} ラインのノイズに注意して下さい。

Care should be taken for transient noise of V_{BB} line.

V_{BB} ラインには必ず製品の直近にバイパスコンデンサ $CA1$ および電解コンデンサ $CA2$ を挿入して下さい。可能な限り4つある V_{BB} それぞれに対して、バイパスコンデンサを接続してください。

The two input capacitors, ceramic capacitor ($CA1$) and bulk capacitor ($CA2$) should be placed in parallel, and as close to the device supply pins as possible. Ceramic capacitors to bypass should be placed for each four V_{BB} as possible.

$CA1$ および $CA2$ は、PCB による配線インピーダンス(スルーホールなども含む)をできるだけ避けるために、製品と同一面に挿入されることが望ましいです。

These capacitors ($CA1$ and $CA2$) should be placed on the same side of the IC to avoid unnecessarily impedance (including through hole).

☆検出抵抗 R_s 部には電流制御時に過大なスパイク電圧(電流)が発生することがあります。

Please take care that spike voltage (current) on R_s during current control.

スパイク電圧が大きい場合、スパイク電圧除去用のコンデンサ (C_{s1}/C_{s2}) を付加して下さい。このコンデンサは周波数特性の良いものをご使用ください。また製品に直近かつ製品と同一面内に実装してください。容量値に関しましては、スパイク電圧を確認したうえでご判断ください(目安としては $0.1 \mu F$ 程度です)

If spike voltage is large, please place capacitor (C_{s1}/C_{s2}) that have good frequency characteristics to decouple. This capacitor should be placed on the same side of the IC. Capacitor value should be chosen by your PCB condition (typically $0.1\mu F$).

☆GND パターンの引き回しには十分に注意して下さい。

The printed circuit board should use a heavy ground plane.

☆ R_{s1}/R_{s2} で使用する抵抗の選定に注意してください。

Please take care that choosing resistor of R_{s1}/R_{s2} .

電流検出抵抗値は、負荷電流が最大の条件において Sen 端子電圧が $0.5V$ 以下となるような値を選定して下さい。ただし過電流が流れている状態においては、短時間検出端子電圧が $0.5V$ を超える可能性があります。このため、電流検出抵抗は電流定格/電圧定格/許容損失を考慮して選定してください。 R_{s1}/R_{s2} で使用する抵抗の定格につきましては、その抵抗で消費する損失の 2 倍程度の定格のものを使用してください(発熱により抵抗値が変化してしまうため)。

When selecting a value for the sense resistor be sure not to exceed the maximum voltage on the Sen pins of $\pm 0.5V$ at maximum load. During overcurrent events, this rating may be exceeded for short durations. Therefore, please select current sense resistor considering rated current, rated voltage and power dissipation. We recommend using resistors that have 2x or higher rated wattage compared to actual usage or R_{s1}/R_{s2} (since heat cause resistor value change).

☆ $R1/R2$ の抵抗定数の選定について

Choosing $R1/R2$ resistor value

$R1/R2/R_s$ の抵抗値設定にて $VDD=5V$ の条件で約 $1.15A$ (ピーク)、 $VDD=3.3V$ の条件で約 $760mA$ (ピーク)の設計になっております。出力電流値を可変されたい場合は、『10.2 内部 PWM 電流制御 (Internal PWM)』を参照ください。

Peak current will be set as $1.15A@VDD=5V$, or $760mA@VDD=3.3V$ choosing the $R1/R2/R_s$ value in the application schematic. If you want to change output current, please refer to "10.2 内部 PWM 電流制御 (Internal PWM)".

☆コンデンサ容量の選定について

Choosing capacitor value

$C_{s1}, C_{s2}, CA1, CA2$ はノイズ除去を目的としたコンデンサになります。

$C_{s1}, C_{s2}, CA1, CA2$ are decoupling capacitors.

$C1, C2$ のコンデンサには、JIS/EIA 規格 Class2 の R 特性 (静電容量変化率 $\pm 15\%$)のものを使用してください。

Capacitor values of $C1$ and $C2$ should be Class 2 dielectric $\pm 15\%$ maximum, or tolerance R, according to JIS/EIA (Electronic Industries Alliance) specifications.

応用回路例にてこれらのコンデンサの容量値を参考値として掲載しておりますが、容量値の選定につきましては、お客様側での実働確認において十分検証を行った上でご判断ください。

You are responsible for choosing the value of these capacitors, please check and verify in your design.

☆コンデンサの耐圧について

Voltage rating of capacitors

CA1, CA2, C1, C2 のコンデンサの耐圧は、SX7232M (40V 品) をご使用の場合、63V 耐圧品が使用できます。また、実際にお客様側で使用される電源電圧に応じ、より耐圧の低いコンデンサを選定することが可能です(50V 品など)。

Voltage rating of CA1, CA2, C1 and C2 can be downgraded to 63V rating if you use SX7232M (40V rating). Also you are able to choose lower voltage rating correspond to actual VBB value you use (e.g. 50V rated capacitor).

☆ 回路定数の選定について

Choosing the component value

応用回路例記載の抵抗などの回路定数はあくまで参考例です。すべての定数は、お客様側で十分評価頂き問題ないことをご確認の上、ご使用下さい。

Component values in application circuit are only for reference. You are responsible for choosing all of the external components. Please check and verify in your design.

Not Recommended for New Designs

10. デバイス動作 (Device operation)

SX7232M/SX7236M は、ステッピングモータを駆動するシーケンサ機能付マイクロステッピング対応モータドライバです。内蔵シーケンサにより、モータを少ない信号線で簡単に制御することができます。単一電源動作対応のため、内蔵シーケンサ動作ロジック電源は不要です。

The SX7232M/SX7236M are complete microstepping motor driver with built-in translator for easy operation with minimal control lines. The SX7232M/SX7236M operate by single power supply and no require external logic supply to drive internal sequencer.

励磁モードは、フルステップ(2 相励磁方式, トルクベクトル一定モード/100%フルトルクモード両対応)・ハーフステップ(1-2 相励磁方式, トルクベクトル一定モード/100%フルトルクモード両対応)・4 分割マイクロステップ(W1-2 相励磁方式)・8 分割マイクロステップ(2W1-2 相励磁方式)・16 分割マイクロステップ(4W1-2 相励磁方式)に対応しています。

It is designed to operate bipolar stepper motors in full, half, quarter, eighth, sixteenth step modes, include full torque step modes.

SX7232M/SX7236M は、内部保護回路としてヒステリシス付過熱保護(TSD)回路、低電圧保護(UVLO)回路、出力貫通電流防止回路、過電流保護(OCP)回路を有しています。過電流保護回路は、モータ出力端子の天絡・地絡・ショートに対する過電流を保護します。

Internal circuit protection includes: thermal shutdown with hysteresis, undervoltage lockout (UVLO), crossover-current protection and over-current protection. OCP circuit will protect the IC from short-to-supply, short-to-ground and shorted-load.

SX7232M/SX7236M に搭載されている 2 つの H ブリッジ(全て N 型チャンネルの FET で構成されています)は、いずれも OFF 時間固定式の PWM 制御回路により電流制御されています。

The currents in each of the two output full-bridges and all of the N-channel MOSFETs are regulated with fixed-off time PWM (pulse width modulated) control circuitry.

各ステップにおける H ブリッジに流れる電流は、外付けの電流検出抵抗(R_s)、リファレンス電圧(VREF)およびシーケンサからの信号を受けた DAC(DA コンバータ)の出力電圧によって決まります。

At each step, the current for each full-bridge is set by the value of its external current-sense resistor (RS1 and RS2), a reference voltage (VREF), and the output voltage of its DAC (which in turn is controlled by the output of the translator).

電源立ち上がり時もしくはリセット時において、シーケンサにより各相の DAC 出力と電流の方向は初期の Home State に設定されます。

At power-on or reset, the translator sets the DACs and the phase current polarity to the initial Home state.

電流制御モードは両相とも Mixed Decay に設定されます。この Mixed Decay モードにより、モータの逆起電圧による電流波形の歪を抑えることができ、マイクロステッピングの動作を正確なものにしています。

The current regulators are to Mixed Decay Mode for both phases. This Mixed Decay Mode improves microstepping performance by reducing the distortion of the current waveform that results from the back EMF of the motor.

STEP 端子に信号が 1 パルス入力されると、シーケンサにより自動的に DAC 出力電圧が次の電圧レベルに移行します。励磁モードは、MS1、MS2 および MS3 のロジック信号によって設定されます。モータ回転方向は、DIR 端子のロジックにて設定できます。

When a step command signal occurs on the STEP input, the translator automatically sequences the DACs to the next level and current polarity. The microstep resolution is set by the voltage on logic inputs MSx. DIR input determines the direction of rotation of the motor.

SX7232M/SX7236M の励磁方式
SX7232M/SX7236M excitation mode selection

MS1	MS2	MS3	分解能 Microstep resolution	励磁モード Excitation mode
L	L	L	Full Step	2相励磁 2 Phase
H	L	L	Full Step(フルトルク) Full Step (100% full torque)	2相励磁(フルトルク) 2 Phase (100% full torque)
L	H	L	Half Step	1-2相励磁
H	H	L	Half Step(フルトルク) Half Step (100% full torque)	1-2相励磁(フルトルク) 1-2 Phase (100% full torque)
L	L	H	4分割 Quarter Step	W1-2相励磁 W1-2 Phase
H	L	H	8分割 Eighth Step	2W1-2相励磁 2W1-2 Phase
L	H	H	16分割 Sixteenth Step	4W1-2相励磁 4W1-2 Phase
H	H	H	Reset	Reset

Not Recommended for New Designs

10.1. ロジック入力 (Logic input)

STEP, DIR, ENABLEn, MS1, MS2, MS3 の入力は 30k Ω (typ)のプルダウン抵抗が内蔵されており、ヒステリシス付シュミットトリガー+1 μ s(typ)フィルタの入力となっています。外部でロジック電源にプルアップまたはプルダウンする場合は、内部のプルダウン抵抗値を考慮してください。5k Ω 以下でプルアップ/プルダウンしてください。

STEP, DIR, ENABLEn, MS1, MS2, MS3 inputs have 30kohms (typ) internal pulldown resistor, filtered by Schmitt trigger and 1 μ s (typ) glitch filter. If logic input pullup/pulldown to external logic supply, please consider internal pulldown resistor value, 30kohms. Recommended pullup/pulldown value to external logic supply is 5kohms or smaller.

10.1.1. Clock 入力 (STEP)

STEP 端子の立ち上がりエッジによりシーケンサが動作し、モータの通電電気角を 1step 先に進ませます。シーケンサは、DAC への入力信号と各ブリッジに流れる電流の方向を制御します。STEP 端子の 1 立ち上がりエッジで進む電気角の大きさは、MS1、MS2 および MS3 のロジックの組み合わせ(励磁モードの選択)で決定されます。

A low-to-high transition on the STEP input sequences the translator and advances the motor one increment. The translator controls the input to the DACs and the direction of current flow in each winding. The size of the increment is determined by the combined state of the MSx inputs.

10.1.2. Direction 入力 (DIR)

DIR 端子のロジック入力で、モータの電気角通電方向を決定します。DIR 端子が Low の時、電気角通電方向は CCW となります。DIR 端子が High の時、電気角通電方向は CW となります。実際のモータの CW/CCW の回転方向はモータの結線により変わります。

DIR input determines the direction of step angle of the motor. Actual rotate direction (forward/reverse) of motor will vary with the connection of motor harness.

DIR 端子の変化は、次の STEP 信号が入ってきたときに始めて有効となります。STEP 端子が変化しない場合、DIR 端子を High/Low に切り替えてもモータの電気角通電方向は変わりません。

Changes to DIR input do not take effect until the next STEP rising edge.

10.1.3. Enable 入力(ENABLEn)

ENABLEn 端子のロジック入力で、モータ通電の ON/OFF を切り替えます。ロジックの High 入力で Disable (モータ通電 OFF)、Low 入力で Enable (モータ通電 ON) となります。

ENABLEn 端子入力は出力 MOSFET のみを ON/OFF する機能です。

シーケンサへの入力(STEP, DIR, MS1, MS2, MS3)は、ENABLEn 端子のロジックとは独立しています。ENABLEn によるモータ通電 OFF 期間であっても、IC はシーケンサへの入力(STEP, DIR, MS1, MS2, MS3)を受け付けます。

ENABLEn input turns on or off all of the MOSFET outputs. When set to a logic high, the outputs are disabled. When set to a logic low, the internal control enables the outputs as required. The translator inputs STEP, DIR, and MSx, as well as the internal sequencing logic, all remain active, independent of the ENABLEn input state.

例えば、ENABLEn 端子を High の状態で STEP に 5 パルス入力すると、次に ENABLEn 端子を Low にしたときには通電 OFF 直前の電気角から(DIR, MS1, MS2, MS3 で決まる) 5step 分進んだ電気角から通電を開始します。

For example, after five rising edge on STEP pin during ENABLEn=H, translator changed five step (decided by the state of DIR, MS1, MS2, MS3) at next falling edge of ENABLEn.

10.1.4. Microstep Select (MS1/MS2/MS3)

MS1、MS2 および MS3 の入力は、励磁方式の選択を行います。

The microstep resolution is set by the voltage on logic inputs MS1, MS2 and MS3.

MS1、MS2 および MS3 端子の変化は、次の STEP 信号が入ってきたときに始めて有効となります。STEP 端子が変化しない場合、MS1、MS2 および MS3 端子を High/Low に切り替えてもモータの励磁方式は変わりません。どの励磁パターンで MSx を切り替えても IC としては問題ありませんが、モータが追従できないことがあります。『10.10 ステップシーケンス (Step sequence)』をご参照下さい。

Changes to MSx inputs do not take effect until the next STEP rising edge. You are able to change MSx at any step but motor cannot follow the step (missed step) in some case. Please refer to "10.10 ステップシーケンス (Step sequence)".

10.1.5. リセット (Reset)

MS1、MS2 および MS3 端子を全て High とすることで、リセット動作となります。リセット動作は、シーケンサを Home State に設定し、出力 MOSFET を全て OFF (ハイインピーダンス状態) にします。リセット動作中、シーケンサは停止しており、STEP, DIR, ENABLEn 入力はリセットが解除されるまで無視されます。また、リセット動作は OCP によるラッチオフ状態の解除にも使用することができます。

The high input to MS1, MS2 and MS3 pins sets the translator to a predefined Home state and turns off all of the FET outputs. All STEP, DIR, ENABLEn inputs are ignored until emerging from reset. Reset signal can be also used to release from latch-off condition by over current protection.

本 IC にはパワーオンリセット機能が内蔵されておりますので、通常使用においては電源投入時に特別に MSx によるリセットを行う必要はありません。例えば、STEP パルス入力数を元に電気角位置を推測しているモータのオープンループ制御において脱調した際などに、本リセット機能を使用してください。

The IC has power-on reset function, so you do not have to use reset function by MSx when power up sequence in general use. You are encouraged to use this reset function when you estimate electrical angle of motor from STEP pulse count at open loop control.

10.2. 内部 PWM 電流制御 (Internal PWM)

2つのHブリッジは、それぞれ独立した固定OFF時間方式のPWM電流制御回路で制御されます。この固定OFF時間方式のPWM電流制御回路は、モータへの負荷電流を設定された値(I_{trip})に制限します。

Each full-bridge is controlled by a fixed-off time PWM current control circuit that limits the load current to a desired value, I_{trip} .

最初に、対角に位置するSinkとSourceのMOSFETがONとなり、電流がモータを流れて電流検出抵抗 R_s に流れます。電流検出抵抗による電圧降下がDACの出力電圧と等しくなった時、電流検出コンパレータによりPWMラッチがリセットされます。

Initially, a diagonal pair of source and sink MOSFETs outputs are enabled and current flows through the motor winding and the current sense resistor, R_s . When the voltage across R_s equals the DAC output voltage, the current sense comparator resets the PWM latch.

その後、固定OFF時間の間電流回生が行われ、まずSinkとSourceのドライブがOFFとなります(Fast Decay回生)。本ICはPWM周波数固定型ではなく、PWMのOFF時間固定型で電流制御を行っています。

The latch then turns off sink and source FETs (Fast Decay mode). PWM function is not determined by "fixed-frequency" type but "fixed-off time" type.

電流制限の最大値は R_s とREF端子に入力された電圧とIC内部に設定された分割比およびDACの出力により決定されます。

The maximum value of current limiting is set by the selection of R_s , the voltage at the REF pin and the DAC output.

$$I_{trip} = \left(\frac{V_{REF}}{8 \times R_s} \right) \times \left(\frac{DAC\%}{100} \right)$$

V_{REF} : REF端子入力電圧 (reference input voltage) [V]

R_s : 電流検出抵抗値 (sense resistor value) [Ω]

DAC%: 『10.10 ステップシーケンス (Step sequence)』参照 [%]

Sen電圧の定格である $\pm 0.5V$ は超えないようにしてください。

It is critical that the maximum rating ($\pm 0.5V$) on the Sen pins is not exceeded.

10.2.1. REF入力 (REF input)

内部PWM電流制御の電流値を決めるために、REF端子にアナログ電圧を入力します。REF端子は高入力抵抗のアナログ入力端子となっていますのでオープンでは使用せず、必ず所定の電位に固定してください。REF端子の入力電圧範囲は0V~4Vとなっています。絶対最大定格は5Vですが、4Vを越える電圧は入力しないで下さい。ただしREF端子電圧が0V付近の場合、DACの精度が低下し出力電流の精度も低下するため、REF端子電圧は1V以上での使用してください。

ENABLEnがLowでモータ通電ON状態の場合、REF電圧を0Vにしても固定OFF時間による内部PWM電流制御が機能します。すなわち、ICはPWMブランキング時間 \leftrightarrow 固定OFF時間を繰り返し、モータ電流を完全にゼロにすることはできません。モータ通電をOFFさせたい場合、REFを0Vにするのではなく、ENABLEn端子をHighにしてください。

The maximum value of current limiting is set by the selection of sense resistor and the voltage at the REF pin. REF pin is analog input with high impedance. Please do NOT leave the pin open, tie to defined value. REF input voltage range is from 0V to 4V. Please do not input over 4V to REF though absolute maximum rating is 5V. If near of 0V, DAC accuracy becomes low and output current accuracy also becomes low. Therefore, recommended value at REF pin is 1V or higher.

During motor operate (ENABLEn=L), if you set REF voltage 0V, IC remain internal PWM current control with fixed-off time. IC will operate PWM blanking time \Leftrightarrow fixed-off time repeatedly and motor current cannot be zero. If you want to disable motor operation completely, ENABLEn pin should be high but REF=0V.

10.2.2. PWM Blanking

クランプダイオードのリカバリー電流やスイッチング過渡現象時の負荷容量成分によるコンパレータの誤検知を防ぐため、出力が内部電流制御回路によってスイッチングしている時に電流検出コンパレータをブランクします。この時間を『PWM ブランキング時間 (t_{blank})』と呼びます。

This function blanks the output of the current sense comparators when the outputs are switched by the internal current control circuitry. The comparator outputs are blanked to prevent false overcurrent detection due to reverse recovery currents of the clamp diodes, and switching transients related to the capacitance of the load. This time is called "PWM blanking time (t_{blank})".

PWM ブランキング時間は IC 内部で約 2 μ s に設定されており、変更することはできません。
The PWM blanking time is internally set to 2 μ s, user cannot change the time.

$$t_{blank} = 2\mu s$$

Not Recommended for New Design

10.2.3. 電流回生について (Current decay mode)

ICが固定OFF時間の間、負荷電流はMixed Decayにて電流回生を行います。固定OFF時間はIC内部で約30usに設定されており、変更することはできません。

The IC regulates output current by Mixed Decay mode during the fixed-off time. The fixed-off time is internally set to 30us, user cannot change the time.

電流回生時には、低損失の同期整流機能が動作します。同期整流の特徴は、電流回生期間に電流が流れるMOSFETをONさせることです。つまり、同期整流期間中はMOSFETのボディダイオードで電流を回生する代わりに、低ON抵抗であるMOSFET自身に電流を流します。これによりICの損失を低減させることができます。電流回生の際出力電流が逆方向に流れることを防ぐため、出力電流が0になることを検知して同期整流は自動的にOFFします。

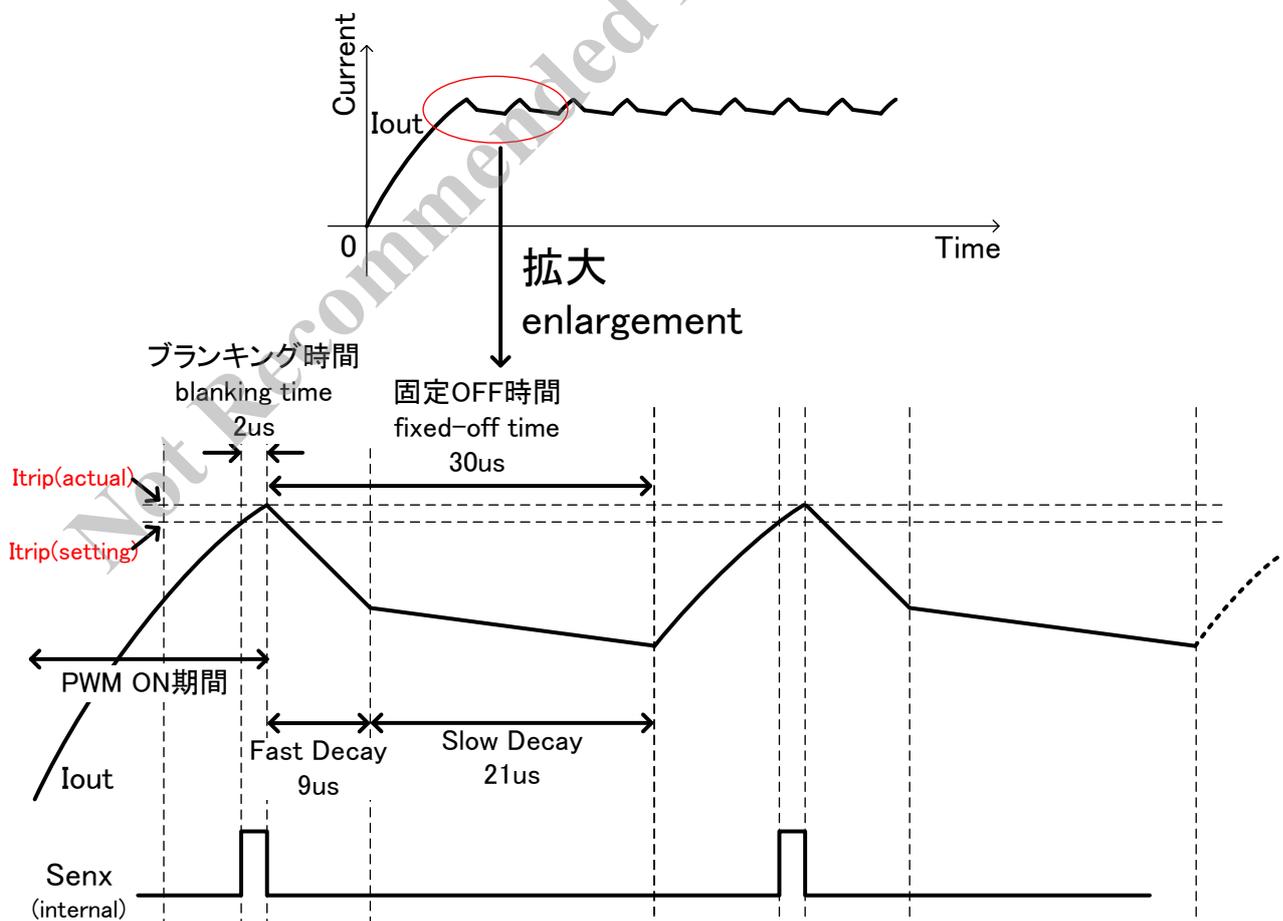
When a PWM-off cycle is triggered by an internal fixed-off time cycle, load current recirculates according to the mixed decay mode with synchronous rectification. This synchronous rectification feature turns on the appropriate MOSFETs during current decay, and effectively shorts out the body diodes with the low MOSFET $R_{DS(ON)}$. This reduces power dissipation significantly. Synchronous rectification turns off when the load current approaches zero (0A), preventing reversal of the load current.

Mixed Decay動作においては、出力電流がトリップポイント(I_{trip})に達した後Fast Decayに移行し、固定OFF時間の30%の期間(=9us)Fast Decayにて出力電流の回生を行います。Fast Decayが終了すると、残り70%(=21us)の固定OFF時間をSlow Decayにて電流回生を行います。

During Mixed decay, when the trip point is reached, the IC initially goes into a Fast Decay mode for 30% of the fixed-off time (=9us). After that, it switches to Slow Decay mode for the remainder of the fixed-off time (=21us).

下記にモータ出力電流イメージを示します。

A timing diagram for this feature appears below.



10.3. 各種保護機能 (Internal protections)

各種保護機能によりアブノーマル状態における製品破壊を極力防ぐ設計を行っておりますが、保護機能により製品破壊を防ぐ保証は出来ません。セット設計においては、極力アブノーマル状態が発生しないよう考慮願います。

The IC has many protection circuitries not to be broken as possible, but we cannot guarantee that IC does not breakdown at all abnormal conditions by these protections. Therefore, please minimize abnormal conditions as possible at the stage of your design.

10.3.1. 過電流保護 (Over current protection)

過電流保護回路は、以下のモードに対してデバイスを保護します。
To protect the IC, internal over current protection circuit triggered by:

- 負荷端子ショートモード
Shorted-Load
- 出力天絡モード
Shorted-to-Supply
- 出力地絡モード
Shorted-to-Ground

デバイスが過電流保護を検知すると、両 H ブリッジともシャットダウンしラッチオフとなります。シャットダウン状態から解除するためには、電源の再投入もしくはスリープリセット状態からの復帰が必要となります。

In the case of OCP event, both bridges will remain disabled (latched) until the SLEEPn input goes high or emerging from reset condition or VBB power is removed.

10.3.2. 低電圧保護 (Under voltage lock out)

IC 内部では、内部電圧レギュレータ、チャージポンプ電圧を監視しており、異常な低電圧状態が解除されるまで、デバイスの出力 MOSFET を全て OFF (ハイインピーダンス状態) にします。

Internal regulator and charge pump voltage are monitored, the UVLO (under voltage lockout) circuit disables the MOSFETs outputs until the fault conditions are removed.

電源立ち上げ時およびVBB低電圧時には、UVLO回路により出力がハイインピーダンス(出力 OFF) 状態となり、シーケンサはホームポジションにリセットされます。ただしFLAGn出力で見た場合、主電源電圧が低い状態ではFLAGnのオープンドレイン出力を駆動するゲート電圧が不完全となり、正しくUVLO診断結果を出力しない場合がありますので、ご注意ください。

At power-on and low VBB voltage, the UVLO (under voltage lockout) circuit disables the MOSFETs outputs and resets the translator to the Home state. When VBB is low, UVLO diagnostic by FLAGn may not be stabled since the internal gate voltage to drive open drain output may not be stabled.

10.3.3. 過熱保護 (Thermal shutdown)

本製品には自己復帰タイプの過熱保護(TSD)機能を内蔵しています。
This IC has internal thermal shutdown (TSD) circuitry with self restart.

本製品の内部構成はマルチチップ構成(制御用 IC×1, MOSFET×8)となっています。実際に温度を検知する回路は制御用 IC になります。主な発熱源である MOSFET とは距離があるため熱の伝達が遅れます。このため、急激な温度変化には追従できません。また、この機能は定常的に動作させて使用するものではありませんので、この機能が動作しないよう熱設計を行ったうえで、使用してください。

This IC is consist of multi-chip (control IC×1, MOSFET×8). Although major heat source are MOSFETs, temperature detect circuit is in control IC. Therefore, TSD function cannot follow rapid change of temperature. This function can't be used in normal operation. Please verify thermal calculation to avoid entering this function in your design.

制御用 IC の内部温度が約 140°C(typ)に達すると、ドライバは過熱保護温度と判断し、フルブリッジの出力 MOSFET を全て OFF (ハイインピーダンス状態) にします。過熱保護温度検出後、制御用 IC 温度が約 20°C 下がると、ドライバは動作を再開します。

If the control die temperature increases to approximately 140°C, both full bridge outputs will be disabled until the internal temperature falls below a hysteresis, T_{TSDHYS} , of 20°C.

10.3.4. フラグ出力 (Flag output)

FLAGn 端子により、IC の保護機能作動有無をマイコン等のコントローラ側にフィードバックすることが出来ます。FLAGn 端子はオープンドレイン出力で、上述の過電流保護、低電圧保護、過熱保護が働いているときに Low を出力します。ただし、スリープモードにおいては内部レギュレータが OFF するためオープンドレイン出力は High となります。

FLAGn is diagnostic output (protection circuit triggered or not) to feedback to system such as microcontroller. FLAGn is open drain output. The open drain FLAGn output signal goes low if at least one of protection circuit (OCP, UVLO, TSD) is triggered. During sleep mode, the open drain output goes high since internal regulator shutdown.

主電源電圧が低い状態では内部回路の動作が不完全となって正しい診断結果を出力しない場合がありますので、ご注意ください。

Please take care for FLAGn output due to the internal circuit may not be stabled when VBB is low.

FLAGn 端子は絶対に VBB/VDD 等電源に直接プルアップしないで下さい。絶対最大定格に記載している端子の定格電圧/定格電流を超えないように注意してください。通常使用において FLAGn に流れ込む電流は消費電力を上げる要因の 1 つとなりますので、プルアップ抵抗値は 5kΩ 程度以上を使用してください。

Tied to VBB or VDD of FLAGn pin will cause IC broken. Please take care that rated voltage and rated current that shown at absolute maximum ratings. Recommended resistance is 5kΩ or higher as FLAGn pull-up resistor since FLAGn sink current is one of cause to raise power consumption in general condition.

フラグ出力機能を使用しない場合、FLAGn 端子はオープンで使用してください。

If you do not use diagnostic signal, please leave FLAGn pin open.

10.4. スリープモード (Sleep mode)

スリープモードは消費電力を低減させます。SLEEPn 端子に Low を入力することによってスリープモードとなります。

A logic low on the SLEEPn pin puts the IC into sleep mode that minimizes power consumption.

また、スリープ状態においては、Hブリッジ出力、内部レギュレータ、チャージポンプを含め、内部回路の多くが停止となります。この時、FLAGn 端子は High を出力します。SLEEPn 端子に High を入力することで通常動作を行い、HOME ポジションからデバイスがスタートします。

Entering Sleep mode disables much of the internal circuitry including the output FETs, current regulator, and charge pump. During sleep mode, FLAGn pin output is high. A logic high on the SLEEPn pin allows normal operation, as well as start-up (at which time the IC drives the motor to the Home position).

SLEEPn 端子に High を入力することでスリープモードが解除になります。スリープモード解除後は内部回路安定動作のため、モータ通電を開始するまで 1msec 待つ必要があります。この 1msec という時間は、チャージポンプに使用するコンデンサ容量が 0.22 μ F の時の値であり、これより大きい容量のコンデンサを使用する場合には 1msec より長くなる可能性があります。

A logic high on the SLEEPn pin allows normal operation. When emerging from Sleep mode, in order to allow the internal circuitry to stabilize, provide a delay of 1 ms before issuing a motor rotate command. This “1 ms” is rated when using 0.22 μ F for charge pump circuit. If you use larger capacitor than 0.22 μ F, stabilize time may be longer than 1ms.

SLEEPn 端子には 30k Ω (typ) のプルダウン抵抗が内蔵されておりますが、ヒステリシスのないロジック入力となっております。外部より SLEEPn 端子に入力する信号のノイズに十分注意してください。

SLEEPn pin has internal 30kohms (typ) pulldown resistor, but is CMOS logic input WITHOUT hysteresis. You should take care external noise not to malfunction.

10.5. チャージポンプ(charge pump, CPL&CPH)

チャージポンプは V_{BB} よりも高い電圧を作るための回路です。この電圧で H ブリッジのハイサイド側 MOSFET を駆動します。

The charge pump is used to generate a gate supply greater than that of V_{BB} for driving the source-side MOSFET gates.

CPH-CPL 間および VCP-VBB 間に 0.22 μ F のセラミックコンデンサを装着してください。これらのコンデンサには、JIS/EIA 規格 Class2 の R 特性 (静電容量変化率 $\pm 15\%$)のものを使用してください。なお CPH-CPL 間には V_{BB} と同等の電圧が加わりますので、コンデンサの耐圧に注意して下さい。

A 0.22 μ F ceramic capacitor should be connected between CPH and CPL. In addition, a 0.22 μ F ceramic capacitor is required between VCP and V_{BB} , to act as a reservoir for operating the high-side MOSFET gates. Capacitor values should be Class 2 dielectric $\pm 15\%$ maximum, or tolerance R, according to JIS/EIA (Electronic Industries Alliance) specifications. You should take care that the breakdown voltage of the capacitor between CPH to CPL due to the voltage on the capacitor is the same as that of V_{BB} .

通常動作時には、VCP 端子は主電源 (V_{BB}) より 7V 程度高い電位状態になります。ただしチャージポンプ回路起動直後は V_{BB} 端子より 1~1.5V 程度低い電圧となることがあります。

The voltage of VCP pin is greater than that of V_{BB} pin by approximately 7V. However, in start-up conditions, the voltage of VCP pin may below that of V_{BB} by approximately 1 to 1.5V.

10.6. 電源シーケンス (Power-on sequence)

ロジック入力および電源 (VBB) の立ち上げ、立ち下げに際し特別なシーケンスは必要ありません。ロジック入力が入力されたままの電源 (VBB) ON/OFF 動作、ロジック入力がかかる前の電源 (VBB) ON/OFF 動作をされても問題ありません。

Special power-on/off sequence is NOT required. It's no problem that input logic voltage when VBB is OFF and VBB is on when no logic inputs.

10.7. モータのホールドについて (Hold motor)

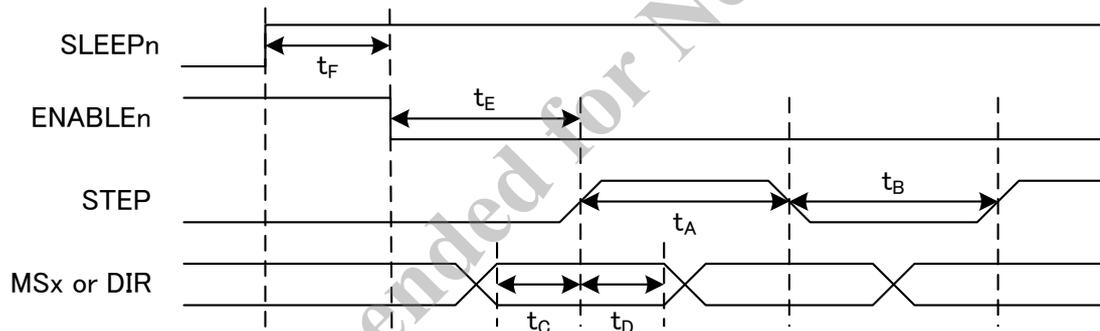
モータ通電 ON 期間中 (ENABLEn=Low) に STEP 入力を High または Low に固定することで、モータをホールドできます。モータをどの電気角でホールドさせるかは、『10.10 ステップシーケンス (Step sequence)』をご確認ください。

If you want to hold a motor, please tie to High or Low of STEP input during motor operation (ENABLEn=Low). Considering hold state, please refer to "10.10 ステップシーケンス (Step sequence)".

10.8. Timing Requirements

(Ta=+25°C, チャージポンプ用コンデンサ 0.22uF 使用、論理レベルは 5V と GND です)

(Ta=+25°C, 0.22uF for charge pump circuit, logical level is 5V and 0V)



期間 Time duration	記号 Symbol	Typ	単位 Units
STEP最小パルス幅(High) STEP minimum High pulse width	t _A	2	us
STEP最小パルス幅(Low) STEP minimum Low pulse width	t _B	2	us
セットアップ時間 Setup time, input change to STEP	t _C	500	ns
ホールド時間 Hold time, input change to STEP	t _D	500	ns
解除時セットアップ時間 Setup time, input change to STEP	t _E	5	us
スリープ復帰時間 Wake-up from SLEEP	t _F	1	ms

Timing Requirements を守らない場合、所望の励磁モードにならない、励磁 Step が進まない等の影響が出ます。ただし、そのことにより IC が劣化・破壊することはありません。

Reneging on Timing Requirements will cause malfunction and missed step or so. But this reneging does NOT cause degradation or break of IC.

10.9. 真理値表 (Truth table)

真理値表
Truth table

DIR	ENABLE _n	MS1/MS2/MS3	SLEEP _n	OUTxA	OUTxB	Function
X	X	X	L	Hi-Z	Hi-Z	スリープモード Sleep mode
X	X	All H	H	Hi-Z	Hi-Z	リセットモード Reset
X	H	All H以外 except All H	H	Hi-Z	Hi-Z	ディスエーブルモード Disable
H	L	All H以外 except All H	H	※	※	CW(Forward)
L	L	All H以外 except All H	H	※	※	CCW(Reverse)

X=Don't Care

※ シーケンサのStep Noによる reference to Step# on translator

Not Recommended for New Designs

10.10. ステップシーケンス (Step sequence)

ステップシーケンス表 (Step sequence table)

Full Step	Half Step	W1-2 Step	2W1-2 Step	4W1-2 Step	OUT1 DAC%	OUT2 DAC%	Step Angle (°)	Full Step	Half Step	W1-2 Step	2W1-2 Step	4W1-2 Step	OUT1 DAC%	OUT2 DAC%	Step Angle (°)
	0	0	0	0	100%	0%	0.0		32	32	32	32	-100%	0%	180.0
				1	100%	10%	5.7					33	-100%	-10%	185.7
			2	2	98%	20%	11.5				34	34	-98%	-20%	191.5
				3	96%	29%	16.8					35	-96%	-29%	196.8
		4	4	4	92%	38%	22.4			36	36	36	-92%	-38%	202.4
				5	88%	47%	28.1					37	-88%	-47%	208.1
				6	83%	56%	34.0				38	38	-83%	-56%	214.0
				7	77%	64%	39.7					39	-77%	-64%	219.7
8	8	8	8	8	71%	71%	45.0	40	40	40	40	40	-71%	-71%	225.0
				9	64%	77%	50.3					41	-64%	-77%	230.3
			10	10	56%	83%	56.0				42	42	-56%	-83%	236.0
				11	47%	88%	61.9					43	-47%	-88%	241.9
		12	12	12	38%	92%	67.6			44	44	44	-38%	-92%	247.6
				13	29%	96%	73.2					45	-29%	-96%	253.2
				14	20%	98%	78.5					46	-20%	-98%	258.5
				15	10%	100%	84.3					47	-10%	-100%	264.3
	16	16	16	16	0%	100%	90.0		48	48	48	48	0%	-100%	270.0
				17	-10%	100%	95.7					49	10%	-100%	275.7
			18	18	-20%	98%	101.5				50	50	20%	-98%	281.5
				19	-29%	96%	106.8					51	29%	-96%	286.8
		20	20	20	-38%	92%	112.4			52	52	52	38%	-92%	292.4
				21	-47%	88%	118.1					53	47%	-88%	298.1
				22	-56%	83%	124.0				54	54	56%	-83%	304.0
				23	-64%	77%	129.7					55	64%	-77%	309.7
24	24	24	24	24	-71%	71%	135.0	56	56	56	56	56	71%	-71%	315.0
				25	-77%	64%	140.3					57	77%	-64%	320.3
			26	26	-83%	56%	146.0				58	58	83%	-56%	326.0
				27	-88%	47%	151.9					59	88%	-47%	331.9
		28	28	28	-92%	38%	157.6			60	60	60	92%	-38%	337.6
				29	-96%	29%	163.2					61	96%	-29%	343.2
				30	-98%	20%	168.5					62	98%	-20%	348.5
				31	-100%	10%	174.3					63	100%	-10%	354.3

赤枠の箇所が、Home Position です。電源起動直後、スリープ解除直後およびリセット解除直後のシーケンサは Home Position からスタートします。Full Step および Half Step のフルトルク時、ピンク背景箇所の DAC%は 100%(-100%)となります。

Step#8 is Home Position. IC starts at Home Position at startup, emerging from sleep and emerging from reset. DAC% in pink highlighted is 100%(-100%) if select "100% Full Torque Mode".

DIR=High 時は Step No.上昇方向、DIR=Low 時は Step No.減少方向にシーケンサが動作します。

Internal translator operate as Step# increase if DIR=H, step# decrease if DIR=L.

細かい励磁モードから、荒い励磁モードに移行する場合は、DIR 端子で指定した回転方向に沿った、一番近いポジションに移行します。

If excitation mode is changed from high resolution to low resolution, step position will go to nearest position compared to previous position according to the direction on DIR pin.

例えば 2W1-2 相励磁で 10 番のポジションにいた時に 2 相励磁に切り替える場合、次の Step 入力で CW であれば 2 相励磁の 24 番に、CCW であれば 2 相励磁の 8 番に移行します。

If IC is in step #10 and change to full step mode, rising edge on STEP will result to #24 when DIR=H and rising edge on STEP will result to #8 when DIR=L.

下記に励磁モードを移行した際の事例を示します。
Please refer to the example below regarding changing excitation mode.

励磁モードを移行した際の事例
Example of change of excitation mode

DIR=H(CW)の時							DIR=L(CCW)の時								
Full Step	Half Step	W1-2 Step	2W1-2 Step	4W1-2 Step	OUT1 DAC%	OUT2 DAC%	Step Angle (°)	Full Step	Half Step	W1-2 Step	2W1-2 Step	4W1-2 Step	OUT1 DAC%	OUT2 DAC%	Step Angle (°)
	0	0	0	0	100%	0%	0.0		0	0	0	0	100%	0%	0.0
				1	100%	10%	5.7					1	100%	10%	5.7
			2	2	98%	20%	11.5				2	2	98%	20%	11.5
				3	96%	29%	16.8					3	96%	29%	16.8
		4	4	4	92%	38%	22.4			4	4	4	92%	38%	22.4
				5	88%	47%	28.1					5	88%	47%	28.1
				6	83%	56%	34.0					6	83%	56%	34.0
				7	77%	64%	39.7					7	77%	64%	39.7
8	8	8	8	8	71%	71%	45.0	8	8	8	8	8	71%	71%	45.0
				9	64%	77%	50.3					9	64%	77%	50.3
			10	10	56%	83%	56.0				10	10	56%	83%	56.0
				11	47%	88%	61.9					11	47%	88%	61.9
		12	12	12	38%	92%	67.6			2	12	12	38%	92%	67.6
				13	29%	96%	73.2					13	29%	96%	73.2
				14	20%	98%	78.5					14	20%	98%	78.5
				15	10%	100%	84.3					15	10%	100%	84.3
	16	16	16	16	0%	100%	90.0		16	16	16	16	0%	100%	90.0
				17	-10%	100%	95.7					17	-10%	100%	95.7
				18	-20%	98%	101.5					18	-20%	98%	101.5
				19	-29%	96%	106.8					19	-29%	96%	106.8
		20	20	20	-38%	92%	112.4			20	20	20	-38%	92%	112.4
				21	-47%	88%	118.1					21	-47%	88%	118.1
				22	-56%	83%	124.0					22	-56%	83%	124.0
				23	-64%	77%	129.7					23	-64%	77%	129.7
24	24	24	24	24	-71%	71%	135.0	24	24	24	24	24	-71%	71%	135.0
				25	-77%	64%	140.3					25	-77%	64%	140.3
			26	26	-83%	56%	146.0				26	26	-83%	56%	146.0
				27	-88%	47%	151.9					27	-88%	47%	151.9
		28	28	28	-92%	38%	157.6			28	28	28	-92%	38%	157.6
				29	-96%	29%	163.2					29	-96%	29%	163.2
				30	-98%	20%	168.5					30	-98%	20%	168.5
				31	-100%	10%	174.3					31	-100%	10%	174.3

上記例で分かるように、励磁モードを切り替えるポイントによって電気角の移動量が異なります。アプリケーションによっては励磁モードの切り替えポイントでモータが追従できずに振動や音が発生する可能性があります。励磁モード切替時のモータの振動・音を低減したい場合、励磁モードの切り替えは前頁のステップシーケンス表における『全ての励磁モードで通過するポイント』、すなわち『励磁ポジション 8, 24, 40, 56 の箇所』で行ってください。

According to example image above, movement size of step angle varied by the previous state of step#. In some applications, large difference of movement size of step angle will cause motor vibrate or sound due to missed step. To minimize motor vibration or sound, changing excitation mode should be at step position #8, 24, 40, 56 of step sequence table on previous page.

10.11. 各励磁モードでの動作 (Operation in each excitation mode)

本製品は、

- ・フルステップ (2 相励磁方式, トルクベクトル一定モード / 100%フルトルクモード両対応)
- ・ハーフステップ (1-2 相励磁方式, トルクベクトル一定モード / 100%フルトルクモード両対応)
- ・4 分割マイクロステップ (W1-2 相励磁方式)
- ・8 分割マイクロステップ (2W1-2 相励磁方式)
- ・16 分割マイクロステップ (4W1-2 相励磁方式)

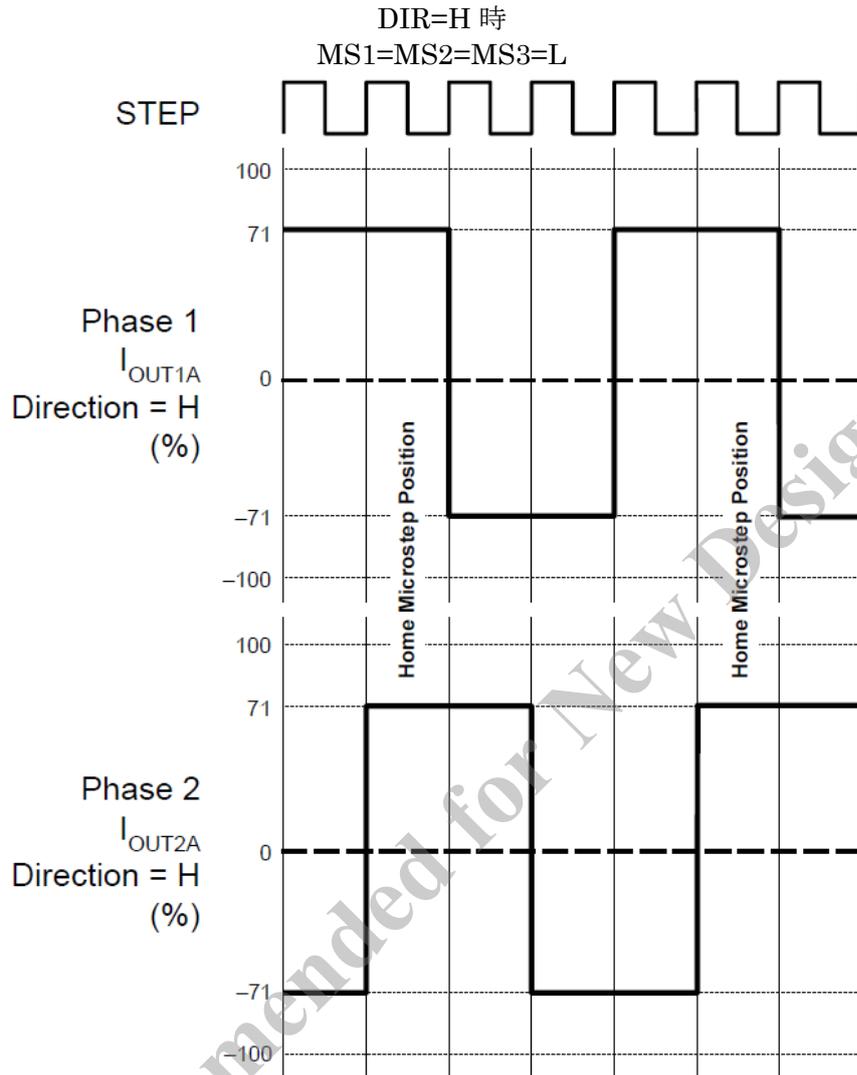
に対応しています。

This IC can use 7 excitation modes below:

- ・Full Step (2 Phase excitation, Constant Torque Vector Mode & 100% Full Torque Mode)
- ・Half Step (1-2 Phase excitation, Constant Torque Vector Mode & 100% Full Torque Mode)
- ・Quarter Step (W1-2 Phase excitation)
- ・Eighth Step (2W1-2 Phase excitation)
- ・Sixteenth Step (4W1-2 Phase excitation)

Not Recommended for New Designs

10.11.1.2 相励磁 (トルクベクトル一定モード, Full step with constant torque vector)



※ 各相の出力電流は I_{trip} の 71% に設定され、出力電流のベクトル合成値(トルクベクトル長)が
いずれのステップにおいても 100% となるようにしています。

Output current of both bridge are controlled as 71% of $I_{trip(max)}$. As a result, combination of
vector (torque vector length) of output current will be 100% in all steps.

※ OUTA→OUTB に電流が流れている時をプラスとしています。

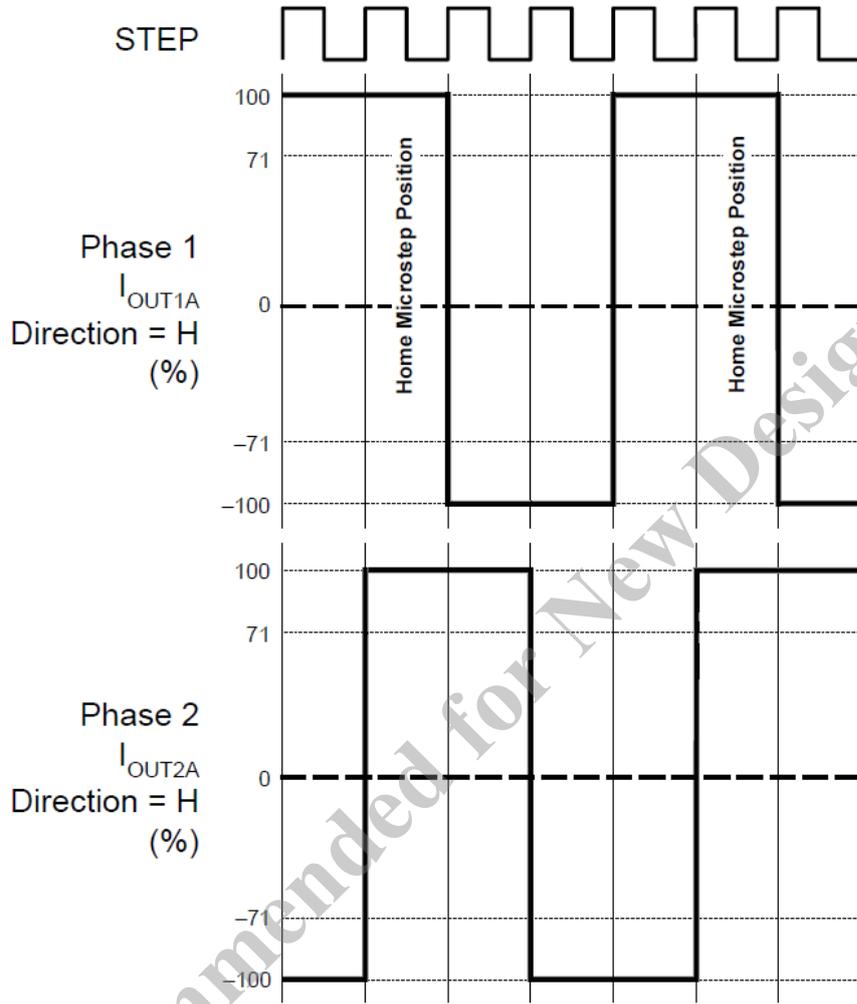
Positive current is defined as from OUTA to OUTB.

※ DAC の%値は Typ 値です。

DAC % values are nominal value.

10.11.2.2 相励磁 (100%フルトルクモード, Full step with 100% full torque)

DIR=H 時
MS1=H, MS2=MS3=L

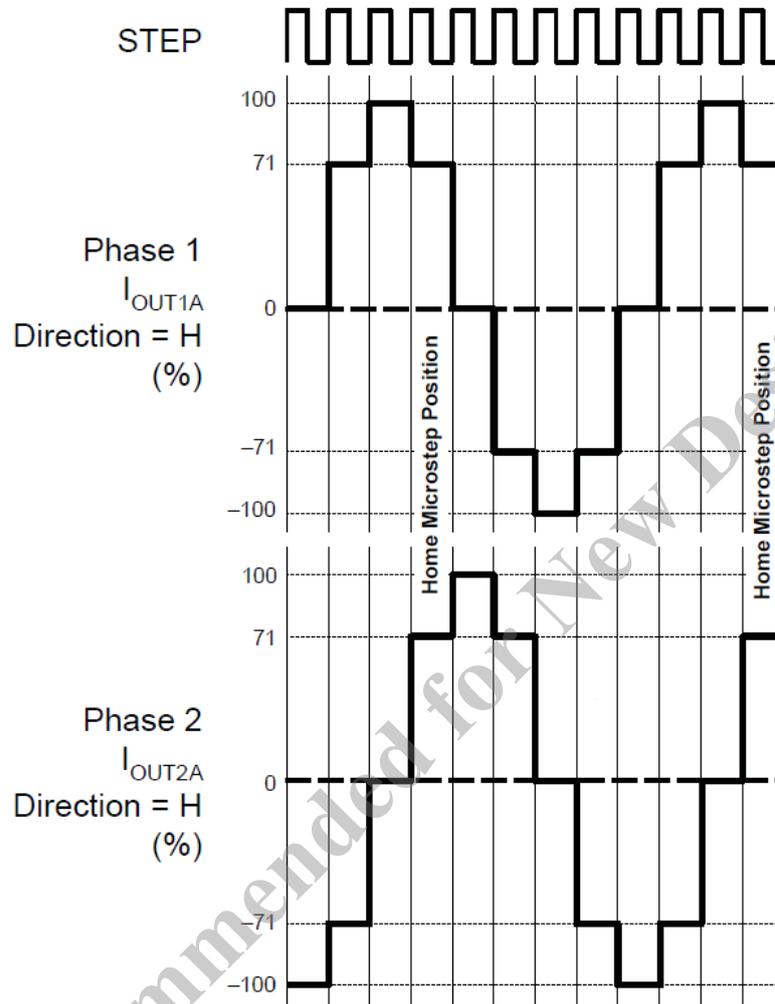


- ※ OUTA→OUTB に電流が流れている時をプラスとしています。
Positive current is defined as from OUTA to OUTB.
- ※ DAC の%値は Typ 値です。
DAC % values are nominal value.

10.11.3. 1-2 相励磁 (トルクベクトル一定モード, Half step with constant torque vector)

DIR=H 時

MS1=L, MS2=H, MS3=L



※ 各相の出力電流は I_{trip} の 71% に設定され、出力電流のベクトル合成値 (トルクベクトル長) がいずれのステップにおいても 100% となるようにしています。

Output current of both bridge are controlled as 71% of $I_{trip}(\max)$. As a result, combination of vector (torque vector length) of output current will be 100% in all steps.

※ OUTA→OUTB に電流が流れている時をプラスとしています。

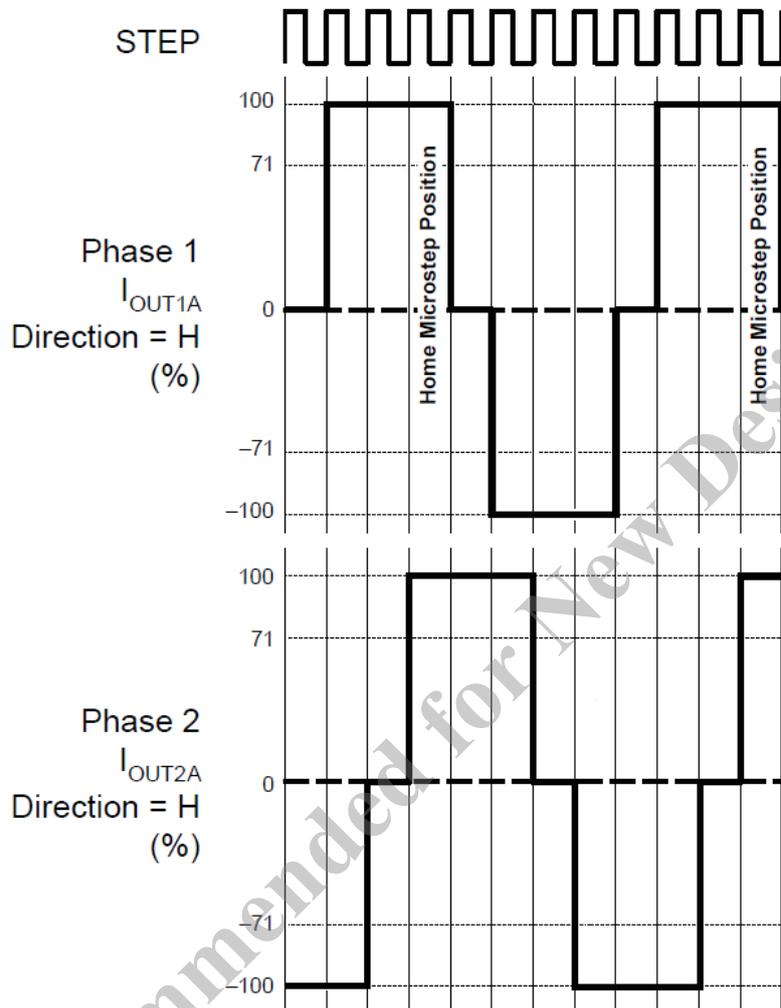
Positive current is defined as from OUTA to OUTB.

※ DAC の%値は Typ 値です。

DAC % values are nominal value.

10.11.4. 1-2 相励磁 (100%フルトルクモード, Half step with 100% full torque)

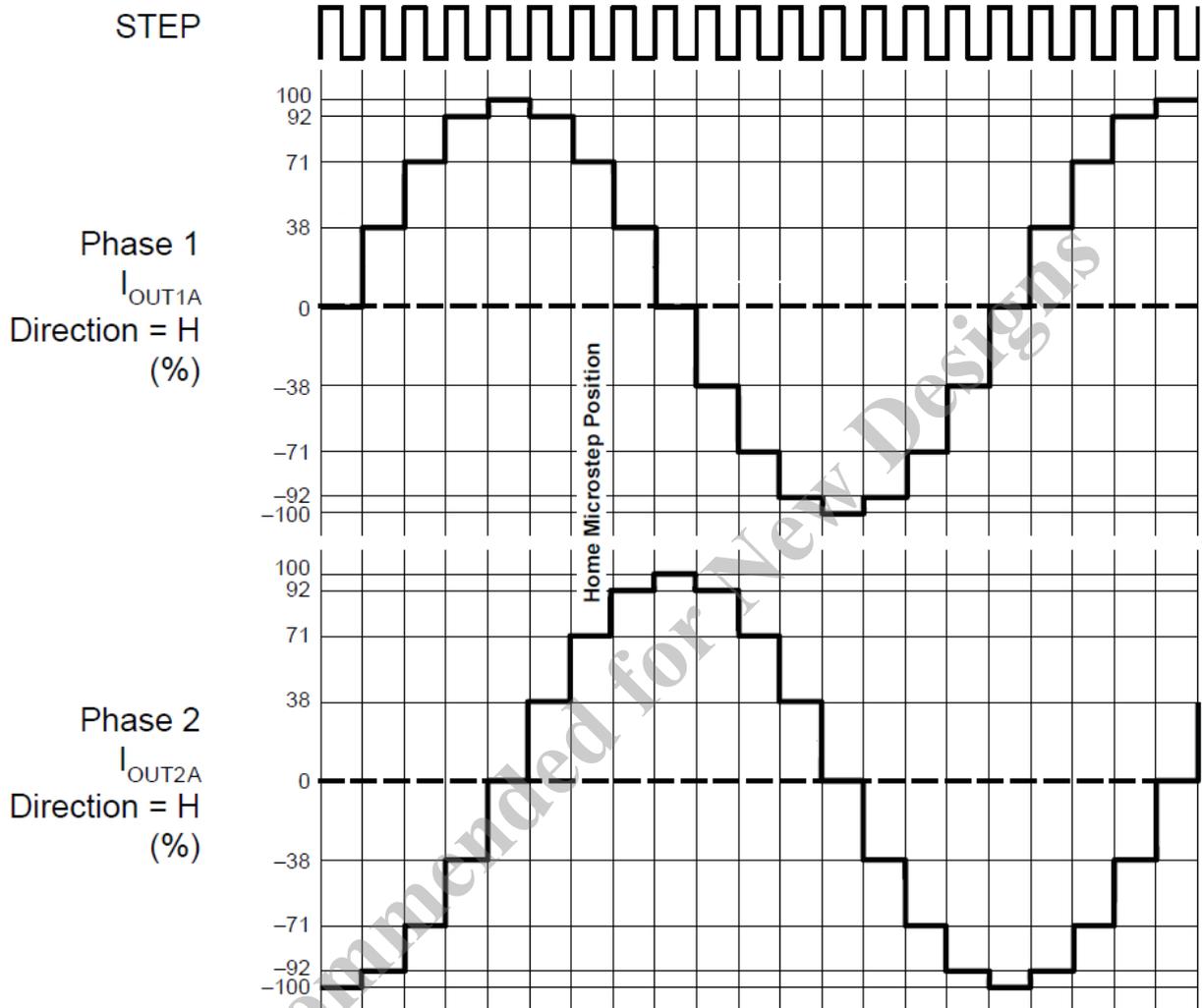
DIR=H 時
MS1=MS2=H, MS3=L



- ※ OUTA→OUTB に電流が流れている時をプラスとしています。
Positive current is defined as from OUTA to OUTB.
- ※ DAC の%値は Typ 値です。
DAC % values are nominal value.

10.11.5. W1-2 相励磁 (W1-2 Phase)

DIR=H 時
MS1=MS2=L, MS3=H

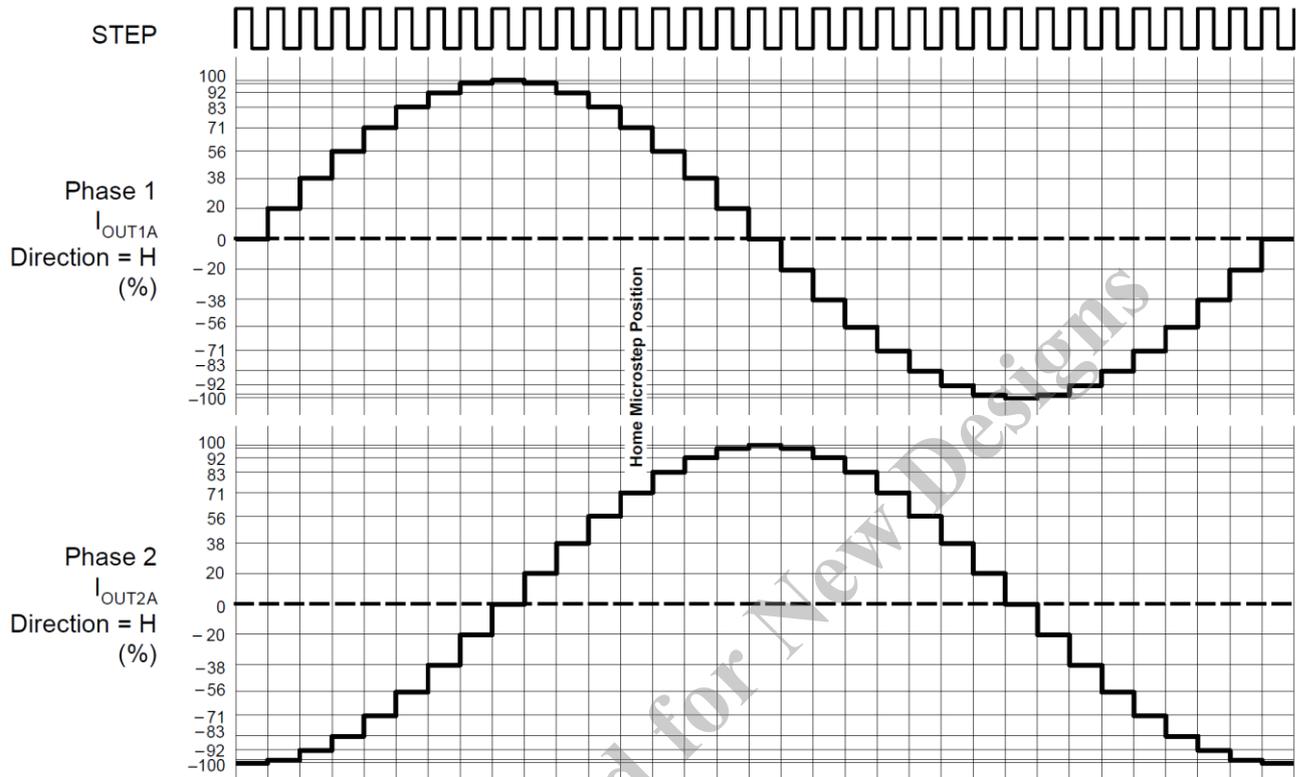


※ OUTA→OUTB に電流が流れている時をプラスとしています。
Positive current is defined as from OUTA to OUTB.

※ DACの%値はTyp値です。
DAC %values are nominal value.

10.11.6. 2W1-2 相励磁 (2W1-2 Phase)

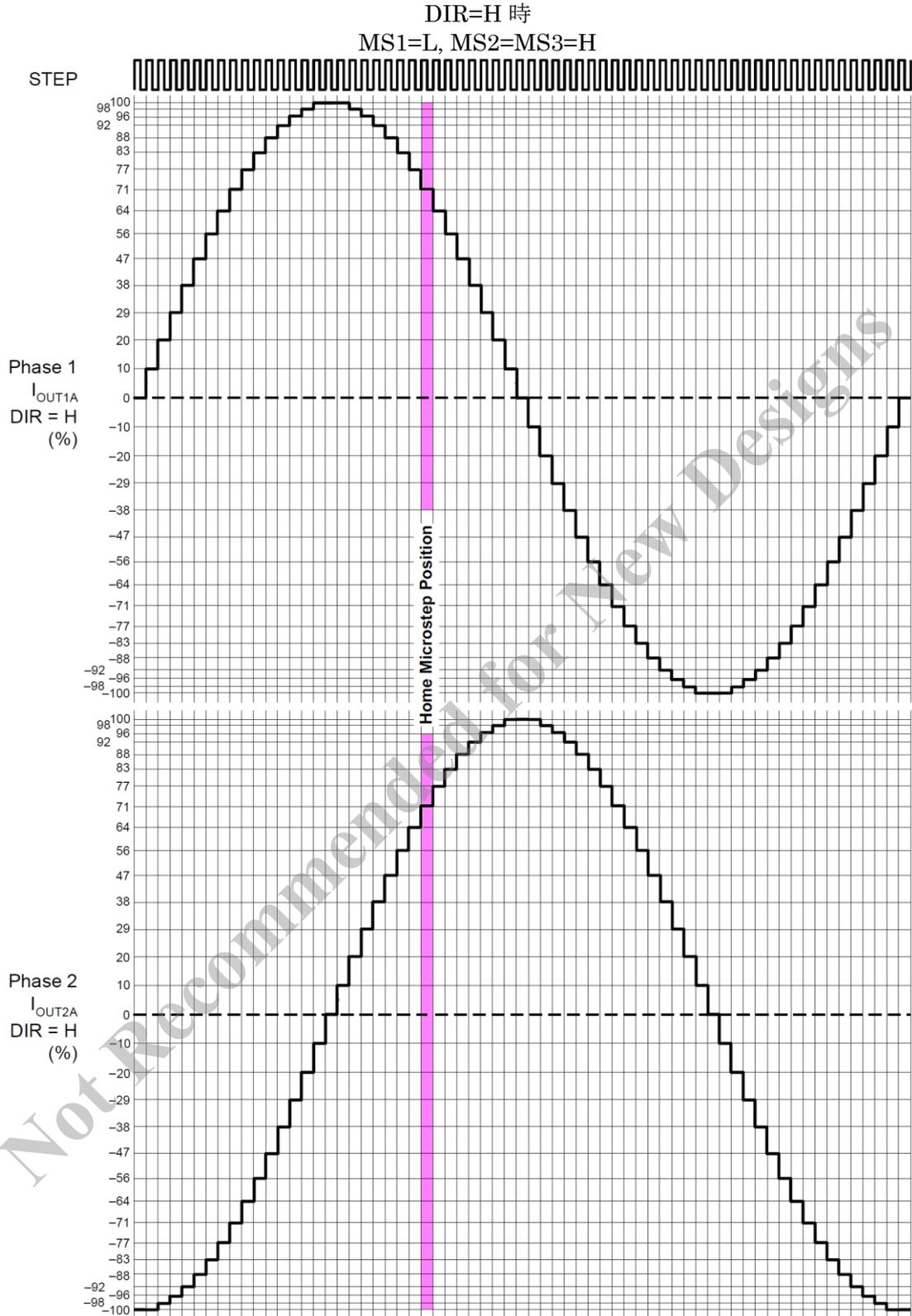
DIR=H 時
MS1=H, MS2=L, MS3=H



- ※ OUTA→OUTB に電流が流れている時をプラスとしています。
Positive current is defined as from OUTA to OUTB.
- ※ DAC の%値は Typ 値です。
DAC % values are nominal value.

Not Recommended for New Designs

10.11.7. 4W1-2 相励磁 (4W1-2 Phase)



※ OUTA→OUTB に電流が流れている時をプラスとしています。
Positive current is defined as from OUTA to OUTB.

※ DAC の%値は Typ 値です。
DAC % values are nominal value.

11. 動作波形図 (Operating wave example)

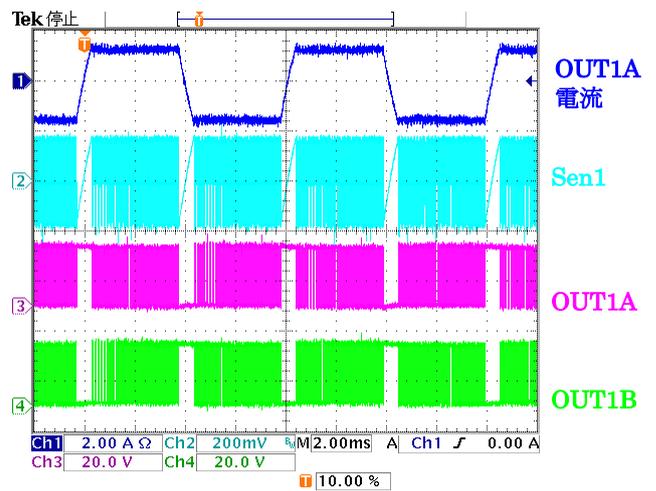
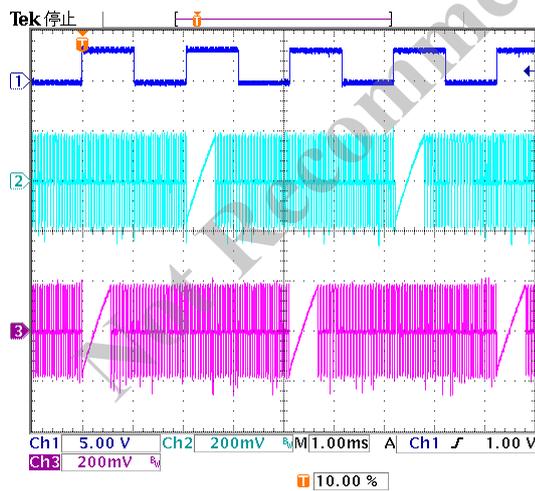
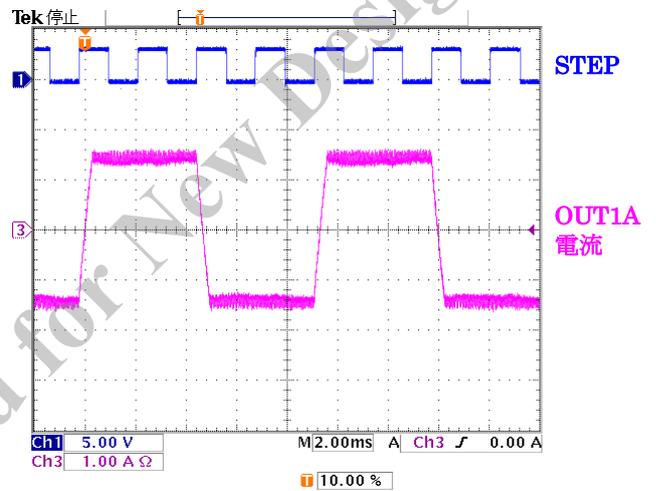
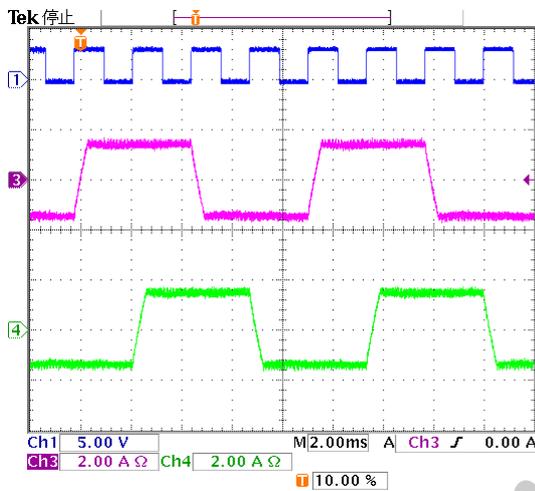
本動作波形図は弊社所有のモータにて取得した一例であり、お客様に対し下記に示す動作波形図と同一の特性を保証するものではありません。

Operating waveforms below are captured using a motor that Sanken own and only for your reference information. We cannot ensure completely same characteristics as below in your conditions.

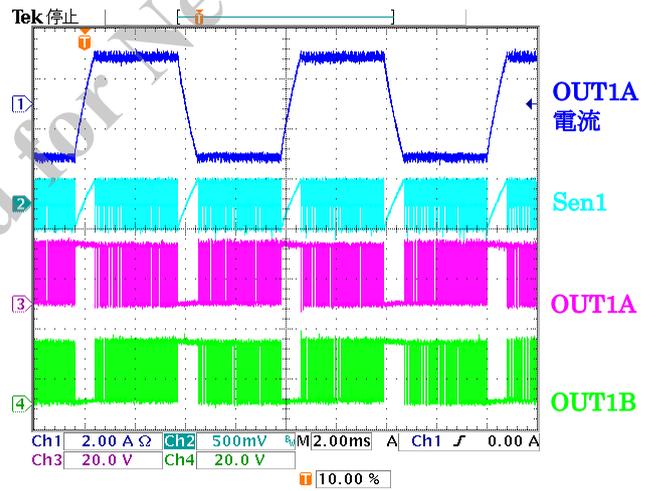
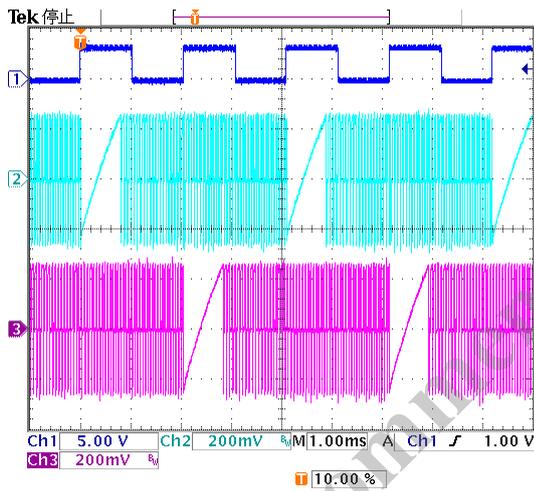
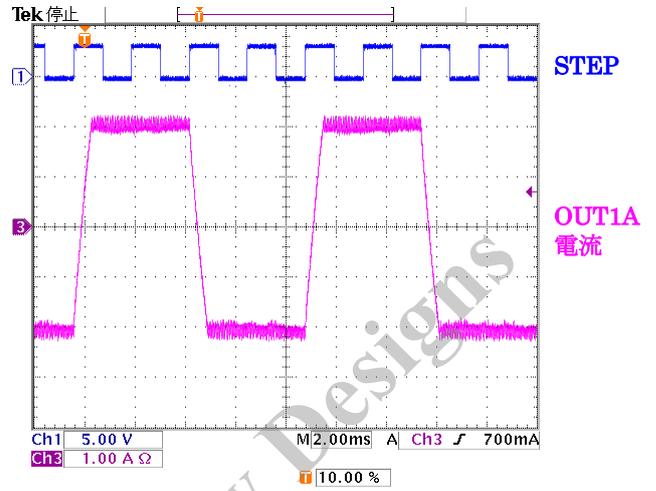
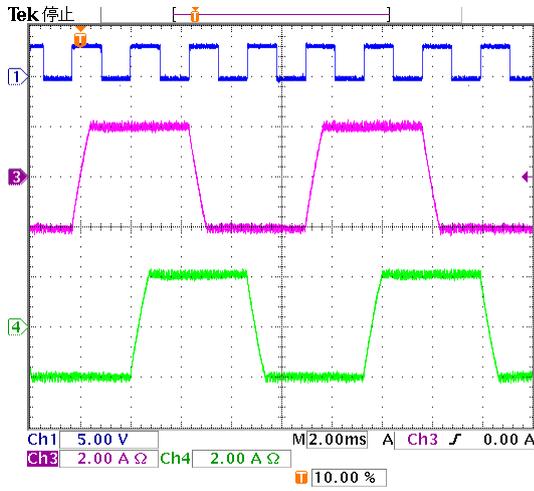
条件: VBB=24[V], Rs=0.12[Ω], Itrip=2.2[A]

Conditions: VBB=24[V], Rs=0.12[Ω], Itrip=2.2[A]

2 相励磁 (トルクベクトル一定モード) MS1=MS2=MS3=L
 Full step excitation (Constant torque vector mode) MS1=MS2=MS3=L

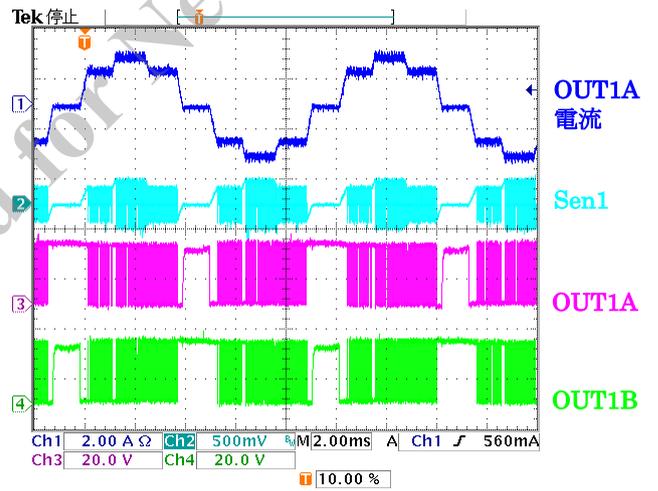
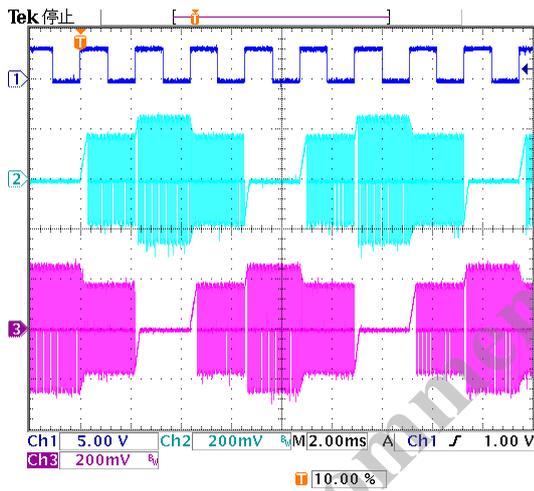
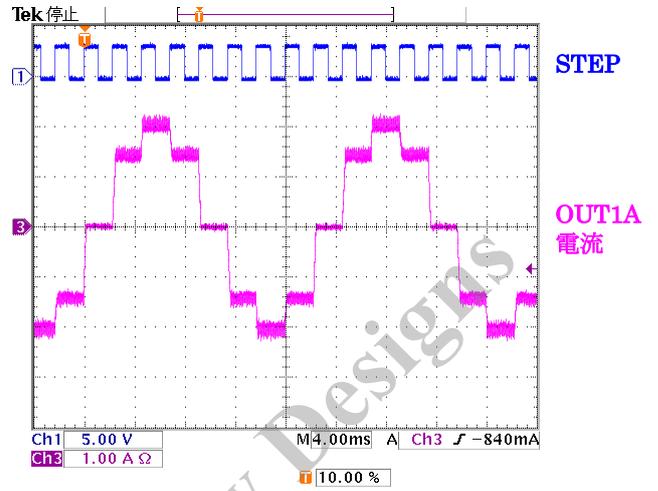
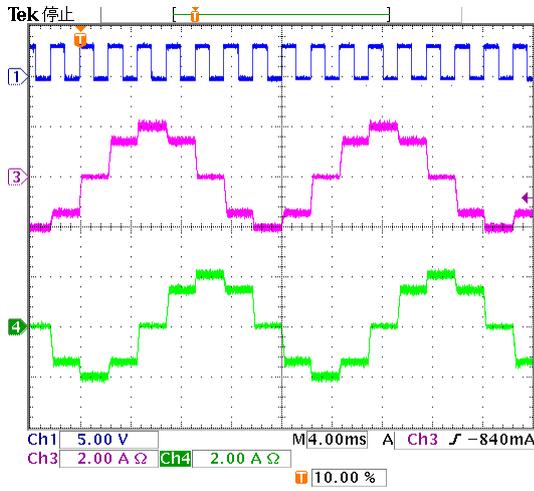


2相励磁 (100%フルトルクモード) MS1=H, MS2=MS3=L
 Full step excitation (100% full torque mode) MS1=H, MS2=MS3=L



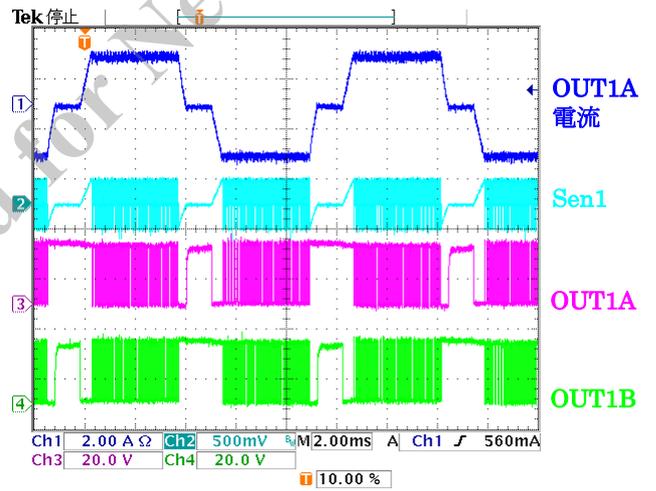
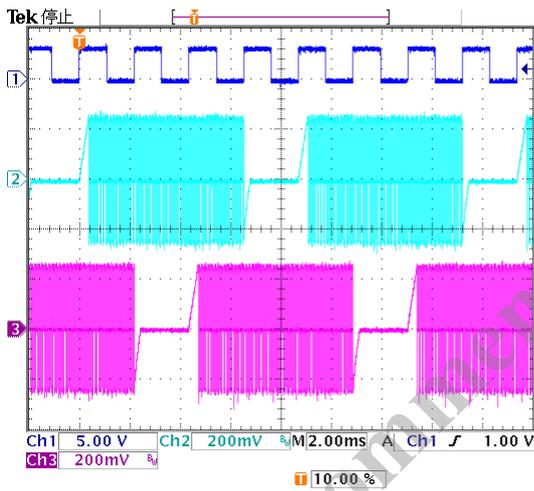
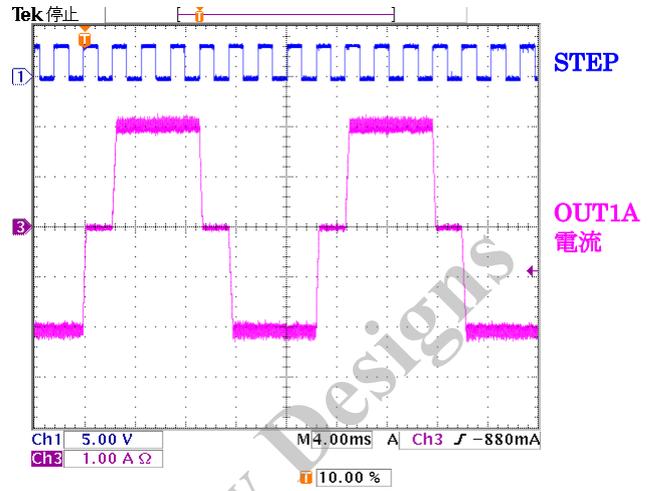
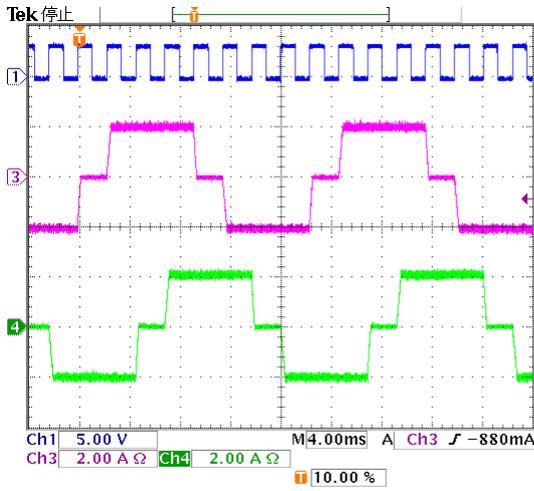
Not Recommended for New Designs

1-2 相励磁 (トルクベクトル一定モード) MS1=L, MS2=H, MS3=L
 Half step excitation (Constant torque vector mode) MS1=L, MS2=H, MS3=L



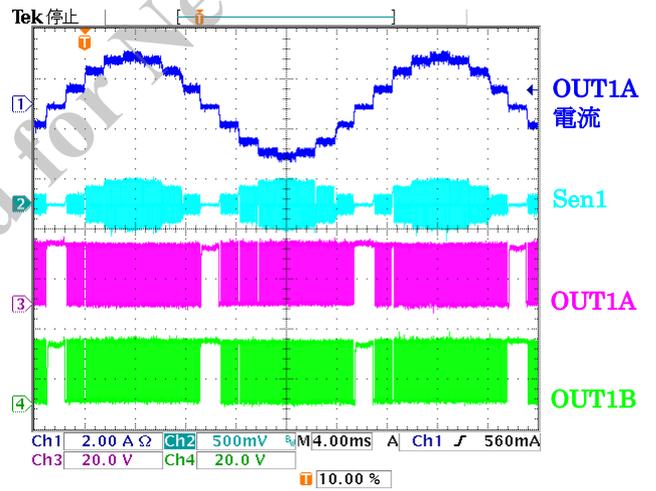
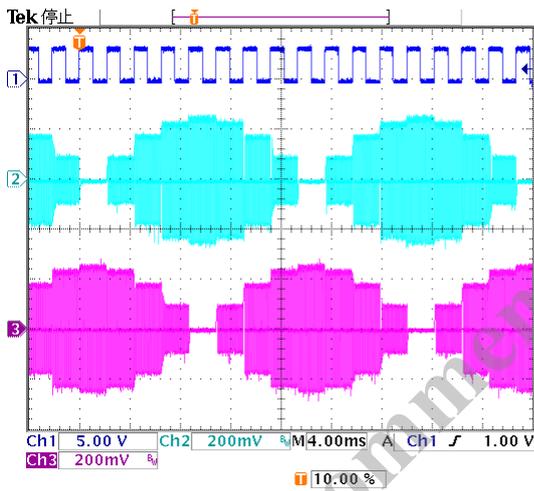
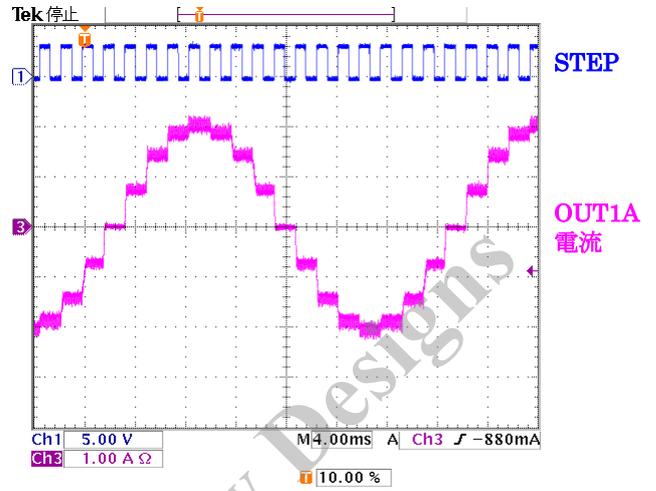
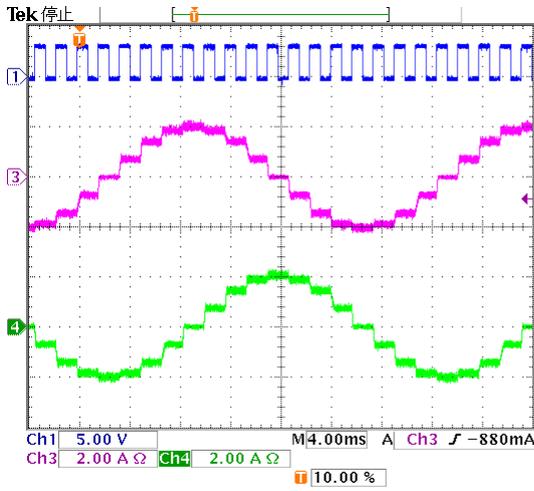
Not Recommended for New Designs

1-2 相励磁 (100%フルトルクモード) MS1=MS2=H, MS3=L
 Half step excitation (100% full torque mode) MS1=MS2=H, MS3=L



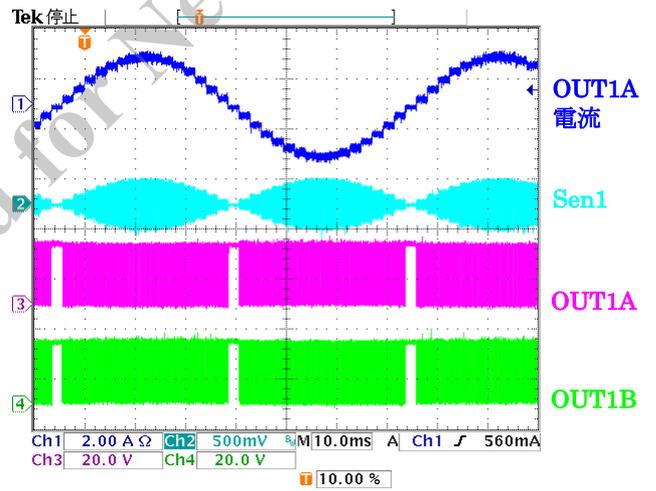
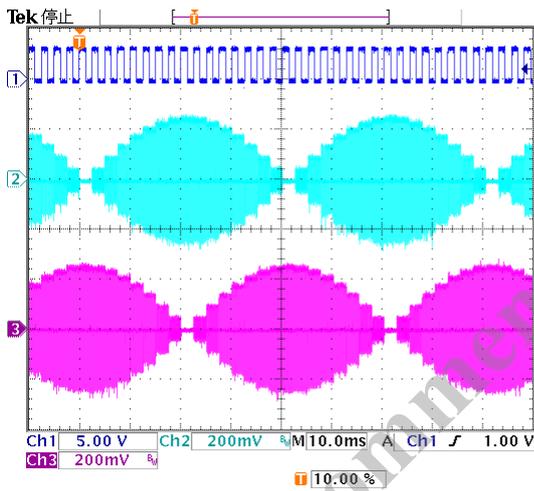
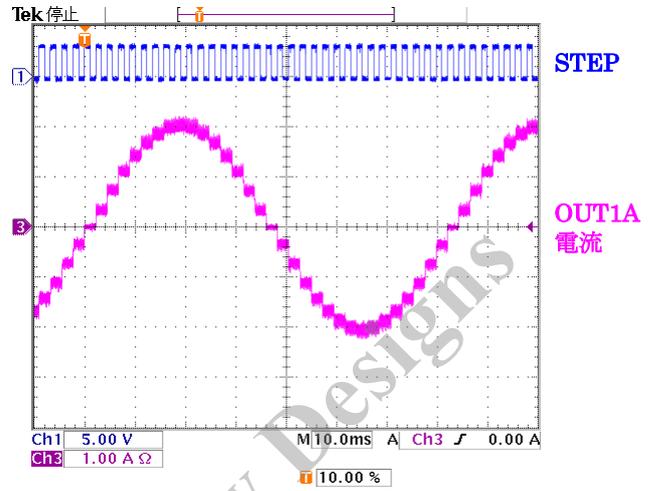
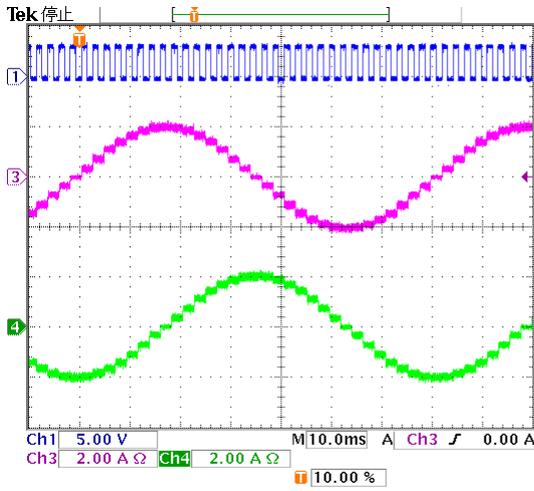
Not Recommended for New Designs

W1-2 相励磁 MS1=MS2=L, MS3=H
 W1-2 phase excitation MS1=MS2=L, MS3=H



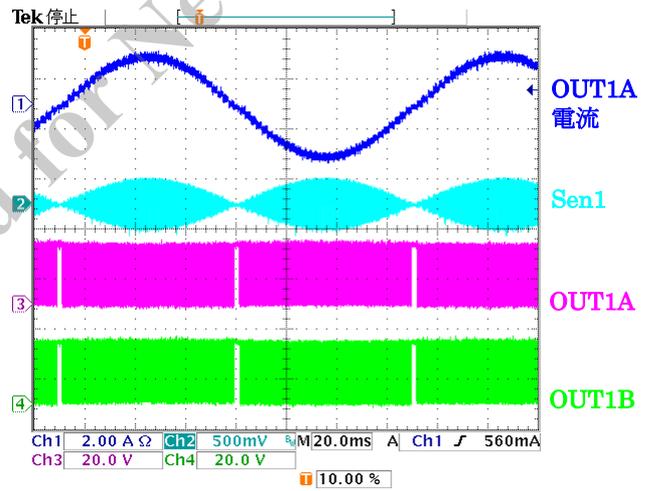
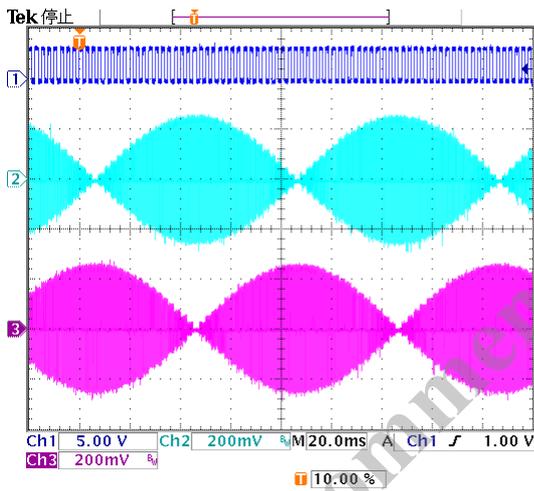
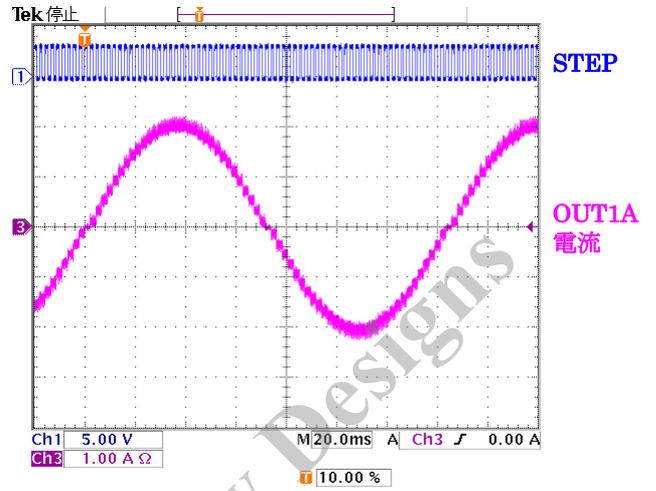
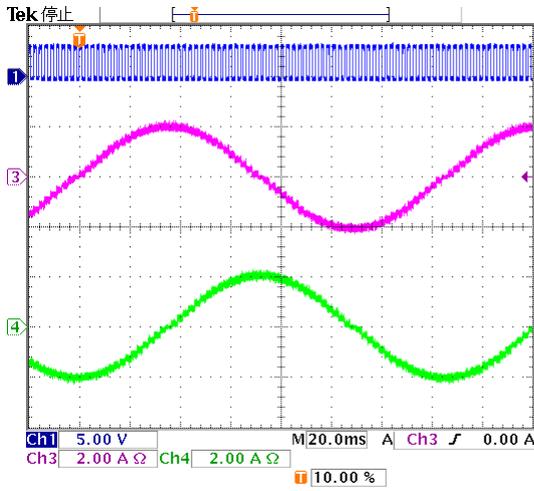
Not Recommended for New Designs

2W1-2 相励磁 MS1=H, MS2=L, MS3=H
 2W1-2 phase excitation MS1=H, MS2=L, MS3=H

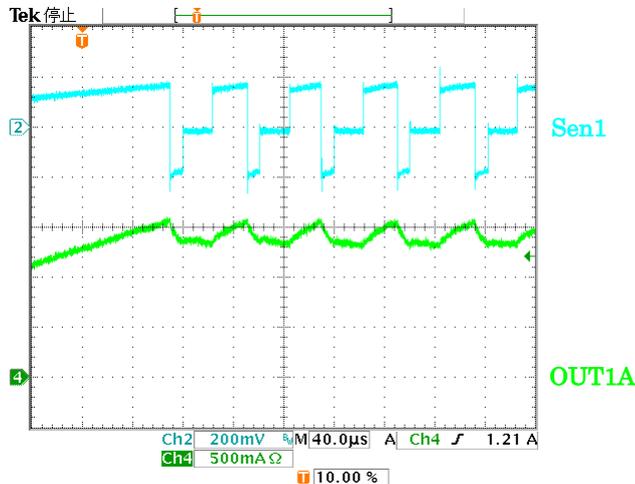


Not Recommended for New Designs

4W1-2 相励磁 MS1=L, MS2=MS3=H
 4W1-2phase excitation MS1=L, MS2=MS3=H



Mixed Decay 電流波形 (拡大)
 Mixed Decay current waveform (enlargement)



12. アプリケーション (Applications)

12.1. 参考基板レイアウト (PCB layout)

プリント基板の配線は GND 領域を強化するようにして下さい。電気的および熱的な動作を最適にするために、デバイスはプリント基板の上に直接はんだ付けして下さい。

The printed circuit board should use a heavy ground plane. For optimum electrical and thermal performance, the IC must be soldered directly onto the board.

電源供給端子 (VBB 端子) は電解コンデンサ (100 μ F 以上のものが望ましい) でデカップリングして下さい。またその電解コンデンサはなるべくデバイスの近くに装着して下さい。

The load supply pin, VBB, should be decoupled with an electrolytic capacitor (typically >100 μ F) placed as close as practicable to the device.

高い dv/dt スイッチング時における容量性結合による問題を避けるために、Hブリッジの出力ラインと敏感なロジック入力ラインは離すように配線して下さい。通常、ロジック入力はノイズを回避するために、低いインピーダンスでドライブして下さい。

To avoid problems due to capacitive coupling of the high dv/dt switching transients, route the bridge-output traces away from the sensitive logic-input traces. Always drive the logic inputs with a low source impedance to increase noise immunity.

12.2. Grounding

デバイスの GND に 1 点 GND 配線になるようにして下さい。GND 端子 (13,31 番端子) はパッケージの外部 (PCB 上) で接続するようにして下さい。

A star ground should be located as close to the IC as possible. Two GND pins (#13 and #31 pin) should be shorted together externally on PCB.

Not Recommended for New Designs

12.3. Current Sensing

出力電流レベルの検出における、GND 配線での電圧降下による誤差を最小限にするために、電流検出抵抗はデバイスの 1 点 GND に独立で接続してください。

In order to minimize the effects of ground bounce and offset issues, it is important to have a low impedance single-point ground, known as a star ground, located very close to the device.

また、配線はなるべく太く短くしてください。検出抵抗値が低いものに関しては、プリント基板配線抵抗による電圧降下が大きな割合を占めるため、プリント基板上での配線引き回しを考慮する必要があります。

Copper route should be thick and short as possible. For low-value sense resistors the IR drops in the PCB sense resistor's traces can be significant and should be taken into account.

ソケットの使用は、その接触抵抗により検出抵抗のバラツキの原因ともなりますので避けてください。The use of sockets should be avoided as they can introduce variation in RS due to their contact resistance.

12.4. その他の注意事項 (Notice)

本製品は、入力端子に MOS 回路を使用していますので、以下の内容に注意して下さい。

This driver has MOS inputs. Please notice as following contents.

- ・ 静電気の発生しやすいときには、室内の湿度の管理を十分に行って下さい。特に冬期は静電気が発生しやすいので、十分な注意が必要です。

When static electricity is a problem, care should be taken to properly control the room humidity. This is particularly true in the winter when static electricity is most troublesome.

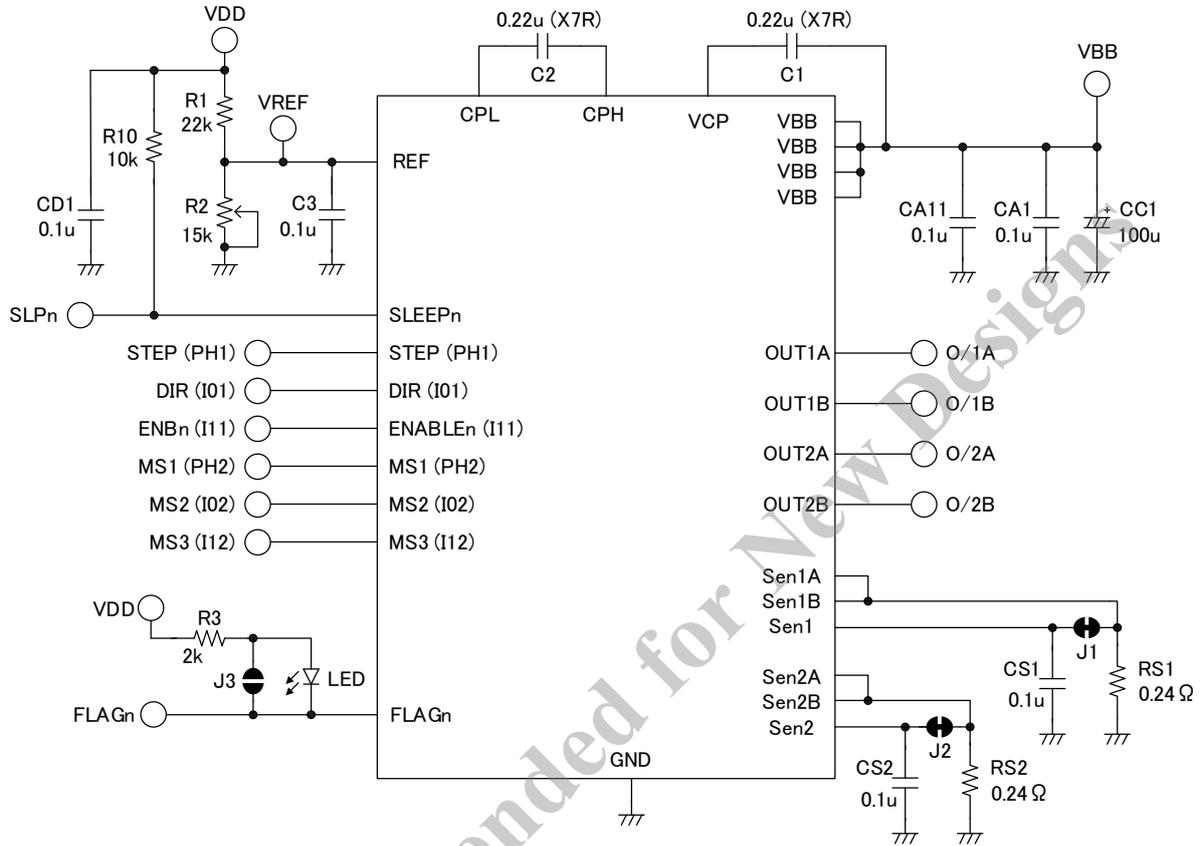
- ・ 静電気が IC に印加されないように入力端子などからの配線やアッセンブル順序に注意して下さい。プリント基板の端子などを短絡して同電位にする配慮も必要です。

Care should be taken with device leads and with assembly sequencing to avoid applying static charges to IC leads. PC board pins should be shorted together to keep them at the same potential to avoid this kind of trouble.

13. 評価ボード例 (Evaluation board example)

13.1. 回路例 (Circuit Example)

SX723xM Evaluation Board Ver.2.0 回路図



13.2. 基板仕様例 (PCB specifications example)

材質 (Material): FR-4

銅箔厚 (Copper thickness): 70um (2oz)

PCB 厚 (Board thickness): 1.6mm

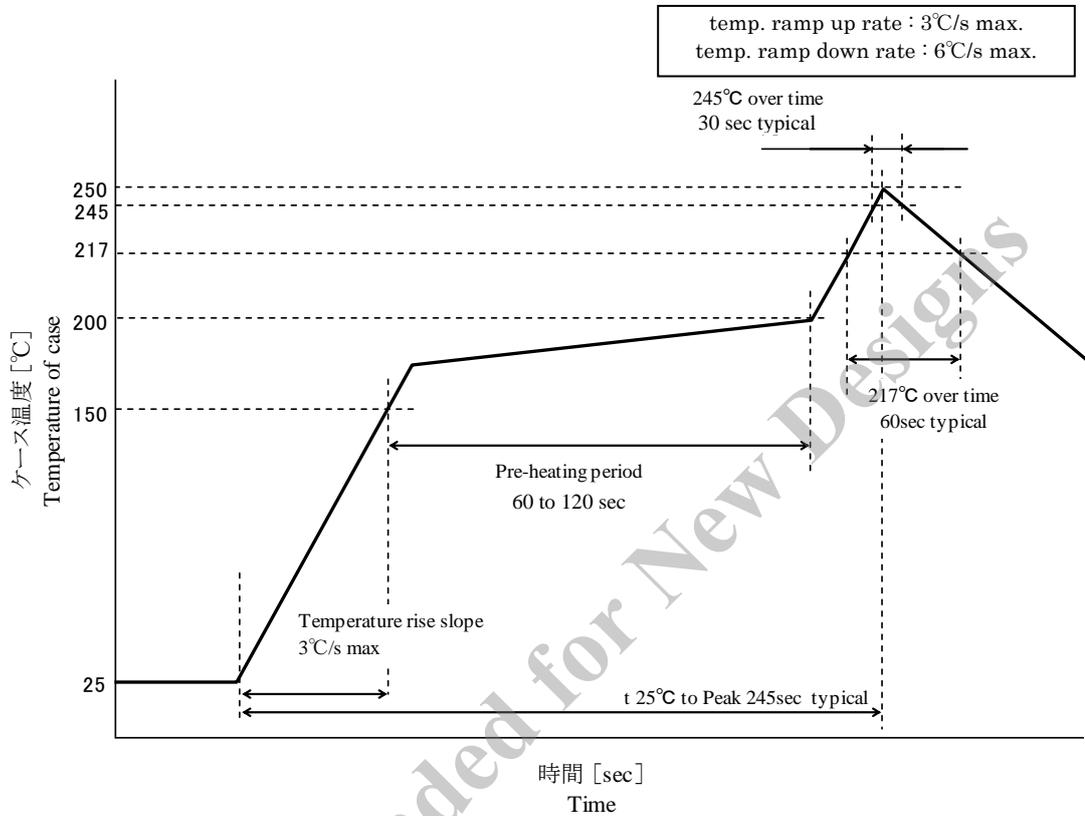
層数 (Copper layers): 2 層 (両面) / 2 layers (double sided)

14. 半田耐熱について (Soldering)

14.1. リフロー半田付け (reflow soldering)

参考リフロー半田付け温度プロファイル

Recommended reflow profile



実装回数: 3 回以内

Reflow frequency: up to 3 times

14.2. フロー半田付け (半田槽ディップ, Flow ; Dip soldering)

不可。

Not acceptable.

注) 半田槽ディップ(半田槽への全面浸漬)は、熱衝撃が大きくパッケージ・クラックを引き起こすことがありますので、半田槽ディップによる半田付けはできません。

Note: Since the dip soldering cause the package crack due to the heat shock, the device is not acceptable for dip soldering.

14.3. 手半田付け (半田ごてによる加熱半田付け, Manual soldering)

半田ごて温度: 350°C max

Iron temperature: 350 degrees max

加熱時間 : 1ピン当り3秒 max (但し、同時多ピン加熱半田付け不可)

Time: 3 seconds max per pin (The device is not acceptable for manual soldering with many pins at the same time)

注) 手付半田法では、同時の複数ピン加熱は不可となります。1ピン毎に冷却時間をおきながら半田ごてにて加熱半田付けをして下さい。また、半田ごては、こて先が十分に細くかつクリーニングされており、また、温度コントロール機能を有しており、静電気対策のされているものを使用する必要があります。

Note: The device is not acceptable for manual soldering with many pins at the same time. Please solder each pin with interval to keep the device cool. Soldering iron should have its fine and cleaned tip, and it should have the thermal control function, and it should be protected from static electricity.

15. 保管上の注意事項 (Cautions for storage)

☆ テーピング品の保管に際しては、直射日光を避けてください。

本製品は、Moisture Sensitivity Level 3 (IPC/JEDEC J-STD-020D に準拠)であり、開封後の保管基準は 30°C, 60%RH, 168h です。(IPC/JEDEC J-STD-033B.1 を参照)。

なお、パッケージの結露やリードの腐食等を避ける為、通常の保管は常温(+5°C~+35°C)、常湿(40%RH~60%RH)が好ましく、温湿度変化の大きな場所での保管は避けてください。また、テープの剥離強度の変化による実装時の不具合を防止するための目安として上記環境下では、納入後3ヶ月以内での使用が望ましい。

Taped parts must be stored away from direct sun.

Moisture Sensitivity Level of this part is classed as 3 (reference IPC/JEDEC J-STD-020D), storage condition is 30°C, 60%RH, 168h after moisture barrier bag is opened.

To avoid rust of lead or due condensation of package, please store at normal temperature and normal humidity (+5~+35°C/40~60%RH). Please do not store at condition that have large difference of temperature and humidity. Recommended store life is within three months after delivery.

☆ 腐食性ガス等の有毒ガスが発生しない塵埃の少ない場所で直射日光を避けてください。

Avoid locations where dust or harmful gases are present and avoid direct sunlight.

☆ 長期保管したものは、使用前に半田付け性やリードの錆等について再点検してください。

Re-inspect rust of leads and solderability of the devices when the devices have been stored for a long time.

注意書き

- 本書に記載している製品（以下、「本製品」という）のデータ、図、表、およびその他の情報（以下、「本情報」という）は、本書発行時点のものであります。本情報は、改良などで予告なく変更することがあります。本製品を使用する際は、本情報が最新であることを弊社販売窓口を確認してください。
- 本製品は、一般電子機器（家電製品、事務機器、通信端末機器、計測機器など）の部品に使用されることを意図しております。本製品を使用する際は、納入仕様書に署名または記名押印のうえ、返却をお願いします。高い信頼性が要求される装置（輸送機器とその制御装置、交通信号制御装置、防災装置、防犯装置、各種安全装置など）に本製品を使用することを検討する際は、必ず事前にその使用の適否について弊社販売窓口へ相談いただき、納入仕様書に署名または記名押印のうえ、返却をお願いします。本製品は、極めて高い信頼性が要求される機器または装置（航空宇宙機器、原子力制御、その故障や誤動作が生命や人体に危害を及ぼす恐れのある医療機器（日本における法令でクラスⅢ以上）など）（以下「特定用途」という）に使用されることは意図されておられません。特定用途に本製品を使用したことでお客様または第三者に生じた損害などに関して、弊社は一切その責任を負いません。
- 本製品を使用するにあたり、本製品に他の製品や部材を組み合わせる際、あるいはこれらの製品に物理的、化学的、その他の何らかの加工や処理を施す際は、使用者の責任においてそのリスクを必ず検討したうえで行ってください。
- 弊社は、品質や信頼性の向上に努めていますが、半導体製品は、ある確率で欠陥や故障が発生することは避けられません。本製品が故障し、その結果として人身事故、火災事故、社会的な損害などが発生しないように、故障発生率やディレーティングなどを考慮したうえで、使用者の責任において、本製品が使用される装置やシステム上で、十分な安全設計および確認を含む予防措置を必ず行ってください。ディレーティングについては、納入仕様書および弊社ホームページを参照してください。
- 本製品は、耐放射線設計をしておりません。
- 本書に記載している回路定数、動作例、回路例、パターンレイアウト例、設計例、推奨例、本書に記載しているすべての情報、およびこれらに基づく評価結果などは、使用上の参考として示したものです。
- 本情報に起因する使用者または第三者のいかなる損害、および使用者または第三者の知的財産権を含む財産権とその他一切の権利の侵害問題について、弊社は一切その責任を負いません。
- 本情報を、文書による弊社の承諾なしに転記や複製することを禁じます。
- 本情報について、弊社の所有する知的財産権およびその他の権利の実施、使用または利用を許諾するものではありません。
- 使用者と弊社との間で別途文書による合意がない限り、弊社は、本製品の品質（商品性、および特定目的または特別環境に対する適合性を含む）ならびに本情報（正確性、有用性、および信頼性を含む）について、明示的か黙示的かを問わず、いかなる保証もしておりません。
- 本製品を使用する際は、特定の物質の含有や使用を規制する RoHS 指令など、適用される可能性がある環境関連法令を十分に調査したうえで、当該法令に適合するように使用してください。
- 本製品および本情報を、大量破壊兵器の開発を含む軍事用途やその他軍事利用の目的で使用しないでください。また、本製品および本情報を輸出または非居住者などに提供する際は、「米国輸出管理規則」や「外国為替及び外国貿易法」など、各国で適用される輸出管理法令などを遵守してください。
- 弊社物流網以外における本製品の落下などの輸送中のトラブルについて、弊社は一切その責任を負いません。
- 本書は、正確を期すために慎重に製作したのですが、本書に誤りがないことを保証するものではありません。万一、本情報の誤りや欠落に起因して、使用者に損害が生じた場合においても、弊社は一切その責任を負いません。
- 本製品を使用する際の一般的な使用上の注意は弊社ホームページを、特に注意する内容は納入仕様書を参照してください。
- 本書で使用されている個々の商標、商号に関する権利は、弊社を含むその他の原権利者に帰属します。

DSGN-CJZ-16003