

# A4986SES/A4987SES 2相~W1-2相励磁

アレグロマイクロシステムズ社製品

## ■特長

- 低オン抵抗出力  
A4986SES:0.43Ωmax.  
A4987SES:0.9Ωmax.
- MixedDecay電流減衰モード採用
- 低損失同期整流内蔵
- 電源電圧低下保護機能(UVLO)、過熱保護機能(TSD)、過電流保護機能(OCP)搭載
- 出力ドライバにおける貫通電流を防ぐデッドタイム機能搭載

## ■絶対最大定格

項目	記号	規格値	単位	備考
主電源電圧	V <sub>BB</sub>	35	V	
出力電流*1	I <sub>o</sub>	±2.0	A	A4986SES, 連続
		±1.0	A	A4987SES, 連続
ロジック入力電圧	V <sub>IN</sub>	-0.3~+5.5	V	
ロジック電源電圧	V <sub>DD</sub>	-0.3~+5.5	V	
出力電圧	V <sub>o</sub>	35	V	
		0.5	V	
検出電圧	V <sub>SENSE</sub>	2.5	V	tw<1μs
		5.5	V	
REF入力電圧	V <sub>REF</sub>	5.5	V	
許容損失*2	P <sub>D</sub>	3.38	W	*4
ジャンクション温度*3	T <sub>j</sub>	150	°C	
動作周囲温度	T <sub>a</sub>	-20~+85	°C	
保存温度	T <sub>stg</sub>	-55~+150	°C	

\*1: 出力電流は周囲温度、放熱状態によって制限をうけることがあります。

いかなる使用条件下においても、決して、指定された定格電流及び彩建接合部温度(T<sub>j</sub>=150°C)を超えないようにしてください。

\*2: 周囲温度(T<sub>a</sub>)が+25°C以上の場合は、-27.02mW/°C(JEDEC基準4層基板-High K-使用時)にてデレーティングが必要となります。

\*3: ジャンクション温度(T<sub>j</sub>)が+150°Cを越すような異常条件下で使用した場合、デバイス内のサーマルシャットダウン回路が動作しますが、このような条件下での使用は、極力、避けてください。

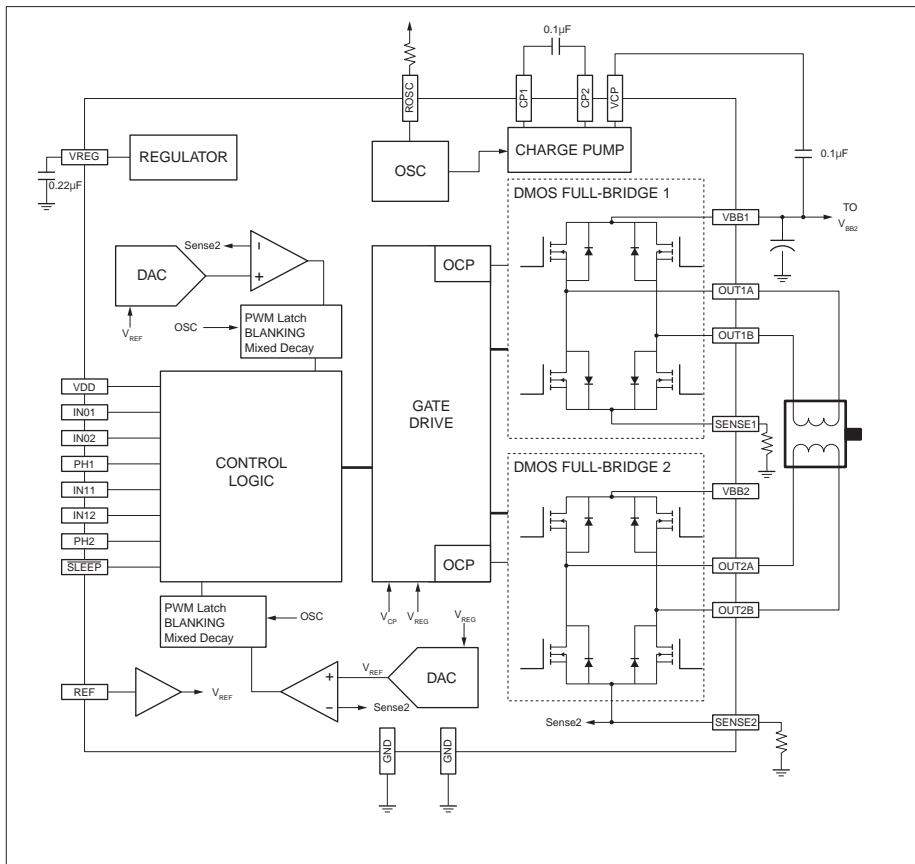
\*4: JEDEC基準4層基板(High K)にて測定。

## ■電気的特性

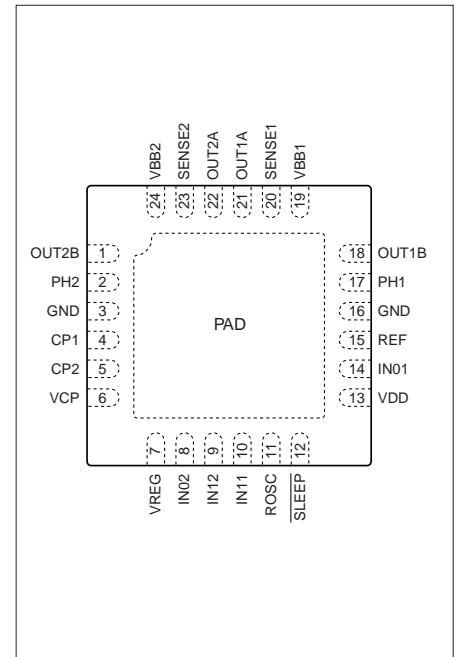
(指定の無い場合はT<sub>a</sub>=25°C、V<sub>BB</sub>=35V)

項目	記号	条件	規格値						単位
			A4986SES			A4987SES			
			min.	typ.	max.	min.	typ.	max.	
<b>出力部</b>									
主電源電圧範囲	V <sub>BB</sub>	動作状態	8		35	8		35	V
		スリープモード	0		35	0		35	V
ロジック電源電圧範囲	V <sub>DD</sub>		3		5.5	3		5.5	V
出力ON抵抗	R <sub>DS(ON)</sub>	Source, I <sub>o</sub> =-1.5A(A4986S)/-0.8A(A4987S)		0.32	0.43		0.7	0.9	Ω
		Sink, I <sub>o</sub> =1.5A(A4986S)/0.8(A4987S)		0.32	0.43		0.7	0.9	Ω
ボディダイオード順電圧	V <sub>F</sub>	Source, I <sub>o</sub> =-1.5A(A4986S)/-0.8A(A4987S)			1.3			1.3	V
		Sink, I <sub>o</sub> =1.5A(A4986S)/0.8(A4987S)			1.3			1.3	V
主電源電流	I <sub>BB</sub>	F <sub>PWM</sub> <50kHz			4			4.0	mA
		動作状態、出力OFF時			2			2.0	mA
ロジック電源電流	I <sub>DD</sub>	スリープモード			10			10	μA
		F <sub>PWM</sub> <50kHz			8			8	mA
		出力OFF時			5			5	mA
		スリープモード			10			10	μA
<b>制御部(Control Logic)</b>									
ロジック入力電圧	V <sub>IN(1)</sub>		0.7V <sub>DD</sub>			0.7V <sub>DD</sub>			V
	V <sub>IN(0)</sub>				0.3V <sub>DD</sub>			0.3V <sub>DD</sub>	V
ロジック入力電流	I <sub>IN(1)</sub>	V <sub>IN</sub> =0.7V <sub>DD</sub>	-20	<-1.0	20	-20	<-1.0	20	μA
	I <sub>IN(0)</sub>	V <sub>IN</sub> =0.3V <sub>DD</sub>	-20	<1.0	20	-20	<1.0	20	μA
ロジック入力プルダウン抵抗	R <sub>IN02</sub>	IN02端子		100			100		kΩ
	R <sub>IN12</sub>	IN12端子		50			50		kΩ
ロジック入力電圧ヒステリシス	V <sub>hys(IN)</sub>	V <sub>DD</sub> 電圧比	5	11	19	5	11	19	%
ブランキング時間	t <sub>BLANK</sub>		700	1000	1300	700	1000	1300	ns
		OSC>3V	20	30	40	20	30	40	μs
固定OFF時間	t <sub>OFF</sub>	R <sub>OSC</sub> =25kΩ	23	30	37	23	30	37	μs
REF入力電圧範囲	V <sub>REF</sub>		0		4	0		4	V
REF端子入力電流	I <sub>REF</sub>		-3		3	-3		3	μA
電流トリプルレベルエラー	err1	V <sub>REF</sub> =2V, %I <sub>tripMAX</sub> =33.3%			±15.0			±15.0	%
		V <sub>REF</sub> =2V, %I <sub>tripMAX</sub> =66.7%			±5.0			±5.0	%
		V <sub>REF</sub> =2V, %I <sub>tripMAX</sub> =100.00%			±5.0			±5.0	%
クロスオーバーデッドタイム	T <sub>DT</sub>		100	475	800	100	475	800	ns
<b>保護回路部</b>									
過電流保護動作電流	I <sub>OCPS</sub>		2.1			1.1			A
過熱保護動作温度	T <sub>j</sub>			165			165		°C
過熱保護ヒステリシス	ΔT <sub>j</sub>			15			15		°C
低電圧保護動作電圧	UV <sub>LO</sub>	V <sub>DD</sub> 電圧、立ち上がり時	2.7	2.8	2.9	2.7	2.8	2.9	V
低電圧保護ヒステリシス	UV <sub>HYS</sub>			0.09			0.09		V

■内部ブロック図



■端子配置図



■外形図

(単位: mm)

