HTRB 試験下における IGBT のトレンチ FLR 外周構造の信頼性劣化メカニズム解析

Analysis of Reliability Degradation Mechanism in IGBT Trench FLR Edge Termination Structure under HTRB Stress

近　藤　太　郎*
Taro Kondo

概要　トレンチFLR外周構造を適用したIGBTでは，高温逆バイアス（HTRB）試験後に耐圧が低下し，ブレークダウン位置がエミッタ側からEQR側へ移動する現象が確認された。本研究では，樹脂由来イオンの移動後の界面電荷分布と，局所電界で生じるホットキャリア注入による界面トラップ生成を統合したFRTモデルを構築した。シミュレーションの結果，EQR近傍に蓄積した負イオンがP反転層を形成して電界を上昇させ，さらに電子トラップが反転層を強化することで耐圧低下に至ることを示した。

1．まえがき

IGBT（Insulated Gate Bipolar Transistor）は，車載機器，産業機器および家電などに広く用いられるパワー半導体デバイスであり，高耐圧動作と長期信頼性が要求される。高耐圧デバイスではチップ外周部に電界が集中するため，電界を緩和する外周終端構造の設計が重要である。

代表的な外周終端構造には，フィールドプレート併用型FLR（Field Limiting Ring）構造とJTE（Junction Termination Extension）構造がある。FLR構造は可動イオンに対する耐量が高く，リング本数や間隔調整で高耐圧化できるが外周幅が大きくなる。これに対し，JTE構造は外周幅を縮小できるが，低濃度P層を用いるため可動イオンの影響を受けやすい[(1)]。これらの特徴を両立する構造として，当社では拡散リングをトレンチで置き換えたトレンチFLR構造（以下，T-FLR構造）を提案している[(2)]（**図1**参照）。

しかし，T-FLR構造を適用したIGBTでは，HTRB（High Temperature Reverse Bias）試験後に耐圧が低下した。エミッション解析では，HTRB前にエミッタ側で発生していたBD（Breakdown）が，HTRB後にはEQR（Equipotential Ring）側へ移動した。

この結果は，外周部の電位および電界状態がHTRBストレスによって変化したことを示している（**図2**参照）。

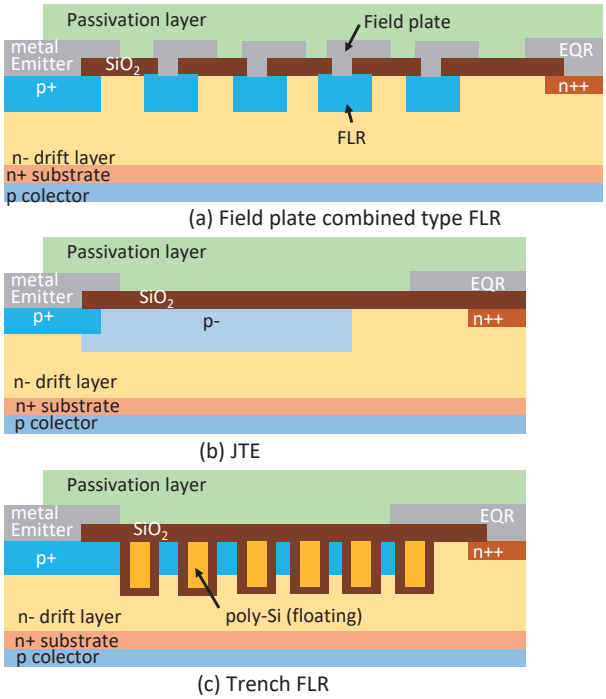

図1　外周終端構造の比較

Cross-sectional images of FP-FLR, JTE, and T-FLR edge-termination structures.

＊技術開発本部ﾌﾟﾛｾｽ技術統括部
ﾊﾟﾜｰﾃﾞﾊﾞｲｽ開発部ﾃﾞﾊﾞｲｽ開発１課

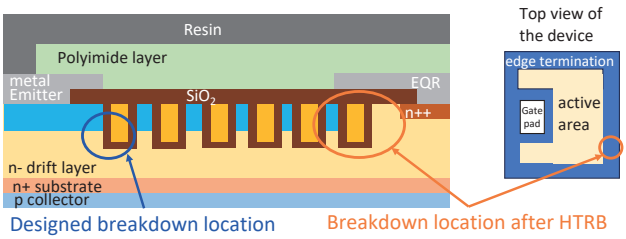

図２　HTRB 後の BD 位置の比較

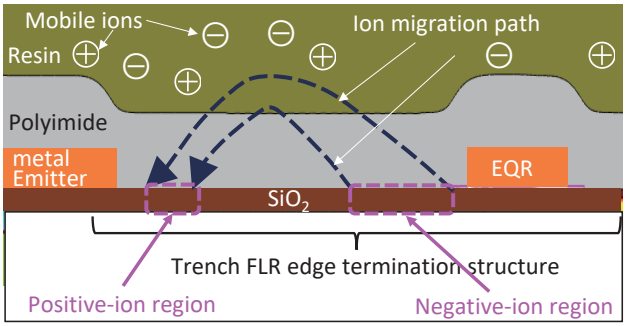

図３　８分割モデルでの HTRB ストレス時の樹脂由来イオン移動

本研究の目的は，T-FLR構造における耐圧低下とBD位置移動の発生メカニズムを明らかにすることである。そこでHTRB下で樹脂に含まれる可動イオンがどのようにデバイス表面へ移動しSi/SiO_2基板界面へ到着するかに着目した。従来報告では樹脂中イオンの分極や再分布は議論されているが[3][4][5]，可動イオンが電界により移動し，界面到達する過程を扱った物理モデルは提示されていない。そこでHTRB下の電気力線分布に基づき，新たな可動イオン移動モデルを構築した。また衝突電離で生成したホットキャリアがSi/SiO_2界面に注入されトラップを形成する過程をモデル化し[6]，両者を統合したFRT（Field-Responsive Trap）モデルを構築した。本モデルでSIM（Simulation）によりT-FLR外周部の電位，電界および耐圧低下メカニズムを解析した。解析にはSynopsys社Sentaurusを用いた。

2.　HTRB信頼性試験条件

評価対象は耐圧700VのIGBTである。HTRB試験では，エポキシ樹脂で封止した試料に対し，Ta（周囲温度）＝175℃，V_{CE}（コレクタ－エミッタ間電圧）＝700Vを印加し，所定時間後に耐圧を測定した。

3.　シミュレーションモデル

3.1　用語の定義

モールド樹脂中からデバイス表面に到達する可動イオン（Na^+，Cl^-など）を樹脂由来イオンと呼ぶ。本論文では，樹脂由来イオンが蓄積する領域を便宜上Si/SiO_2基板界面と総称する。ただし，ここにはトレンチ内の酸化膜およびフローティング電極周辺の界面領域も含む。樹脂由来イオンによる蓄積電荷を界面固定電荷，ホットキャリア注入により生成される電荷を界面トラップとして区別する。

3.2　樹脂中のイオンの移動モデル

HTRB下では樹脂由来イオンが電気力線に沿って移動し，Polyimide層を通過してSiO_2表面からSi/SiO_2基板界面まで到達する。到達後は固定電荷として作用し，電気力線方向に応じ正イオンと負イオンが集まる領域の二つに分布する（**図３**参照）。

界面固定電荷量設定では，正・負イオンが集まる領域をそれぞれ４等分し，合計８領域として扱う。各領域の中点を通る電気力線の樹脂内経路長を正規化し，相対値を界面固定電荷量として与える。本手法を８分割モデルと呼ぶ。固定電荷量は電気力線の分布・向きを保持する範囲で設定する。

3.3　ホットキャリアによる影響の考慮

T-FLR外周部では局所的な電界上昇により衝突電離が増大し，ホットキャリアが生成される。生成キャリアの一部はSi/SiO_2界面に注入され界面トラップとして蓄積する。本研究ではSentaurus SDEVICEのDegradation Modelを用いて界面トラップの時間発展を計算した[7]。設定したパラメータを**表１**に示す。

表１　Degradation Model で使用した SIM の物理パラメータ

Parameter	Unit	Values	
		Electron	Hole
Initial trap concentration: Conc	cm^{-2}	1×10^{11}	1×10^{11}
Total concentration of silicon dangling bonds: BondConc	cm^{-2}	1×10^{19}	1×10^{19}
Equilibrium activation energy of hydrogen in Si-H bonds: ActEnergy	eV	0.2 (default)	2.0 (default)
Depassivation coefficient under passivation conditions (equilibrium state): DePasCoeff	s^{-1}	1×10^{-8} (default)	1×10^{-11} (default)
Electric field dependence of Si-H bond energy and activation energy parameters: FieldEnhan	–	1 (default)	1 (default)

Physical parameters used for carrier trap settings in the simulation, all set to default values.

4.　解析結果

4.1　８分割モデルの電荷量設定

８分割モデルにおいて，正電荷の最大量をパラメータとし，電荷なし，$1\times10^{13}cm^{-2}$，$1\times10^{12}cm^{-2}$の３条件で

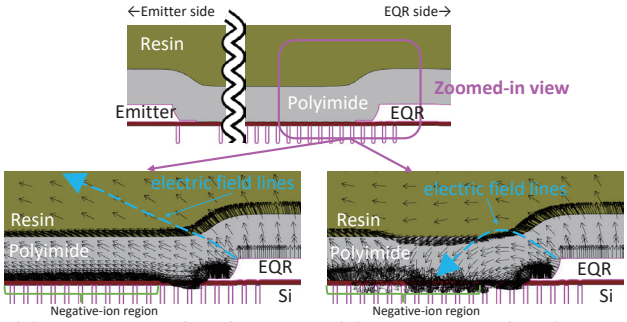

図4　8分割モデルでのHTRBストレス時における電荷有無の電気力線比較

比較した。$1\times10^{13}cm^{-2}$では耐圧低下したが，BD位置がエミッタ側となり実機結果と一致しなかった。一方$1\times10^{12}cm^{-2}$および電荷なしでは顕著な耐圧低下が認められなかった。そこで，以降の解析では，固定電荷の影響を最大限考慮しつつ，実機結果と矛盾しない条件として$1\times10^{12}cm^{-2}$を用いた。

負電荷量は$-1\times10^{13}cm^{-2}$から$-2.06\times10^{15}cm^{-2}$で検討し，電荷なしと比較してEQR側の電気力線が負イオン分布領域に引き寄せられない範囲での最大となる$-2\times10^{13}cm^{-2}$を使用する（**図4**参照）。

4.2　8分割モデルの耐圧SIM結果

8分割モデルでは耐圧低下を再現できなかった。このことから，樹脂由来イオンによる固定電荷だけでは実測現象を説明できない。一方，EQR側では電位低下と電界上昇が確認された（**図5**参照）。この電界上昇は衝突電離を増大させ，ホットキャリア注入を促進するため，界面トラップ生成を追加要因として検討した。

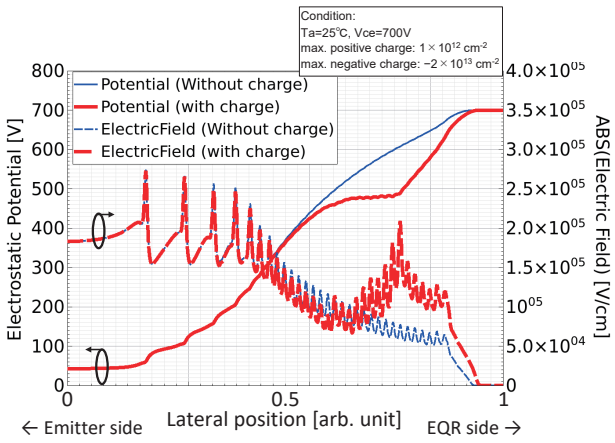

図5　8分割モデルでの電荷有無によるポテンシャルと電界強度の比較

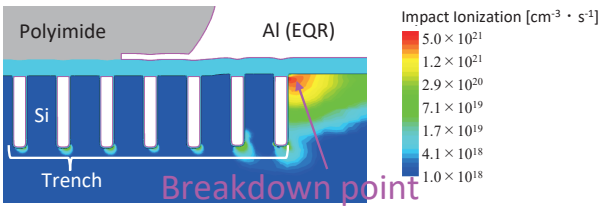

図6　FRTモデルでのHTRBストレス時の衝突電離分布

4.3　FRTモデルによる耐圧変動の再現

FRTモデルでは，時間経過に伴う耐圧低下を再現した。また，BD位置はEQR近傍へ移動し，実測で確認された現象と一致した（**図6**参照）。したがって，T-FLR外周の劣化には，樹脂由来イオンによる固定電荷とホットキャリア起因の界面トラップの両方が関与すると考えられる。

5.　考察

5.1　界面トラップによる耐圧低下発生メカニズム

樹脂中の負イオンがEQR近傍のSi/SiO_2基板界面に蓄積すると分極によりトレンチ底部にP反転層が形成される（**図7 (a)**参照）。P反転層によってトレンチ両側のP層が電気的に接続され，P層間の電位差が縮まり，EQR近傍の電位が低下して電界が増大する（**図8**参照）。電界上昇により衝突電離が増大し，ホットキャリアがSi/SiO_2基板界面に注入され，電子トラップが生成される。電子トラップは負電荷として正孔を引き寄せるため，P反転層の正孔密度をさらに増大させ，横方向に形成領域を拡大させる（**図7 (b)**参照）。この正帰還によってEQR近傍の電界がさらに上昇し，臨界電界に達してBDに至る。

一方，エミッタ近傍では樹脂由来の正イオンによりトレンチ底部にN蓄積層が形成される（**図9 (a)**参照）。この領域では電気力線が上向きとなり，P層には正孔トラップ，N層には電子トラップが形成され，トレンチ側

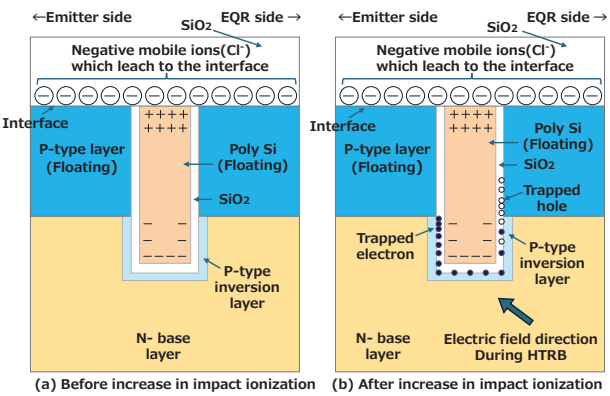

図7　HTRBストレス時のEQR近傍トレンチにおける電荷配分イメージ

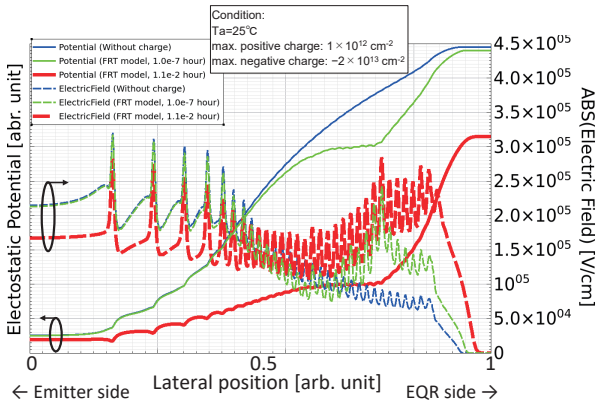

図 8　FRT モデルの耐圧低下時ポテンシャルと電界強度

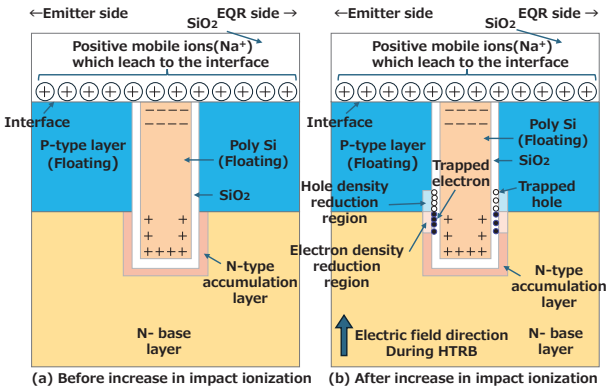

図 9　HTRB ストレス時のエミッタ近傍トレンチにおける電荷配分イメージ

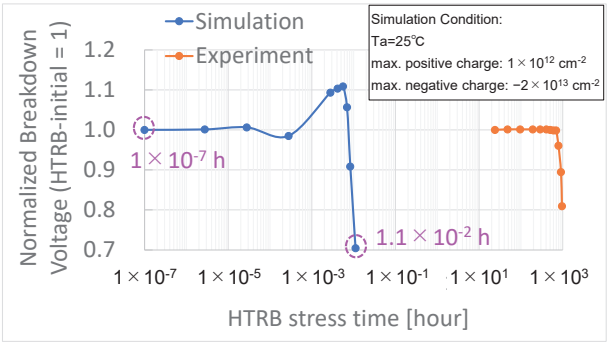

図 10　FRT モデルと実機における耐圧変動率の時間依存比較

壁に接するPN接合部には正孔密度と電子密度がともに低い領域が形成される（**図 9 (b)** 参照）。この領域では電界が緩和されるため，BDはトレンチ近傍から離れたPN接合側で発生する。したがって，正イオンが蓄積するエミッタ側では耐圧低下が生じにくく，負イオンが蓄積するEQR側で劣化が顕在化すると考えられる。

5.2　耐圧低下の発現時間に関する実測値との差異

FRTモデルでは実測より早い時間で耐圧低下が生じた（**図 10** 参照）。樹脂由来イオンが初期状態から界面に存在するものとして扱っているため，界面トラップ生成が早期から進行する。一方，実機では樹脂中のイオン移動は時間をかけて進行するため，界面へのイオン蓄積に時間を要する。このためEQR近傍の電界上昇も緩やかとなり，界面トラップ生成の進行が遅れる。結果として，実機では耐圧低下の発現時期が本シミュレーションより遅くなったと考えられる。

6.　むすび

本研究では，T-FLR構造を適用したIGBTのHTRB後の耐圧低下メカニズムを解析した。8 分割モデルの解析により，樹脂由来イオンによる界面固定電荷だけでは実機で観測された耐圧低下を説明できないことを明らかにした。また，EQR近傍に蓄積した負イオンが形成するP反転層と，ホットキャリア注入による電子トラップの相乗作用によってEQR近傍の電界が上昇し，耐圧低下に至るメカニズムを示した。さらに，樹脂由来イオンによる界面固定電荷とホットキャリア注入を考慮したFRTモデルにより，実機で観測された耐圧低下およびBD位置のEQR近傍への移動を再現できることを確認した。

本研究を行うにあたり，群馬大学の尹先生ならびに松田先生より，多大なるご指導と貴重なご助言を賜りました。ここに深く感謝申し上げます。

参考文献

(1) H. Yilmaz, “Optimization and surface charge sensitivity of high-voltage blocking structures with shallow junctions,” in IEEE Transactions on Electron Devices, vol. 38, no. 7, pp. 1666-1675, July 1991, doi: 10.1109/16.85165.

(2) M. Hanaoka et al., “Semiconductor device having trench termination structure,” Japanese Patent JP5315638B2, Oct. 2013.

(3) T. Tamaki et al., “TCAD Simulation Modeling of Mold Epoxy Resin Applied for Encapsulation of Power Devices,” 2023 35th International Symposium on Power Semiconductor Devices and ICs（ISPSD）, Hong Kong, 2023, pp. 286-289, doi: 10.1109/ISPSD57135.2023.10147405.

(4) J. R. Trost, R. S. Ridley, M. K. Khan, T. Grebs, H. Evans and S. Arthur, “The effect of charge in junction termination extension passivation dielectrics,” 11th International Symposium on Power Semiconductor Devices and ICs. ISPSD’99 Proceedings（Cat. No.99CH36312）, Toronto, ON, Canada, 1999, pp. 189-192, doi: 10.1109/ISPSD.1999.764094.

(5) M. A. Alam, D. Das, M. H. Azarian, B. Sood and M. G. Pecht, “Influence of Molding Compound on Leakage Cur-

rent in MOS Transistors," in IEEE Transactions on Components, Packaging and Manufacturing Technology, vol. 1, no. 7, pp. 1054-1063, July 2011, doi: 10.1109/TCPMT.2011.2115240.

(6) T. Nishiwaki, K. Kobayashi and Y. Kawaguchi, "Modeling of time dependent breakdown voltage degradation in Trench Field Plate Power MOSFET," 2017 29th International Symposium on Power Semiconductor Devices and IC's (ISPSD), Sapporo, Japan, 2017, pp. 463-466, doi: 10.23919/ISPSD.2017.7988879.

(7) Synopsys Sentaurus™ Device User Guide, Version S-2021.06, June 2021, pp. 543-552.