ISSN 0285-9815
CODEN : STEQDU

サンケン技報

Sanken Technical Report

2026.11, vol.58

サンケン技報

第 58 巻

目　　次

巻頭言

創立80周年に寄せて　…… 髙 橋　広 …… 2
～技術と創造で，次のサンケンを拓く～

次の10年に向けた技術開発　…… 福 田 光 伸 …… 3

論文および資料

PSJGaNを用いたスイッチング電源用IC　…… 神 山 祐 輔　川真田 浩 章 …… 5
STR5M4G0の開発　小 池 憲 吾

高速SAM2-SiCに最適化した　…… 吉 江　徹　横 井 魁 人 …… 10
4P/3P切替ゲートドライブ技術

8チャネル車載用IPD「SIP204300N-8ES」の開発 …… 野 竹 恭 弘 …… 17

車載向け1200V/25A IPM SAM212M25AF1の開発 …… 塩 川 智 久 …… 21

車室内空間のリビング化と高演色LED　…… 佐 藤 祐 一 …… 26

HTRB試験下におけるIGBTのトレンチFLR外周構造の …… 近 藤 太 郎 …… 30
信頼性劣化メカニズム解析

創立 80 周年に寄せて

～技術と創造で，次のサンケンを拓く～

サンケン電気株式会社
代表取締役社長　髙　橋　　広

サンケン電気は創立80周年という大きな節目を迎えました。これまで当社を支えてくださったお客様，株主の皆様，お取引先，地域社会の皆様，そして歴代の社員・関係者の皆様に，心より感謝申し上げます。

当社は創業以来，技術力と創造力を磨き，品質の確かさを追求することで成長してきました。
半導体をコアビジネスとし，パワーエレクトロニクスとその周辺領域において，社会や産業の発展に貢献することが，私たちの使命です。

私はエンジニア出身の社長として，技術には会社を変える力があると信じています。
現場で課題と向き合い，仮説を立て，検証を重ね，失敗から学び，最後までやり抜く。
その積み重ねこそが，サンケンの競争力の源泉です。

また，「サンケン技報」は，当社が培ってきた技術と挑戦の歴史を次世代へ継承する重要な知的資産です。技術成果の共有は，技術者同士が学び合い，新たな価値を創造する基盤となります。創立80周年を迎えた今，先人の技術と挑戦の精神を受け継ぎながら，「変化から成長へ」の歩みを加速し，技術革新と企業価値向上につなげていくことが重要です。技術はサンケンの未来を切り拓く原動力であり，「サンケン技報」が知識と経験をつなぎ，新たな挑戦と次の時代の成長を生み出す場となることを期待しています。

現在，当社は大きな変革の途上にあります。市場環境は変化し，競争は一段と厳しさを増しています。しかし，こうした時代だからこそ，私たちは原点に立ち返り，技術と創造を重んじる企業として，挑戦を続けなければなりません。収益力を高め，開発力を磨き，ものづくりを進化させ，グローバルに選ばれる企業へと成長していくことが，次のサンケンに求められています。

80周年は到達点ではなく，新たな出発点です。社員一人ひとりが自ら考え，行動し，変革を自分ごととして進めることで，サンケンはさらに強くなれると確信しています。

次の10年，そして100周年に向けて，私たちはこれからも技術と創造の力で新たな価値を生み出し，持続可能な社会の実現に貢献してまいります。
皆様には，今後とも変わらぬご支援を賜りますようお願い申し上げます。

次の 10 年に向けた技術開発

サンケン電気株式会社
技術開発本部　本部長　　福　田　光　伸

2026年 9 月 5 日，サンケン電気は創立80周年を迎えることができました。これまで当社を支えていただいたお客様，株主の皆様，お取引先，地域の方々，そして歴代から現在まで取り組んできた従業員や関係者の皆様に心より感謝申し上げます。

1946年の創業以来，送電網，通信網などの社会インフラ充実にダイオード，トランジスタ技術で貢献を続け，家電を中心とした電源回路，モータ駆動回路向けのパワーデバイス・パワーモジュール製品を多数リリースし，搭載機器の省エネルギー化に貢献してまいりました。

また，100年に一度の技術革新といわれるクルマの電動化に向けても，大電流パワーモジュールの商品化などで貢献をしてまいりました。

この事業活動，技術開発においては「お客様に寄り添い，要求・期待を深く理解し，期待に応える，期待を超える製品をしっかり仕上げてお届けする」ことを一貫した姿勢としてまいりました。当社のDNAともいえる部分と思っています。

昨今，産業機器，自動車，家電など多くの機器がその動く部分には電動モータを用いていますし，機器への電力供給には必ず電源回路が存在します。急拡大が続くAIに対応したデータセンターでもサーバーの安定稼働を支える，高効率，高信頼性で安定した電源供給を実現するパワー半導体ニーズがあります。さらに，サーバーの安定運転を維持するため，多くの冷却，空調機器の配置が必要であり，ここでも低損失で省エネルギーな空調用コンプレッサ，冷却ファンモータなどの駆動用パワー半導体が求められています。

こうした多彩なニーズに迅速に応えるため，半導体素子の開発から，製品パッケージに至るところまで「Sanken Power-electronics Platform（SPP）」と名付けたプラットフォーム化を進めてきたここ10年でした。

また，技術者の技術力の底上げと，新たな価値を産み出す新技術の獲得を継続することが大切であり，この視点から2023年に社内技術教育カリキュラム「Nexus School」を立ち上げました。新卒からベテラン，エキスパートまでカバーできる幅広い講座を多数設定し，OJTと合わせて技術力向上の取組を継続してきています。

こう進めてきた80年地点に立ち，次の10年を考えると，地球規模の温暖化を抑えるためのCO2削減，省エネルギー化をさらに強く進めていかねばならず，サンケン電気は高品質なパワー半導体製品の開発・製造，その企業活動を通じてCO2削減，生態系の維持に精力的に取り組んでゆく所存です。

注力すべき技術開発のひとつが，化合物半導体「窒化ガリウム（GaN）」です。

低損失・低抵抗で高速スイッチング性能が従来のシリコンに対して優れており，省エネルギー性能に大きな貢献ができると確信しており，当社が取り組んでいるPSJ構造は，これらに加えて高耐圧性能に優れ，効率向上に向けた機器の高電圧化への適合性が高いと見込んでいます。その技術開発・製品開発を加速するため，2025年にパウデック社を吸収合併し開発力強化を図りました。

GaNの優れた特性は必ず省エネルギー貢献の主軸になる要素技術でありますが，まだまだ発展途上であり，継続したチャレンジが必要と痛感しています。前述しました，サンケン電気のDNAを軸にこうしたチャレンジを続けてゆく所存です。

また，サンケン電気が開発する半導体製品の製造には，多くの電力と水が必要で，製造に伴うCO2の発生が少なからずあります。こうした生産活動における環境影響・生態系への影響をいかに小さくし地域との共生を強めていくことも重要な課題ととらえて，CO2削減，水の使用量削減，廃棄物削減などに向けた製造技術開発も続けてまいります。

これからも技術力を磨き，省エネルギー，低炭素社会に直接貢献できるパワー半導体製品の提供に注力してまいります。

PSJGaN を用いたスイッチング電源用 IC STR5M4G0 の開発

Development of STR5M4G0, a Switching Power Supply IC Based on PSJGaN Technology

神　山　祐　輔*　　川真田　浩　章*　　小　池　憲　吾**
Yuusuke Kamiyama　　Hiroaki Kawamata　　Kengo Koike

概要　当社は独自構造のGaNデバイスであるPSJGaNデバイスの開発を進めており，さらに制御ICを統合した電源IC「STR5MGaN」の開発を進めている。PSJGaNデバイスはノーマリオン動作からカスコード接続を採用した。さらにPSJGaNデバイスに最適化したドライバを開発したことにより，既存のSi/SiC MOS-FETより損失が削減できた。本報告は，PSJGaNデバイスの特性から最適動作するドライブ回路について報告し，電源ICの特徴と本ICを搭載したスイッチング電源の評価結果を報告する。

1．まえがき

エネルギー変換効率の向上は，カーボンニュートラル社会の実現に向けた技術課題であり，あらゆる電力変換システムに対して高効率化，小型化が求められている。近年のAI普及に伴うデータセンタ電力需要の急速な拡大は，その重要性をさらに高めている。こうした市場環境から，パワー半導体の世代交代が求められ，特にワイドバンドギャップ半導体であるGaN（Gallium Nitride）デバイスは，高速スイッチング特性と低損失特性を兼ね備えた次世代デバイスとして，各社において実用化および製品展開が加速している。

当社は，キーデバイスの創出を重要な使命と位置付け，2025年に競争力のあるGaNのエピ技術を持つ株式会社パウデックと吸収合併をおこなった。これにより独自構造のPSJGaNデバイスの開発を進めており，さらに制御ICを融合した電源IC「STR5M4G0」の開発を進めている。本製品は，PSJGaNデバイスの潜在能力を最大限に引き出す専用ゲートドライブ技術を基盤として，高効率化，小型化およびシステムコスト低減の同時実現を目指したものである。本稿では，開発したICを概説するとともに，回路技術上の課題，その解決に向けた技術開発，および今後の展望について報告する。

＊ﾊﾟﾜｰﾃﾞﾊﾞｲｽ開発統括部 IC 開発部 IC 回路開発課
＊＊ﾊﾟﾜｰﾃﾞﾊﾞｲｽ開発統括部

2．製品概要

本ICの外観と内観写真，製品構成図を**図1**～3，端子機能を**表1**に示す。本ICは，SOP8に3チップを搭載している。スイッチングデバイスは，耐圧800V，オン抵抗0.4ΩのPSJGaN® (Polarization Super Junction Gallium Nitride）デバイスを搭載した。3.1.で後述するノーマリオフ用の低耐圧MOSFET（以下LV-MOS）を，PSJGaNデバイスの上部に積層している。これによりパッケージ小型化に寄与する。さらに，ゲートドライバと電源制御機能を集積した制御ICを搭載した。PSJGaNデバイスは，電気的に絶縁のサファイア基板を用いておりデバイス裏面に制約がない。そのため制御ICと同一フレームに載せられることから設計自由度が高い。



図1 外観写真

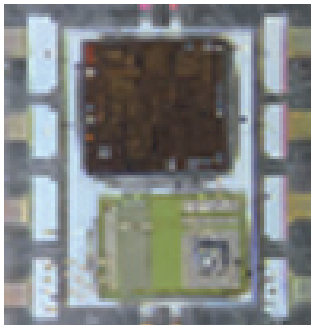


図2 内観写真

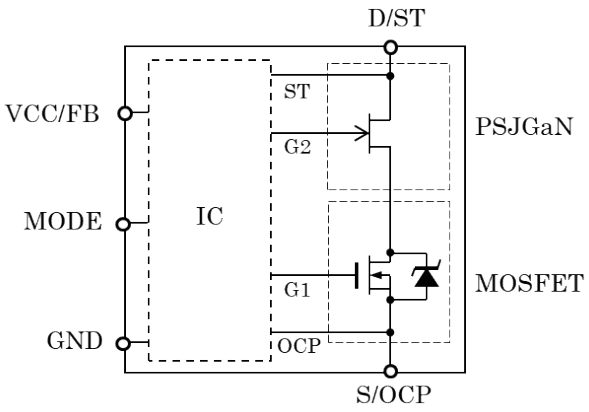


図３　製品構成図

表１　端子機能

端子配列	記　号	機　能
1	S/OCP	PSJGaN デバイス ソース 過電流保護検出信号入力
2	－	－
3	GND	グランド
4	MODE	機能選択端子
5	VCC/FB	制御回路電源入力 定電圧制御信号入力
6	－	－
7	－	－
8	D/ST	PSJGaN デバイス ドレイン 起動端子入力

3. PSJGaNデバイスの駆動回路

GaNのキャリア移動度が約2000［cm^2/(V・s)］に対してSiCは約800［cm^2/(V・s)］と約2.5倍の差がある。このため，GaNは，他のシリコンやSiCと比較して，スイッチング速度が速いと言われている。今回，GaNの高速スイッチングの特性を引き出せる駆動回路を報告する。

3.1 カスコード接続によるノーマリオフ化

図４に示すように，PSJGaNデバイスはノーマリオン（デプレッション特性）のため，**図４**のLV-MOSとのカスコード接続を採用した。カスコード接続は，LV-MOSがオンすると，PSJGaNはノーマリオンのため，導通状態となる。一方，LV-MOSがオフすると，PSJGaNデバイスのソース電位が上昇し，ゲート・ソース間電圧がしきい値（-5V）以下となりPSJGaNデバイスも遮断状態となる。これにより低オン抵抗特性を維持しつつ，**図５**のように外部からはノーマリオフ（エンハンスメント特性）デバイスと同等の取り扱いが可能となる。ここでは原理説明のためPSJGaNデバイスのゲートは０［V］とした。

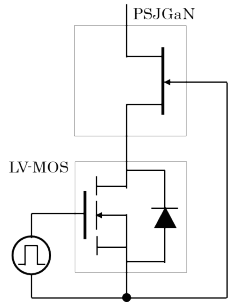


図４　カスコード接続回路

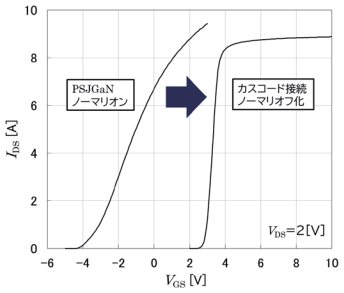


図５　V_{GS}-I_{DS} 特性

3.2 PSJGaNデバイスの特性

PSJGaNデバイスは**図６**のように，GaN HEMT（High Electron Mobility Transistor）のu-GaN/AlGaN構造の上に，ゲートとしてPSJ構造と呼ぶu-GaN/p-GaNを積層している。このPSJ構造により，GaNのチャネルを構成する２次元電子ガス（2DEG）に対して，このPSJ領域には２次元ホールガス（2DHG）が生じる。ここで，2DHG（2 Dimensional Hole Gas）へホールを注入や排出すると電荷中性条件により，2DEG（2 Dimensional Electron Gas）の濃度も同様に上下する。

ここでOFF時のゲートからホールを排出した（ゲートがソースに対してマイナス）場合を考える。PSJ構造下のチャネル全体が空乏化するため，ドレイン電圧による電界はPSJ構造で均一に広がる。したがってPSJGaNデバイスは，従来のGaN HEMTの高耐圧化で問題となる電界集中が生じない。

一方，ON時のゲートからホールを注入する（ゲートがソースに対してプラス）場合を考える。ホールの注入に応じて2DEGの濃度が上がるため，チャネル抵抗は低くなる。GaN HEMTでも同様にON時にチャネル抵抗が低下するが，ゲート電極からの電界が届く範囲に限定される。それに対してPSJGaNデバイスでは，PSJ構造そのものが巨大なゲート電極としてみなせる。ゲート印加電圧を上げてホールを注入するほど，広い領域でチャネル抵抗が低下してR_{ON}は低くなる。

PSJGaNデバイスは従来のGaN HEMTに比べ，ON時にはゲートから2DHGへホールを注入する必要がある。

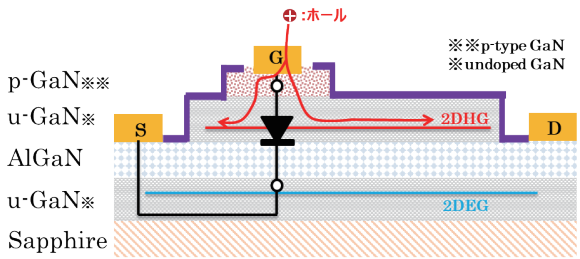


図６　内部構造図とホール注入領域と内部ダイオード

そのため，従来のGaN HEMTに比べて大きなゲート容量を急速に充放電可能なゲートドライバを用意することで，PSJGaNデバイスを使いこなすことができる。

一方で，ホール注入を行うために積層したp-GaNとu-GaNの間にPNのダイオード構造を持つ。そのためゲート印加電圧が高いと，このダイオードへ流れるゲートリーク電流が大きくなる。

そのため，PSJ構造の性能を生かしてR_{ON}の低い領域でのスイッチングを実現するには，ゲートリーク電流を定格範囲に抑えながら，できるだけ高い電圧をゲートに印加する高精度なドライバが必要である。

3.3 PSJGaNデバイス用ドライブ回路の特徴

3.3.1 高精度ON電圧ドライブ

前述のとおり，PSJGaNはゲート印加電圧が高いほどR_{ON}を低くすることができるが，PN構造（V_F）以上に電圧を上げることができないため，適切な電圧印加が必要である。

電源用ドライバとして，パワー素子を駆動する場合，**図7**のように，ソース側に電流検出抵抗（R_{OCP}）を使用する。電流検出抵抗を入れると，負荷電流の増加に応じてPSJGaNデバイスのソース電圧が上昇する。このときGND基準でゲート電圧を印加した場合，ゲート・ソース間電圧は，電流検出抵抗の電圧降下の分，ソース電圧に対して目標電圧より低くなる。

この問題に対し本ドライバでは，PSJGaNデバイスのゲート・ソース間の電圧を維持するために，**図8**のように電圧降下分をゲート電圧へ加算する。これにより，PSJGaNデバイスの最大限の性能で駆動させることができる。

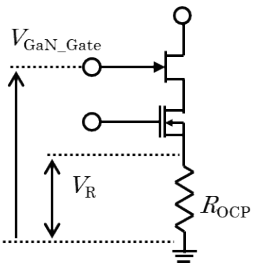


図7　GaNゲート電圧

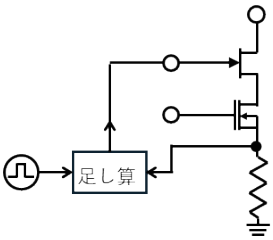


図8　GaNゲート補正回路

3.3.2 LV-MOS保護対策

カスコードにおいてPSJGaNデバイスのソースとLV-MOSのドレインの中点電圧（接続電圧）は，各素子の容量分圧の特性から，OFF時にGaNのドレイン電圧上昇に伴い上昇する。例として40［V］のLV-MOSとの組み合わせで瞬時的に約30［V］まで上昇した。この電圧の上昇は，LV-MOSの耐圧を超えると破壊の原因となる。

中点電圧の上昇低減のためにコンデンサを追加して容量を調整する場合，パワー素子と同等以上の容量が必要となる。そのため，半導体素子内部に配置することができず，外付けの部品が追加で必要になる。

外付け部品削除として，OFF時にPSJGaNデバイスのゲート電圧を下げ，固定電圧の場合と比べ，PSJGaNをOFFするのに必要な中点電圧を下げる手法を用いた。OFF時に電圧を下げるため，ON時にはR_{ON}の観点からゲートへ電圧印加を行っている。

また，OFF時にLV-MOSより先にOFFすることで，PSJGaNデバイスをOFFするのに必要な中点電圧を引き下げることができる。

このダブルゲート方式より中点電圧の電圧上昇を約7［V］下げることが可能となり，LV-MOSを耐圧破損から保護することが可能となる。

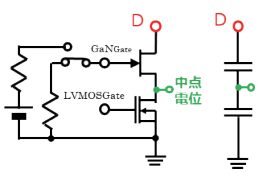


図9　回路図と容量モデル

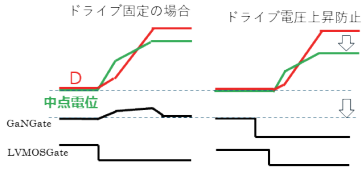


図10　中点電位タイミングチャート

3.4 PSJGaNデバイス用の制御IC

3.3で示したダブルゲート駆動方式を実現する制御ICの開発をおこなった。**図11～12**にレイアウトとブロックダイアグラムを示す。PSJGaNデバイスおよびLV-MOSのゲートG1とG2を適切に制御して，安定したオン／オフ動作を実現した。また，PSJGaNデバイスでは，高速な電圧・電流変化に起因する誤動作やノイズの影響を受けやすいため駆動条件の最適化をおこなった。さらにスイッチング電源の出力電圧制御機能と，各種保護機能として，過電流保護（OCP），過負荷保護（OLP），過電圧保護（OVP），過熱保護（TSD）を搭載し，高い信頼性を確保している。



図11　レイアウト

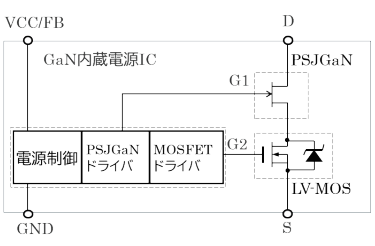


図12　ブロックダイアグラム

4. 2種類のスイッチング電源の評価

4.1 降圧型スイッチング電源

試作をおこなった降圧型スイッチング電源の回路図と評価基板，出力電圧特性を**図13～16**に示す。出力電圧16［V］/1［A］において安定したスイッチング動作を確認した。

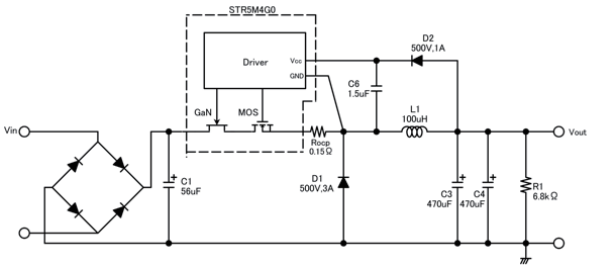


図 13　検討回路図

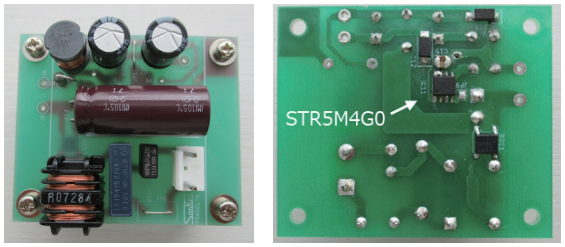


図 14　16V/1A 評価基板

表 2　評価比較デバイス

項目	MOS-FET STR5A453	PSJGaN STR5M4G0
V_{DSS}［V］	650	800
$R_{DS(ON)}$［Ω］	1.9	0.4
PKG	DIP8	SOP8

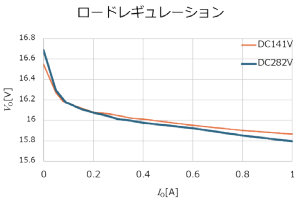


図 15　出力電圧特性

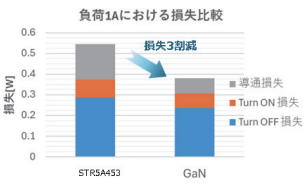


図 16　損失比較（Io=1A）図

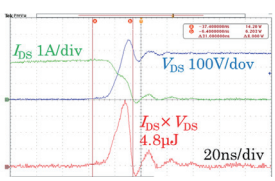


図 17　従来品 ターンオフ

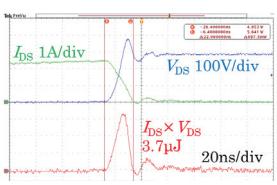


図 18　本開発品 ターンオフ

比較したデバイス特性を**表2**に示す。**図16**に示すように従来の電源IC STR5A453と損失比較をおこなった。本開発品は，約30％の損失低減を確認した。低オン抵抗化により導通損失の低減と，**図17，18**に示すターンオフ時のスイッチング損失の低減による効果が大きい。従来品はDIP8が必要な電力帯でも，本開発品は一回り小さいSOP8で実現ができ，電源の高密度実装に寄与する。

図19，20に雑音端子電圧の比較を示す。PSJGaNデバイスは高速スイッチングによりEMI増加が懸念されたが，ゲートドライブ回路の最適化により既存IC（STR5A453）と同等の雑音端子電圧を実現している。

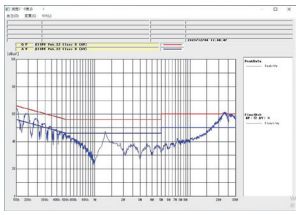


図 19　既存 IC STR5A453

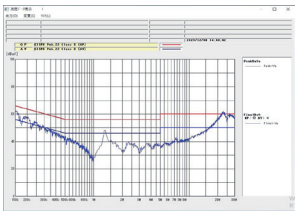


図 20　開発品 STR5M4G0

4.2 フライバック型スイッチング電源

PSJGaNの特徴であるデバイス耐圧1750Vを生かした，フライバック型電源の評価をおこなった。**図21～23**に電源評価回路図と波形を示す。PSJGaNの特長の高耐圧特性を確認するために入力電圧DC900［V］とし，出力電力24［V］/2［A］の条件にて**図23～25**にPSJGaNとSiCの損失比較をおこなった。デバイス特性の比較は**表3**に示す。

PSJGaNのターンオフ時のスイッチングロスは，SiCに比べて以下の特長がある。

・スイッチングスピードが速い

・容量小のため，ピーク損失が少ない

損失比較結果は，SiC：16［uJ］からPSJGaN：7［uJ］に半減以下となった。**図23**に示すとおり，全デバイス損失を比較すると，PSJGaNはSiCに対して同等以上の耐圧を確保しながら約20％低減できる。

表 3　評価比較デバイス

項目	SiC	PSJGaN
V_{DSS}［V］	1700	1750
$R_{DS(ON)}$［Ω］	1.15	0.95
C_{DS}［pF］	10	2.5

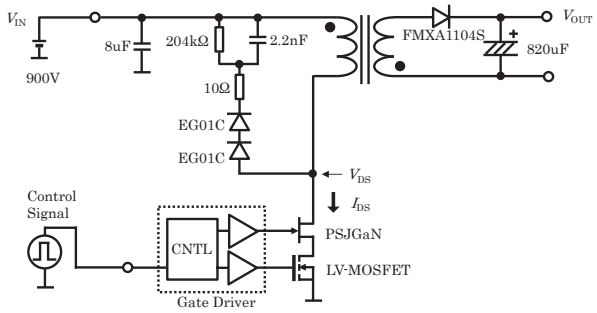


図 21　フライバック型スイッチング電源

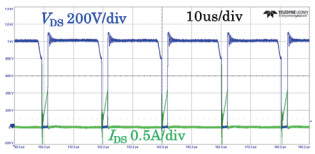


図 22　PSJGaN 動作波形

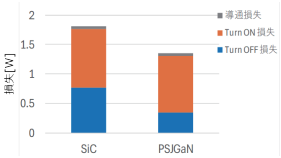


図 23　損失分析

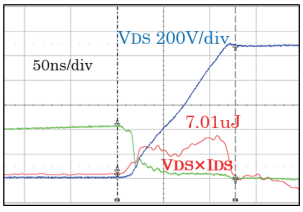


図 24　SiC ターンオフ（拡大）

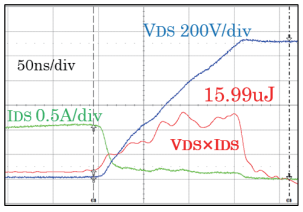


図 25　PSJGaN ターンオフ（拡大）

5. むすび

筆者は，過去にデバイスの世代交代を 3 回経験した。まず，民生向けスイッチング電源用パワーデバイスが，バイポーラトランジスタからプレーナー構造MOSFETに替わり，現在はスーパージャンクション構造が主流となった。さらに照明の光源と液晶TVのCCFLバックライトがLEDに替わり，電源システムが大きく変わった。

GaNデバイスが有する卓越した物性値を考えると，既存デバイスの代替にとどまらず，電力変換の新たな地平を切り拓くと確信する。これは 4 回目の世代交代と感じており，開発に携われることに大きな意義を感じる。

我々は，PSJGaNデバイスのさらなる低オン抵抗化や耐圧1700V級への展開，専用ICの開発を進めており，パワーデバイスの世代交代を進める所存である。

参考文献

(1) 伊藤，サンケン技報，Vol. 57，1-1 ～ 1-4（2025）
(2) A. Nakajima, Y. Sumida, M. H. Dhyani, H. Kawai, and E. M. S. Narayanan, IEEE Electron Device Lett. 32, 542 (2011).
(3) Y. Du, H. Yan, P. Luo, X. Tan, E. M. S. Narayanan, H. Kawai, S. Yagi, and H. Narui, IEEE Electron Devices, vol. 70, no. 1, Jan. (2023).

高速 SAM2-SiC に最適化した 4P/3P 切替ゲートドライブ技術

Optimally Designed 4P/3P-Switching Gate-Drive Technology for High-Speed SAM2-SiC

吉 江　　徹*　　横 井 魁 人**
Toru Yoshie　　Kaito Yokoi

概要　SiC MOSFETの高速駆動では，低損失化とサージ電圧および短絡電流の抑制を両立する必要がある。本稿では，SAM2-SiC IPMへの適用に向け，素子ソース直近を駆動基準とする4端子（4P）駆動と，主回路ソース配線のインダクタンスに生じる誘起電圧を負帰還として利用する3端子（3P）駆動を動作中に切り替えるゲート駆動方式を検討した。4P/3P切替タイミングおよびゲート抵抗を最適化することで，現行SAM2-SiCに対してスイッチング時間を約50nsから約20nsに短縮するとともに，ターンオフ時のサージ電圧を低減した。さらに，短絡時には3P駆動による負帰還により短絡電流を抑制し，短絡耐量時間を2倍以上へ延長した。また，ソース誘起電圧を用いた短絡検出とOCP信号の共有により，複数素子の同期遮断動作を確認した。

1．まえがき

SiC MOSFET は高速スイッチングが可能であり，電力変換器の低損失化および小型化に有効である。一方，スイッチングの高速化に伴ってdV/dtおよびdI/dtが増大すると，回路の寄生インダクタンスに起因するサージ電圧やリンギングが増加し，誤動作や素子への電気的ストレスが問題となる。

また，短絡時にはSiC MOSFETの電流が急速に増加するため，短絡電流を抑制しながら保護回路が遮断動作をおこなうための時間を確保する必要がある。ゲート抵抗を大きくすることでスイッチング速度や短絡電流の増加を抑えることはできるが，通常動作時のスイッチング損失が増加する。このため，高速スイッチングとサージ電圧・短絡電流の抑制を両立するゲート駆動技術が必要となる。

この課題に対して，SiC MOSFETのソース接続を4P接続と3P接続との間で動作中に切り替えるゲート駆動方式を開発した[(1)]。本方式では，通常のスイッチング時にはソースインダクタンスの影響を受けにくい4P接続を用いることで高速スイッチングを実現する。一方，サージ電圧や短絡電流の抑制が必要な期間には，ソースインダクタンスによる負帰還効果を利用できる3P接続へ切り替える。

本稿では，4P/3P切替駆動方式のSAM2-SiC IPMへの適用に関し，制御機能を検討した結果を報告する。まず，切替タイミング，4P/3Pの駆動時間およびゲート抵抗がターンオン・ターンオフ特性に及ぼす影響を示す。次に，短絡電流の抑制と安定した遮断動作について述べる。

2．SAM2-SiC IPMと4P/3P切替駆動方式

2.1　SAM2-SiC IPMの構成と機能

図1にSAM2-SiC IPMの外観を，また**図2**に内部回路ブロックおよび応用回路例を示す。SAM2-SiC IPMは，三相ブリッジを構成する6個のSiC MOSFETと，これらを駆動するドライブMIC（Monolithic integrated Circuit）

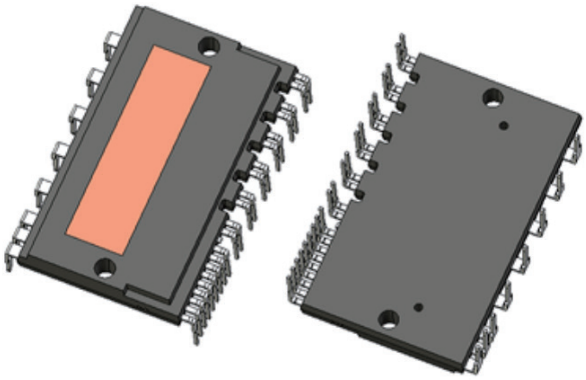


図1　1200V SAM2-SiC の外観（W52.5mm × L31mm × H5.6mm）

＊戦略事業本部開発統括部
＊＊技術開発本部ﾌﾟﾛｾｽ技術統括部

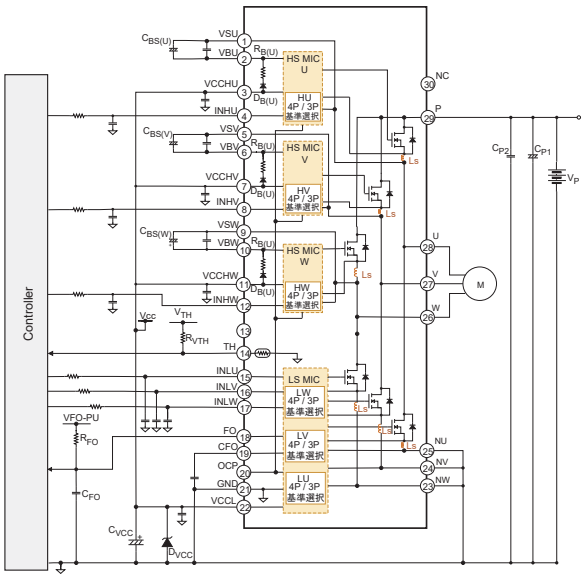


図２　1200V SAM2-SiC IPM の内部回路ブロックおよび応用回路例

を備える。現行のSAM2-SiCは，高速スイッチングに対応するため，ステップドライブおよびミラークランプ機能を備える。ステップドライブは，スイッチング期間中にゲート駆動抵抗を切り替え，スイッチング速度とサージ・ノイズの抑制を両立させる機能である。ミラークランプは，オフ期間のゲートーソース間を低インピーダンス化し，ブリッジ回路構成の対向素子のスイッチングに伴うゲート電圧の上昇を抑制する機能である。

表１に，現行SAM2-SiCの機能と，本稿で検討する4P/3P切替方式による拡張項目を示す。本方式では，各SiC MOSFETの主回路ソース配線に存在する寄生インダクタンスをゲート駆動の負帰還制御に利用すると共に、短絡発生の検出にも活用する。対象となるソースインダクタンスは，ハイサイドおよびローサイドの６素子それぞれに存在する。本4P/3P駆動により、スイッチング速度は約50nsから約20nsまで短縮された。短絡検出は６素子すべてのアームで検出され、同期遮断が可能である。

表１　1SAM2-SiC の現行と 4P/3P 切替駆動方式の機能・性能比較

項目	現行 SAM2	4P/3P 駆動
スイッチング速度	~50 ns	~20 ns
サージ抑制	ステップドライブ	4P/3P 切替
誤点弧防止	ミラークランプ	ミラークランプ
短絡検出	Low side 3 素子	Low & High side 6 素子
短絡電流抑制	機能なし	3P 駆動
同期遮断	機能なし	対応可

2.2　高速駆動における課題と4P/3P切替技術の利点

現行SAM2-SiCのステップドライブでは，入力信号を基準として，あらかじめ設定したタイミングでゲート抵抗を切り替える。しかし，ドライブMICの伝搬遅延や，SiC MOSFETのしきい値電圧およびゲート容量のばらつきにより，実際のスイッチング動作に対する切替タイミングが変動する。

スイッチング時間が短くなるほど，このタイミングのずれが電圧・電流の変化率やサージ電圧に及ぼす影響は大きくなる。そのため，現行のSAM2-SiCでは十分な動作マージンを確保するためにスイッチング速度を抑えており，SiC MOSFETの高速性能を十分に引き出せていない。

これに対し，4P/3P切替駆動では，主回路電流の変化によってソースインダクタンスに生じる誘起電圧をゲート駆動に帰還させる。この誘起電圧は主回路の電流変化を反映するため，素子特性や回路条件のばらつきに応じて電流変化を抑制する負帰還でゲート駆動することができる。本方式では，この作用を利用することで，動作マージンを確保しながら高速スイッチングを実現可能である。

2.3　4P/3P切替駆動の動作原理

図３に4P/3P切替のコンセプトを示す。本方式では，4P側と3P側のON/OFF駆動チャネルを独立に制御し，高速駆動が必要な期間と，電流変化の抑制が必要な期間に応じて駆動経路を切り替える。4P駆動による高速応答と，3P駆動によるソース誘起電圧の帰還を組み合わせることで，低損失化とサージ・ノイズの抑制との両立を図る。4P接続では，SiC MOSFETのソース直近からゲート駆動用の基準電位を独立して取り出す。このケルビンソース側をSS，主回路ソース側をSと表す。4P接続は，主回路ソース配線の寄生インダクタンスがゲート

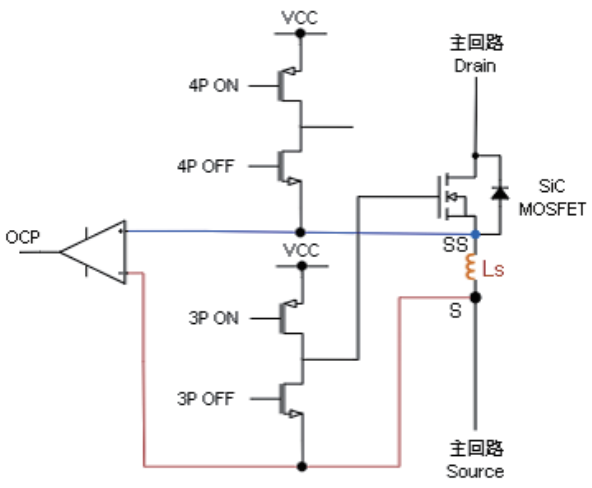


図３　4P/3P 切替の概略図

駆動に及ぼす影響を低減でき，小さいゲート抵抗を用いた高速駆動に適する。一方，3P接続では，ゲート駆動回路の基準を主回路ソース側のSに接続する。SからSSへ流れる電流を正とし，SSのSに対する電圧をV_{Ls}と定義すると，ソースインダクタンスL_sには，電流変化に応じて次の誘起電圧が生じる。

$$V_{L_s} = L_s \frac{dI_D}{dt} \qquad (1)$$

例えば，50Aの電流が20nsで変化する場合，4nHのソースインダクタンスには，大きさ10Vの誘起電圧が生じる。式(1)の極性定義では，電流増加時のV_{Ls}は負，電流減少時は正となる。この電圧は，駆動基準と素子ソースとの電位差として実効的なゲート–ソース間電圧に作用する。3P駆動では，電流増加時にゲート–ソース間電圧を低下させ，電流減少時にはその低下を緩和する負帰還が生じる。

3. 4P/3P切替によるスイッチング特性

3.1 ターンオン特性

図4にターンオン時のゲート駆動シーケンスを示す。まず，SS端子を基準とする4P側のソース出力を有効にし，ゲートを充電する。ゲート–ソース間電圧がしきい値電圧を超えるとドレイン電流が増加し，これに伴ってドレイン–ソース間電圧が低下する。この間に3P側の駆動経路を有効にすることで，ソースインダクタンスに生じる誘起電圧をゲート駆動へ帰還させ，電流の急増を抑制する。その後は，ゲート電圧を所定のオン電圧まで上昇させ，オン状態を保持する。

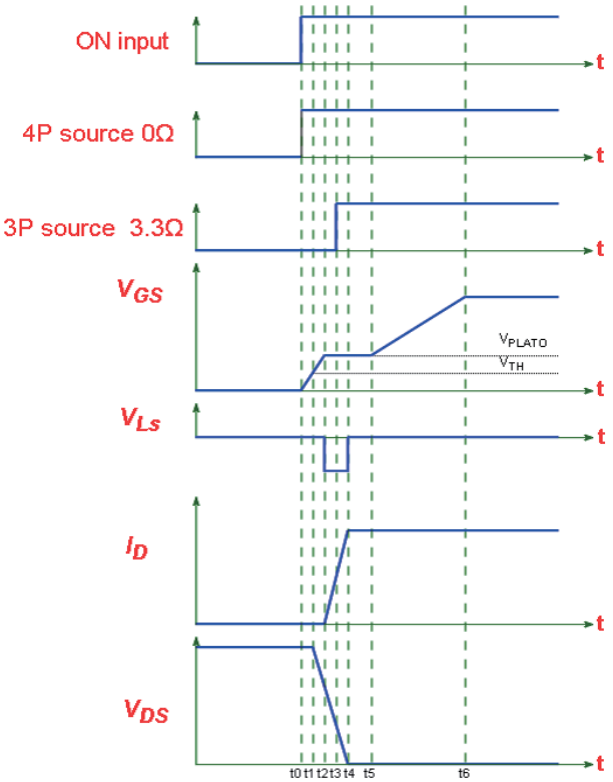


図4　高速ターンオン時の4P/3P切替シーケンス

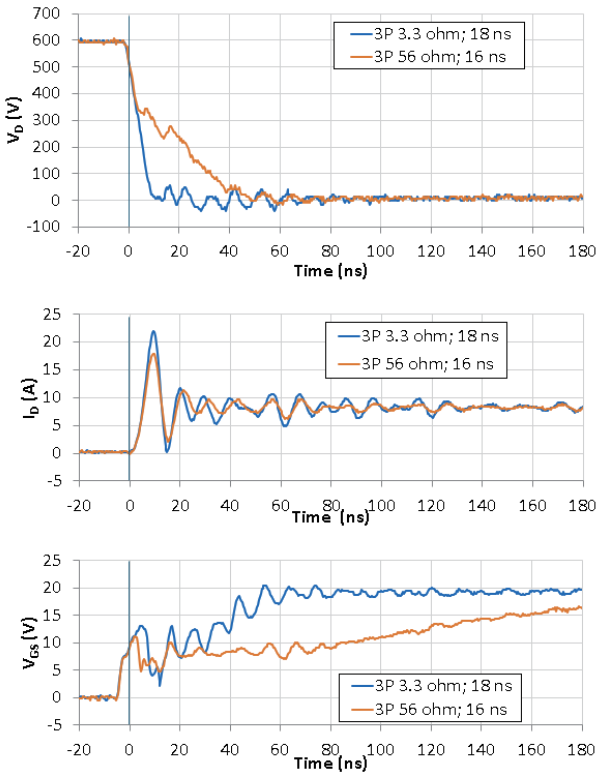


図5　高速ターンオン時の4P/3P切替条件依存性

図5に，4P/3P切替条件の異なるターンオン波形を示す。青線は4P駆動開始後18nsで3P側へ切り替えた条件で、3P側ゲート抵抗は3.3Ωである。一方，オレンジ線は4P駆動開始後16nsで3P側へ切り替え，3P側ゲート抵抗を56Ωとした条件である。

ドレイン電圧の90%–10%スイッチング時間は，青線で8ns，オレンジ線で37nsである。青線では高速な電圧降下が得られる一方，電流サージが大きい。オレンジ線ではスイッチング時間は長くなるものの，電流サージの低減効果は十分ではない。

ターンオン時の電流サージは，スイッチング素子の駆動条件だけでなく，負荷側のインダクタンスや容量などの回路条件にも依存する。このため，4P/3P切替タイミングおよびゲート抵抗は，適用する出力回路に応じて最適化する必要があり，今後の検討課題である。

3.2 ターンオフ特性

図6にターンオフ時のゲート駆動シーケンスを示す。ターンオフ指令が入力されると，4P側のシンク出力が

有効になり，ゲート電荷の放電とゲートーソース間電圧V_{GS}の低下が始まる。V_{GS}がミラープラトー電圧V_{PLATO}に達すると，ドレインーソース間電圧V_{DS}が上昇し始める。その後も4P側のシンク出力による放電が続き，ミラープラトー期間が終了してV_{GS}が再び低下し始めると，ドレイン電流I_Dも減少し始める。この電流変化により，ソースインダクタンスL_sに誘起電圧V_{Ls}が生じる。t4で3P側のシンク出力を有効にすると，誘起電圧による負帰還がV_{GS}の低下を緩和し，スイッチング終盤の急激なV_{DS}変動とサージ電圧を抑制する。t5でI_Dがゼロに達し，電流変化がなくなると誘起電圧もゼロとなり，ターンオフが完了する。

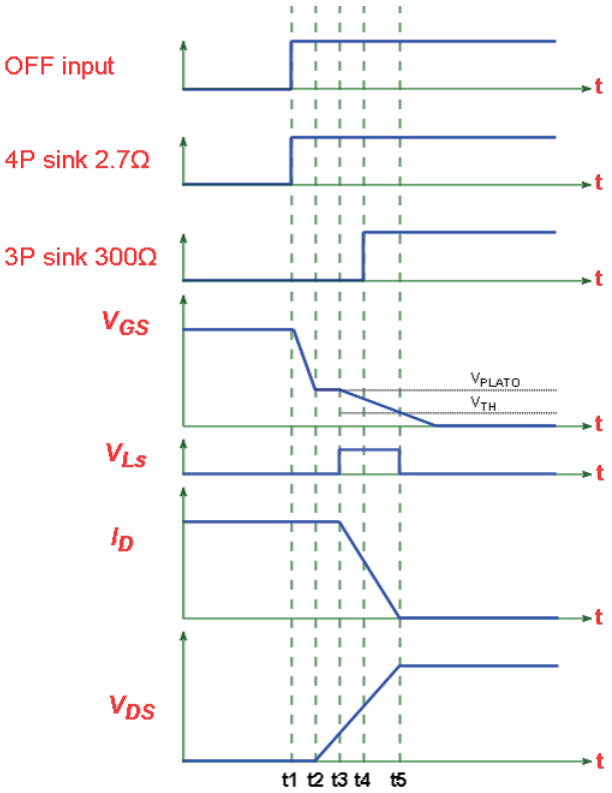


図6　高速ターンオフ時の4P/3P切替シーケンス

図7に，4P/3P切替条件の異なるターンオフ波形を示す。青線は4P駆動開始後30nsで3P側を駆動し，3P側ゲート抵抗を75Ωとした条件である。オレンジ線は28nsで3P側を駆動し，3P側ゲート抵抗を300Ωとした条件である。

ドレイン電圧の10%−90%スイッチング時間は，青線で12ns，オレンジ線で13nsであり，両条件で大きな差は見られない。一方，オレンジ線では3P駆動を2 ns早めるとともにゲート抵抗を大きくすることで，I_Dの減少速度の低下を最小限に抑えつつ，V_Dのサージ電圧を約120Vから約60Vへ低減した。

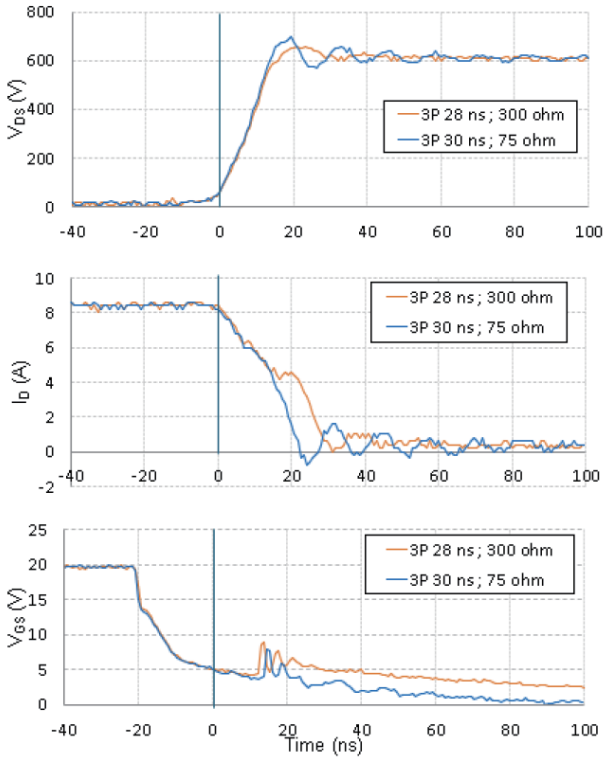


図7　高速ターンオフ時の4P/3P切替条件依存性

以上より，3P駆動による負帰還はサージ電圧の抑制に有効であるが，切替タイミングとゲート抵抗の組合せによって電流の減少過程やターンオフ損失も変化する。したがって，サージ電圧とターンオフ損失の両面から切替条件を最適化する必要がある。

4. 短絡保護動作

図8に，4P駆動と3P駆動の短絡波形を示す。3P駆動では，ソース誘起電圧の帰還効果により短絡電流が抑制され，短絡耐量時間が比較的長くなる。一方，4P駆動では短絡電流が急速に増加し，短絡耐量時間が短くなることが分かる。

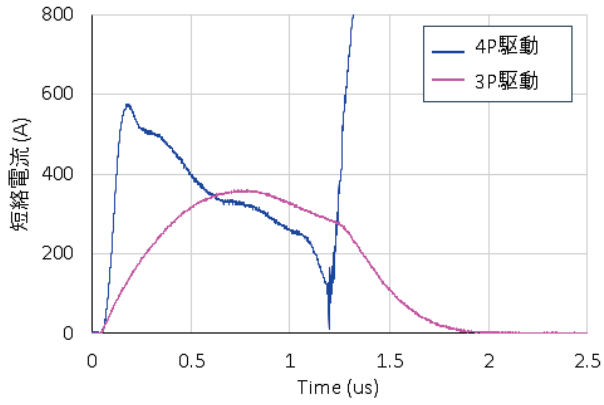


図8　4P駆動と3P駆動の短絡波形比較

図9に，スイッチング損失（スイッチング時間に対応）と短絡耐量時間の関係を示す。ピンク色の点は，ソース引き出し点を固定し，ソースインダクタンスを変化させた3P駆動の結果である。ソースインダクタンスが小さくなるほどスイッチング時間は短くなるが，同時に短絡耐量時間も短くなるため，高速化と短絡耐量との間にトレードオフが生じる。

一方，青色の点は4P/3P切替条件を最適化した結果であり，スイッチング時間を短縮しながら，短絡耐量時間を約1μsから約2μsへ2倍以上に延長している[(1)]。

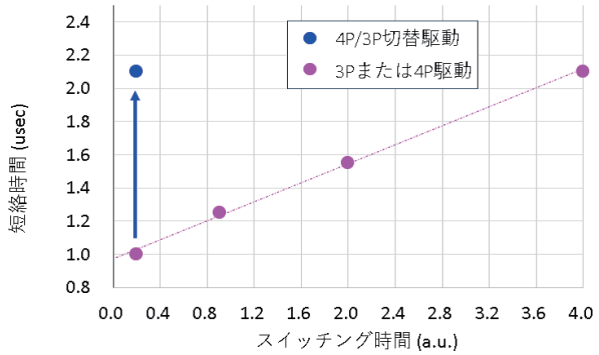


図9　SiC MOSFETのスイッチング特性と短絡時間[(1)]

4.1 短絡保護

図10に，短絡時の保護シーケンスを示す。ターンオン指令により4P側のソース出力を有効にすると，ゲート電圧が上昇し，しきい値を超えた後に短絡電流が増加する。この電流変化に伴ってソースインダクタンスに誘起電圧V_{Ls}が生じ，3P経路を介した負帰還によりゲート電圧の上昇が抑制される。

図3に示したように，SS-S端子間に生じるV_{Ls}をオペアンプで検出し，その状態が50ns継続した場合に短絡と判定する。さらに50ns後，3P側ゲート抵抗を3.3Ωから1MΩへ切り替える。

短絡電流が増加している期間（t2～t5）では，V_{Ls}に負の電圧が生じ，3P接続によってゲート電圧V_{GS}を抑制できる。しかし，t5で短絡電流が飽和するとdI_D/dtが小さくなり，V_{Ls}もほぼ0Vとなる。このため，V_{GS}に対する負帰還効果が弱まり，ゲート電圧が再上昇して短絡電流が増加する。そこで，低抵抗の3P駆動をオフし，1MΩの高インピーダンス経路へ切り替えることで，遮断までゲート電圧および短絡電流の上昇を抑制する。

図11に，本短絡保護シーケンスによる短絡保護結果を示す。4P駆動により短絡電流が流れ始めるが，**図10**に示したように，t2付近で3P駆動が有効となり，短絡電流の抑制が始まる。**図11**では，20ns付近でV_{GS}が一時的に約－5Vまで低下しており，このタイミングが3P駆動への切替に対応する。

V_{Ls}は80ns付近まで約－30Vから2Vの範囲で振動しており，この誘起電圧による負帰還がV_{GS}の上昇を抑制している。これにより，**図8**に示すように，4P駆動では

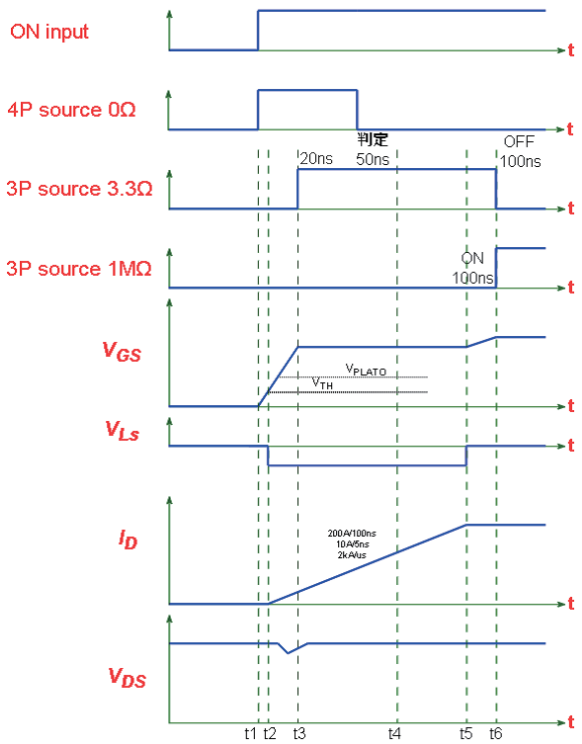


図10　SiC MOSFETの短絡時の保護シーケンス

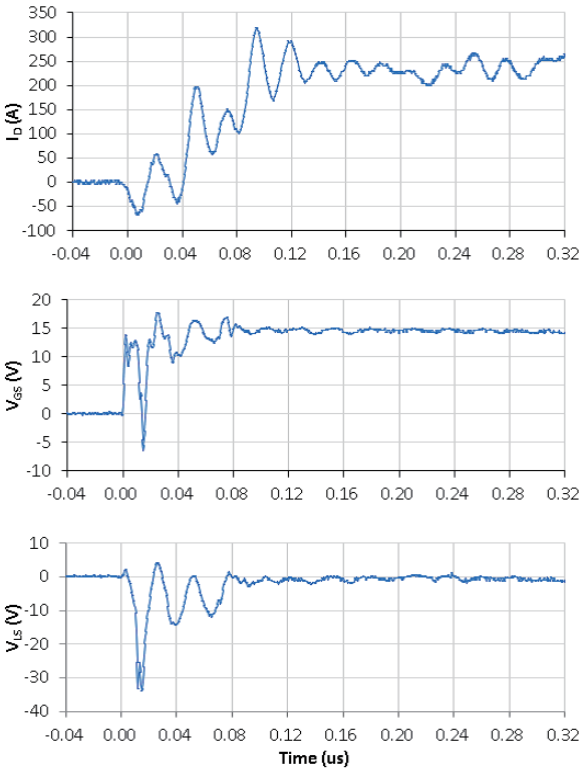


図11　SiC MOSFETの短絡時の波形

約600Aに達する短絡電流を50%以上抑制し，約220Aに低減している。この短絡電流抑制効果により，短絡耐量時間を約1μsから約2μs以上へ延長できることを確認した。また，スイッチング損失は4P単体駆動と同等である。

4.2 同期遮断

今回，SAM2-SiC用に設計したMICでは，SS-S端子間に生じるV_{Ls}を利用して，すべての素子で短絡を検出できる。さらに，短絡検出信号OCPを共有し，SAM2-SiC内のすべての素子を同期遮断する機能を新たに設計した。

図12に，同期遮断の制御シーケンスを示す。短絡検出後は電流抑制状態を保持し，共通の遮断指令OCPにより各素子のゲート電荷を放電する構成である。外部短絡が発生した状態で，t1に素子が通常のオン動作を開始すると，t2でV_{Ls}に負電圧が生じ，OCP回路の短絡検出タイマーが動作を開始する。通常のオン動作では約20nsで3P駆動へ切り替わり，ゲート電圧の抑制が始まる。

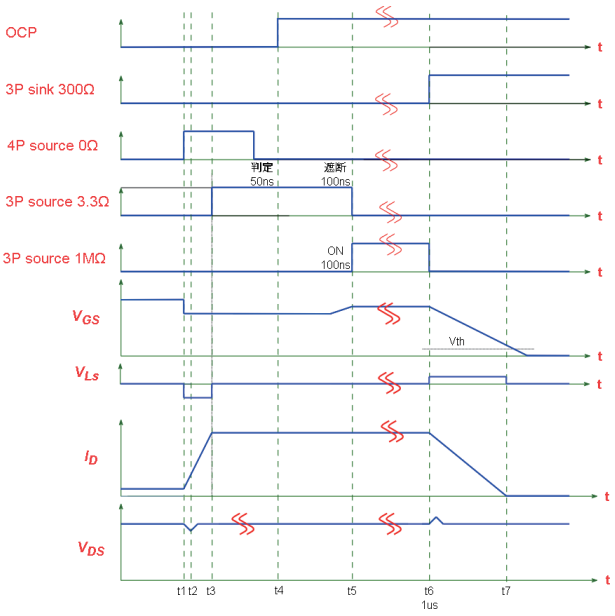


図12　SiC MOSFETの同期遮断シーケンス

OCP回路で負電圧を50ns継続して検出すると短絡と判定し，OCP信号を立ち上げる。これにより，IPM内の全素子で電流抑制および同期遮断のシーケンスが開始される。短絡発生から1μs後のt6で同期遮断を開始するため，3P側ソース出力をオフし，3P側シンク出力によりゲート電荷の引き抜きを開始する。その結果，V_{GS}が低下し，短絡電流の同期遮断がおこなわれる。

図13に，短絡時の同期遮断結果を示す。本実験では，並列接続時の電流バランスも確認するため，2並列素子を用いて電流遮断を評価した。短絡時のV_{DS}は1000Vで

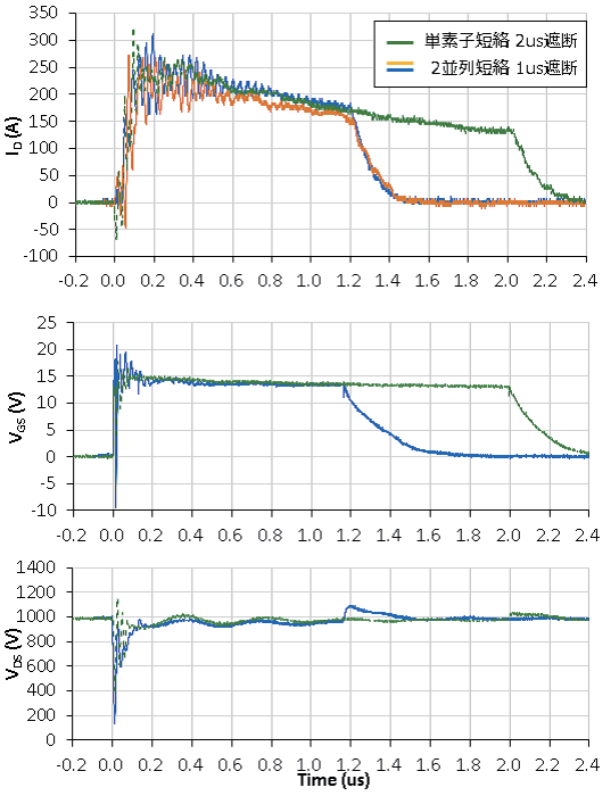


図13　SiC MOSFETの同期遮断波形

ある。また，比較用として，2μsで単体素子を短絡遮断したデータを重ねている。

図12のシーケンスに示すように，短絡検出後，1μsで遮断をおこなっている。2素子の短絡電流はほぼ同一の波形で遮断されており，遮断時のサージ電圧は約1100Vである。このように，4P/3P駆動とVLsによる短絡検出を組み合わせることで，すべての素子を安定して同期遮断できることを確認した。

5. むすび

本稿では，4P/3P切替駆動方式のSAM2-SiC IPMへの適用に向け，駆動条件と保護制御を検討した。通常スイッチングでは，4P接続による高速駆動と3P接続による電流変化の負帰還を組み合わせ，切替タイミング，ゲート抵抗および駆動時間が電圧・電流波形に及ぼす影響を示した。ターンオンでは，高速スイッチングと電流サージ抑制との両立に向けて，適用回路に応じた条件最適化が必要であることを示した。ターンオフでは，スイッチング速度をほぼ維持しながらサージ電圧を低減できることを確認した。

短絡時には，3P駆動による負帰還を利用してゲート電圧の上昇を抑制することで，短絡電流を低減し，短絡耐量時間を延長できることを確認した。さらに，V_{Ls}を

用いた短絡検出と共通OCP信号による同期遮断機能を設け，並列2素子において安定した遮断動作を確認した。

この成果の一部は，国立研究開発法人新エネルギー・産業技術総合開発機構（NEDO）の委託事業（JPNP14004）により得られたものである。

参考文献

（1）横井，町田：サンケン技報，Vol.57，pp.5-1–5-5，（2025.11）

8チャネル車載用IPD「SIP204300N-8ES」の開発

8-Channel Automotive Intelligent Power Device SIP204300N-8ES

野　竹　恭　弘*
Yasuhiro Nodake

概要　自動車の電動化，自動運転・ADAS，コネクテッド化の進展により，車両内のE/Eアーキテクチャは分散型からドメイン型，さらにゾーン型へ移行している。ゾーンECUの普及に伴い，限られた実装面積で多数の負荷を制御する必要があるため，半導体スイッチには多チャネル化，低消費電流化，高度な診断機能の実現が求められている。当社は，1パッケージに8チャネルのハイサイドスイッチを集積した車載用IPD「SIP204300N-8ES」を開発した。本製品はSPI通信，容量性負荷駆動モード，低消費電流アイドルモード，高精度電流モニタおよび各種保護・診断機能を搭載し，車載ECUの小型化，省配線化および高信頼化に貢献する。

1．まえがき

近年，自動車には電動化，自動運転，AI活用，コネクテッド化などの新たな技術が急速に導入されている。これらに伴い，ECU（Electronic Control Unit），センサー，アクチュエータを接続するE/E（Electrical/Electronics）アーキテクチャは，機能分散型からドメイン型，さらにゾーン型へと変化している。

ゾーン型アーキテクチャでは，車両各部に配置されたゾーンECUが多数の負荷を集約して制御する。このため，従来のメカリレーやヒューズを中心とした配電システムに代わり，保護･診断機能を内蔵したIPD（Intelligent Power Device）を用いるスマート配電システムの重要性が高まっている[1)]。

多数の負荷を個別に制御する場合，単チャネルまたは少チャネルIPDを複数個使用する構成では，実装面積，部品点数，MCU端子数および通信配線が増加しやすい。SIP204300N-8ESは，8チャネルを1パッケージへ集積し，SPI通信による状態監視と機能設定に対応することで，ゾーンECUやボディ制御ユニットに適した高密度配電を実現する。

さらに，常時バッテリーに接続される負荷の増加により，待機時の低消費電流化も重要な課題となっている。本製品は8チャネル集積と低消費電流アイドルモードを両立し，システムの小型化と暗電流低減の双方に寄与することを目標に開発した。

＊技術開発本部ﾊﾟﾜｰﾃﾞﾊﾞｲｽ開発統括部
IC製品開発部ｼｽﾃﾑ開発課

2．製品概要

SIP204300N-8ESは，BCD（Bipolar-CMOS-DMOS）プロセスを採用したモノリシック構成の車載用8チャネルハイサイドスイッチICである。高耐圧DMOS出力段，CMOSロジック，アナログ検出回路を同一チップ上に集積し，出力制御，保護，診断，通信機能を小型パッケージ内に実現した。

本製品は，需要の高い300mΩクラスのスイッチを8チャネル内蔵し，各チャネルの状態監視および保護動作をSPI通信により管理できる。**表1**に主な製品仕様，**図1**に機能ブロック図，**図2**に標準接続図を示す。

表1　主な製品仕様

項　目	仕　様
電源電圧	6～18 V（動作保証）
出力数	8チャネル
出力ON抵抗	300mΩ max.
最大出力電流	5 A/ch
通信方式	SPI（デイジーチェーン対応）
アイドルモード電流	80μA typ.（8出力ON，無負荷時）
主な保護・診断	過電流保護，過熱保護，過電圧保護，低電圧保護，オープン/ショート検知
その他	隣接チャネルを組み合わせた並列動作対応

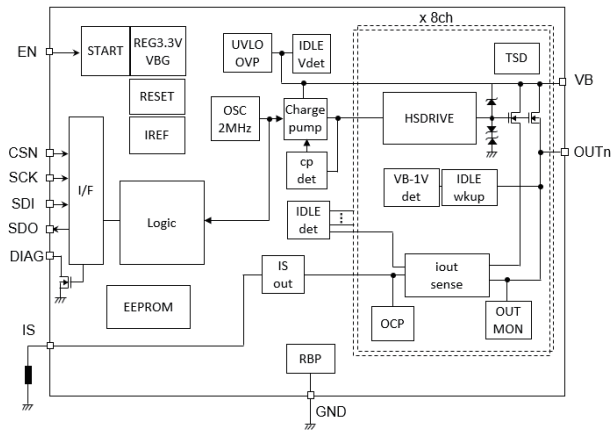


図1　機能ブロック図

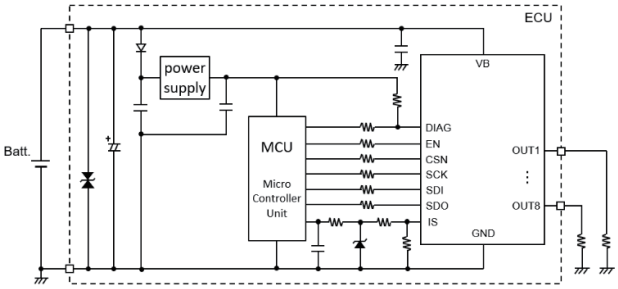


図2　標準接続図

3. 機能

3.1 8チャネル出力制御

本製品は8チャネルのハイサイドスイッチを内蔵した車載用IPDである。各チャネルはSPI通信により個別にON/OFF制御が可能であり，負荷構成に応じて柔軟な出力制御をおこなうことができる。

また，隣接する2チャネルを組み合わせた並列動作にも対応しており，負荷電流条件に応じた出力構成の変更が可能である。並列動作時には，対象となる2チャネルを同時にON/OFF制御し，過電流保護や過熱保護についても連動して保護動作をおこなう。

これらの出力制御に加え，SPI通信を介して各チャネルの診断情報を取得できるため，MCU側で負荷状態を一括して管理できる。

3.2 SPI通信機能

本製品はSPI通信インターフェースを搭載しており，出力のON/OFF制御，過電流保護，容量性負荷駆動モードおよびアイドルモードの設定，電流モニタ対象チャネルの選択, ならびに各種ステータスの確認が可能である。

SPI通信では，SDI信号により読み出し／書き込みの指定，アドレス，設定データおよびパリティ情報を送信する。SDO信号からは，ICの異常状態を示すフラグ，アドレス，データおよびパリティ情報を出力する。パリティ情報は通信エラーの検出に用いられる。

さらに，デイジーチェーン接続に対応しているため，複数ICを使用するシステムにおいてもMCUとの通信配線を削減できる。

3.3 容量性負荷駆動モード（CLDモード）

容量性負荷駆動モード（Capacitive Load Driving mode）は，ECU入力部などに接続される容量性負荷を充電するための機能である。出力ON時の突入電流を抑制しながら負荷容量を充電し，所定の条件に到達すると通常のON状態へ移行する。

本機能により，容量性負荷接続時の不要な過電流保護動作を抑制できる。

3.4 アイドルモード

常時バッテリーに接続される車載ECUでは，システム待機時の暗電流低減が重要である。

本製品は低動作電流のアイドルモードを搭載している。アイドルモードへは負荷電流が所定の閾値以下であることなどの条件を満たした場合に移行する。

アイドルモード中は，IC内部のチャージポンプによるゲート駆動電圧の生成，負荷電流の監視および低消費電流状態を周期的に切り替えることで，出力ONを維持しながら消費電流を低減する。負荷電流がアイドル復帰電流閾値を超えた場合には，通常モードへ復帰する。また，出力短絡などの異常に対して速やかに保護動作をおこなうため，アイドルモード中も過電流を常時監視し，異常を検出すると通常モードへ復帰するウェイクアップ機能を搭載している。

さらに，アイドルモードからの復帰時にDIAG端子を用いてMCUへ通知する機能も搭載している。

アイドルモード中も出力を維持できるため，常時給電負荷を持つシステムに適している。

3.5 電流モニタ・診断機能

負荷電流に応じた電流モニタ出力機能を搭載している。SPI通信によりモニタ対象チャネルを選択し，選択したチャネルの出力電流に比例した電流をIS端子から出力する。負荷状態監視，断線・短絡診断，異常の予兆検知などに活用できる。

3.6 保護機能

本製品は，車載用途で要求される各種保護機能を内蔵している。

過電流保護機能は，負荷地絡や負荷短絡などにより出

力電流が過電流保護設定値を超えた場合，該当チャネルの出力を遮断し，DIAG端子およびステータスレジスタにより異常を通知する。過電流保護設定値はSPI通信によりチャネルごとに設定可能である。

過熱保護機能は8チャネルそれぞれに搭載しており，各パワー素子の発熱源近傍に温度検出回路を配置することで，チャネルごとの温度上昇を検出する。過熱保護温度を超えた場合には該当チャネルを遮断する。

また，過電圧保護，低電圧保護，負電位クランプなどの保護機能を搭載し，車載電源環境における各種異常状態に対応する。

3.7 出力診断機能

本製品は，出力端子のオープン検知およびショート検知機能を搭載している。特に，出力ON中のショート検知では，出力電圧制御機能を用いて診断をおこなう。診断結果はステータスレジスタに反映され，MCUはSPI通信を介して各チャネルの異常状態を確認できる。

4. 特徴

4.1 8チャネル集積による高密度配電

公開情報に基づいて車載用SPI制御ハイサイドスイッチの市場動向をみると，低オン抵抗・大電流負荷向けの少チャネル製品，または中小電流負荷向けの多チャネル製品が多く展開されている。本製品は300mΩクラスのハイサイドスイッチを8チャネル集積しており，小電流負荷を多数扱うゾーンECUにおいて，IPDの搭載個数，実装面積および通信配線の削減に寄与する。

4.2 BCDワンチップ化による機能集積

BCDプロセスにより，パワー素子，アナログ検出回路およびデジタル制御回路を1チップに集積した。これにより，8チャネル出力，SPI通信，高精度電流モニタ，保護・診断機能を小型パッケージ内にまとめ，ディスクリート構成や複数IC構成に比べてシステム設計を簡素化できる。**図3**にチップレイアウトを示す。

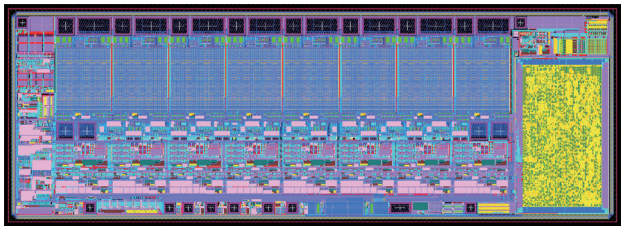


図3　チップレイアウト

4.3 低消費電流と多出力制御の両立

本製品は8チャネル動作状態でアイドルモード電流80μA typ.を実現した。常時接続負荷を監視しながら低消費電流化できるため，暗電流低減が重視されるボディ系ECUやゾーンECUに適している。

市場には低消費電流モードを搭載した製品も存在するが，多チャネルの出力状態を維持しながら低消費電流化できる点は，多数の小電流負荷を扱うシステムにおける本製品の特長である。

4.4 CLDモードによる容量性負荷対応

近年，センサー，通信モジュール，ECU入力段など容量性負荷を持つ機器が増加している。CLDモードを搭載することで，突入電流による不要な保護動作を抑制し，突入電流抑制のための外付け回路削減と起動安定性向上に貢献する。

4.5 高精度電流モニタとチャネル個別保護

高精度の電流モニタにより，単なるON/OFF制御だけでなく，負荷状態を定量的に監視できる。また，過熱保護回路をチャネルごとに搭載し，発熱源近傍で温度を検出することで，多チャネル動作時の局所的な発熱に対して適切な保護動作をおこなう。

4.6 パッケージ

図4にパッケージ外形図を示す。本製品は，放熱フィンとなる金属フレーム上にチップを搭載した構造であ

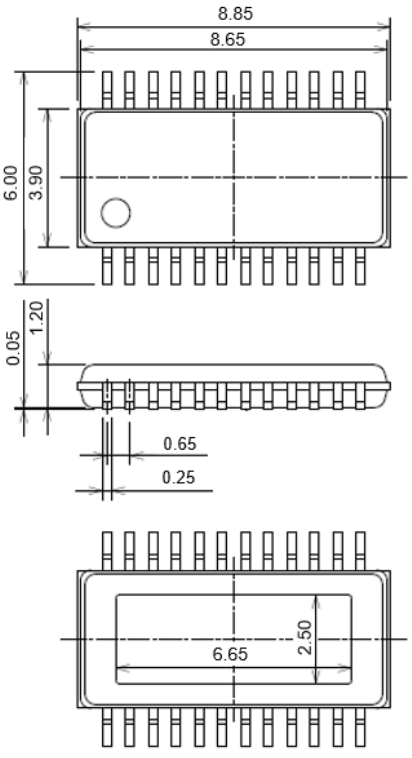


図4　外形図

る。小型･高放熱の面実装パッケージを採用することで，8チャネル集積時の放熱性と実装性を両立している。

4.7 市場要求に対する訴求点

表2　市場要求に対する本製品の訴求点

市場要求	市場製品の傾向	本製品の対応	メリット
多負荷制御	少チャネル高電流品と多チャネル品が用途別に展開	300mΩクラスを8チャネル集積	小電流多負荷を1パッケージで高密度制御
待機電流低減	常時接続負荷向けに低消費電流モードが重視される	8チャネル動作状態で80μA typ.のアイドルモード	ECUの暗電流低減と多出力制御を両立
容量性負荷対応	ECU入力容量やモジュール負荷の増加により突入電流対策が必要	CLDモードを搭載	突入電流抑制のための外付け回路削減に寄与
診断・保護	SPI診断，電流検出，保護機能の高度化が進展	高精度電流モニタ，各種保護・検知，チャネル個別過熱保護	負荷状態の定量監視と局所的な発熱に対する保護を実現

車載用ハイサイドスイッチには，大電流負荷に対応する低オン抵抗化と，小電流負荷を多数制御するための多チャネル化が，用途に応じて求められている。本製品は，小電流負荷を多数扱う車載配電用途に向けて，300mΩクラスのハイサイドスイッチを8チャネル集積した。さらに，低消費電流アイドルモード，CLDモード，高精度電流モニタならびに各種保護・診断機能を搭載することで，ゾーンECUに適した高密度かつ高機能な配電を実現する。

5. むすび

今回開発したSIP204300N-8ESは，8チャネルハイサイドスイッチの集積，SPI通信による状態監視と機能設定，容量性負荷駆動モード，低消費電流アイドルモード，高精度電流モニタおよび豊富な保護・診断機能を搭載した車載用IPDである。

本製品により，ECU基板の小型化，部品点数削減，MCU端子資源の有効活用，常時接続負荷の低消費電流化が期待できる。今後も当社は，車載配電システムの進化に対応した高機能IPD製品の開発を推進し，自動車の安全性，快適性および環境性能の向上に貢献していく。

参考文献

(1) 川口：サンケン技報，vol.56, p.5-01 – 5-04 (2024.11)

車載向け 1200V/25A IPM SAM212M25AF1 の開発

Development of Automotive 1200V/25A IPM SAM212M25AF1

塩　川　智　久*
Tomohisa Shiokawa

概要　近年，xEVの高電圧化および高出力化に伴い，電動コンプレッサ，電動ウォーターポンプおよび電動オイルポンプなどの車載補機向けIPMには，より広い電流範囲への対応が求められている。当社では，その要求に対応するため，車載向け1200V/25A IPM SAM212M25AF1を開発した。本製品は，高温動作および短絡耐量を考慮した車載向け1200V IGBTと，ソフトリカバリー特性を有する1200V FRDを搭載している。また，NTCサーミスタ（以下，NTCという）をDBC（Direct Bonding Copper）基板上に搭載し，パワーチップの発熱を反映した温度情報を取得可能とした。本稿では，本製品の特長ならびに電気的特性，伝導ノイズ特性，短絡耐量およびパワーサイクル寿命の評価結果について述べる。

1．まえがき

近年，xEVの高電圧化に伴い，車載高圧補機向けインバータには高出力化，高信頼化および温度管理への対応が求められている。そこで当社は，これらの要求に対応する車載高圧補機向けIPMとしてSAM212M25AF1を開発した。

2．製品概要

SAM212M25AF1は，車載向けの1200V/25A IPMである。本製品は，高温動作性，短絡耐量および低ノイズ性能を備え，高出力車載補機向けに開発した。現在の車載向け1200V SAM2シリーズ製品ラインアップを**表1**に示す。SAM2パッケージは，IGBT，FRD，プリドライバIC，NTCおよびブートストラップダイオードなどを1パッケージに集積した三相インバータ駆動用IPMである。これにより，外付け部品点数および実装箇所の削減が可能となり，インバータシステムの省スペース化に貢献する。**写真1**にSAM2シリーズの外観を示す。SAM2パッケージは絶縁耐圧2500Vを確保し，1200V定格に対応する絶縁設計を採用している。また，共通の外形および端子配置を採用しており，シリーズ内での基板設計を共通化している。さらに，過電流保護機能および電源電圧低下保護機能を備えている。本製品は，既存ラインナップより高い出力領域の車載補機への適用を可能とする1200V/25A品としてラインアップに追加した。

表1　車載向け 1200V SAM2 シリーズ製品ラインアップ

製　品　名	V_{CES}	I_C
SAM212M05AF1	1200V	5A
SAM212M10AF1	1200V	10A
SAM212M15AF1	1200V	15A
SAM212M25AF1	1200V	25A

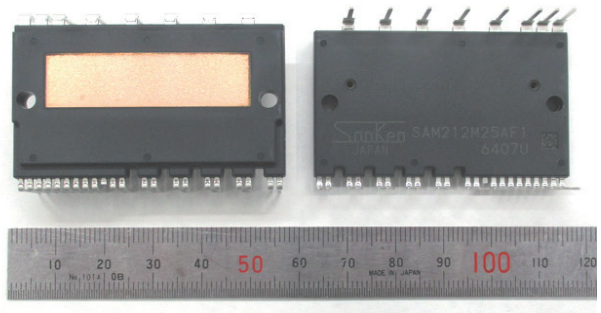


写真1　パッケージ外観

SAM212M25AF1の主な電気的特性を**表2**に示す。本製品は車載補機向けIPMとして必要な電流定格，動作温度範囲および保護機能を備えている。

＊技術開発本部ﾊﾟﾜｰﾓｼﾞｭｰﾙ開発統括部
IPM 開発部 IPM 開発 2 課

表２　SAM212M25AF1 の電気的特性

項目	記号	条件	Min.	Typ.	Max.	単位
コレクターエミッタ間漏れ電流	I_{CES}	V_{CE} = 1200V, T_J = 25℃	—	—	0.1	mA
コレクターエミッタ間飽和電圧	$V_{CE(SAT)}$	I_C = 25A, T_J = 25℃	—	1.8	2.3	V
		I_C = 25A, T_J = 125℃	—	2.3	2.8	V
ダイオード順方向電圧	V_F	I_F = 25A, T_J = 25℃	—	2.0	2.4	V
ハイサイドスイッチング特性						
ダイオード逆回復時間 *	t_{rr}	$V_{P(DC)}$ = 600V, I_C = 25A, V_{IN} = 0 ↔ 5V, T_J = 25℃, 誘導負荷	—	1.05	—	μs
ターンオン時間 *	t_{ON}		—	1.20	—	μs
ターンオンスイッチング時間 *	$t_{C(ON)}$		—	0.40	—	μs
ターンオフ時間 *	t_{OFF}		—	1.70	—	μs
ターンオフスイッチング時間 *	$t_{C(OFF)}$		—	0.35	—	μs
ローサイドスイッチング特性						
ダイオード逆回復時間 *	t_{rr}	$V_{P(DC)}$ = 600V, I_C = 25A, V_{IN} = 0 ↔ 5V, T_J = 25℃, 誘導負荷	—	1.05	—	μs
ターンオン時間 *	t_{ON}		—	0.80	—	μs
ターンオンスイッチング時間 *	$t_{C(ON)}$		—	0.40	—	μs
ターンオフ時間 *	t_{OFF}		—	1.00	—	μs
ターンオフスイッチング時間 *	$t_{C(OFF)}$		—	0.30	—	μs

* 設計保証

3. 製品の特長

3.1 1200V FS-IGBTチップ技術

定格1200VのIGBTについては，ウェーハを薄厚化したFS（Field Stop）構造の採用および安定した薄化プロセスの構築, チップ表面のトレンチゲート構造の微細化・最適化および裏面構造の改良によって，高耐圧および低損失化を実現し，産業機器向けSAM2製品の電流ラインアップ品を量産展開している。車載向け1200V FS-IGBTの特長について次項で詳述する。

3.2 車載向け1200V FS-IGBTの特長

（A）低温耐圧保証

車載向けにおいては厳しい使用環境での製品保証が必要になり，低温-40℃の環境下においても定格電圧を保持する必要がある。低温時はシリコン結晶内の格子振動が低下し電子と原子の衝突電離確率が高まる。すなわちインパクトイオン化率が高くなるため，素子耐圧が低くなる。そのため低温時の耐圧低下を考慮し，**図１**に示すFS-IGBT構造においてNドリフト層厚みの最適設計をおこなった。

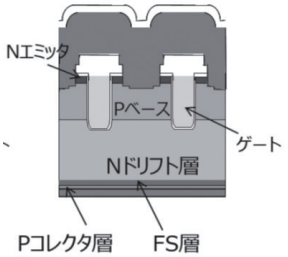


図１　車載向け 1200V FS-IGBT 活性部構造 [2]

（B）T_{Jmax}：175℃高温保証

高温環境下においても安定して動作するようにIGBTのジャンクション温度（T_J）を最大175℃保証する。**図２**にSAM2製品に搭載したIGBT単一チップのジャンクション温度（T_J）と定格1200V印加時のリーク電流I_{CES}について示す。高電圧印加時の大きなリーク電流I_{CES}は熱暴走を引き起こすことがあるため，パワーデバイスの品質や信頼性を保証する上での重要な指標である。1200V SAM2製品開発ではチップ構造の最適化をおこなうことで高温時の耐圧リーク電流I_{CES}を抑制し，T_J = 175℃を超えても熱暴走しにくい設計とした。**図２**に示すように，IGBT単チップの定格1200V耐圧リーク電流I_{CES}は190℃で3mA程度であり，熱暴走していないことを確認した。

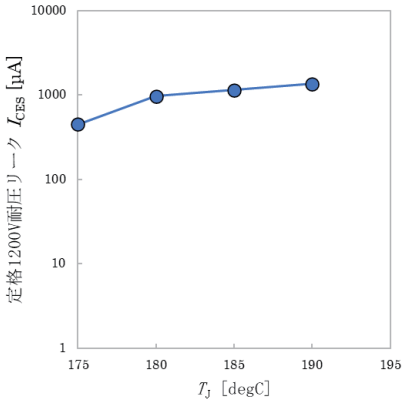


図２　SAM212M25AF1 搭載 IGBT 単チップの定格 1200V 耐圧リーク I_{CES} とジャンクション温度 T_J

（C）短絡時における安全動作領域保証

IGBTでは大容量の電力を扱うために，オン電圧の低減やターンオフスイッチング損失低減を進める一方で，破壊耐量を確保する必要がある。負荷が短絡した場合や他の素子が破壊した場合でも，短絡（過電流）保護回路が働きゲート電圧が遮断するまでの一定時間，IGBTは破壊せずに耐える設計にしなくてはならない。IGBTの電流飽和特性を生かし，表面Nエミッタ層にあたるチャネル領域を調整し，MOS構造を最適化することで飽和電流を抑制し，製品に必要な破壊耐量を確保できるように設計した。

（D）車載品質保証への取り組み

車載向け製品において，品質や安全性に直結する重要特性およびお客様からの要求特性についてはリスク分析をおこない，影響度の高い項目に関連する技術的要素を製品設計や製品仕様に反映している。パワーデバイス製造は重要工程パラメータとしてSPC（Statistical Process Control）管理をおこなっている。未然防止や異常の早期発見だけでなく，製造工程のばらつきについて日常的に把握し工程能力を管理することで品質の安定化に努めている。

3.3 1200V FRDチップ技術

定格1200VのFRDについては，600V低ノイズFRDの活性部構造を踏襲した低濃度アノード構造を採用し，ライフタイムコントロールにより低損失化とソフトリカバリー特性を両立している。車載向け1200V FRDの特長について次項で詳述する。

3.4 車載向け1200V FRDの特長

（A）ソフトリカバリー特性

車載向け定格1200V FRDの活性部構造を**図3**に示す。製品でのスイッチングノイズを抑制するために，ドリフト層の底部に緩やかな濃度勾配を持ったN層を設けることで，急峻なキャリア消滅を抑制しソフトリカバリー特性になるように設計した。低濃度アノード構造によるホール注入の抑制および粒子線によるライフタイムコントロールの最適化により低損失化を実現した。

（B）低温耐圧保証と順回復電圧抑制

低温-40℃の定格電圧保持のためにN-ドリフト層を厚くする必要があるが，その際には順回復電圧について考慮する必要がある。IGBTのターンオフ時，FRDの高抵抗N-ドリフト層にキャリアが注入され，電導度変調によりその抵抗値が徐々に低下するが，ターンオフ直後は抵抗値が十分に下がりきらず順方向電圧（順回復電圧）が大きくなる。この発生した電圧がハイサイド駆動ICに負電位として印加され，誤動作の要因となる。N-ドリフト層厚が厚くなると順回復電圧は上昇してしまうので，N層の厚みとキャリア濃度を最適化することで，低温での定格電圧保持と順回復電圧抑制の両立をおこなった[(1)]。

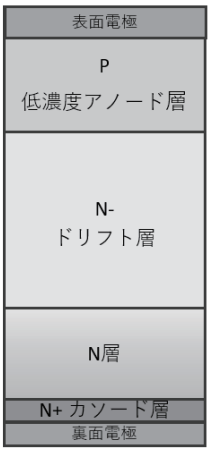


図3　車載向け定格 1200V FRD の活性部構造

3.5 DBC基板上に搭載したNTCによる温度検出

本製品は，NTCをDBC基板上に搭載している。**図4**にNTCの搭載位置を，**図5**にドライバチップ温度とサーミスタ温度の応答の違いを模式的に示す。NTCは，IGBTおよびFRDと同一のDBC基板上に配置している。DBC基板は熱伝導率が高く，パワーチップで発生した熱を効率良く伝達できるため，パワーチップの発熱を反映した温度情報を取得することが可能である。一方，ドライバチップで温度を検出する構成では，パワーチップと検出部との間に樹脂封止材が介在するため，温度勾配および熱伝達遅れが生じる。本構成では，パワーチップの発熱をより直接的に反映した温度情報を取得できる。取得した温度情報は，システムの温度管理や異常発熱の検知に用いられる。

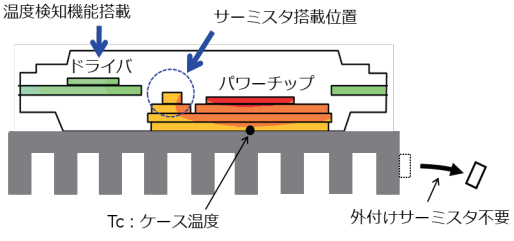


図4　NTC 搭載位置（イメージ図）

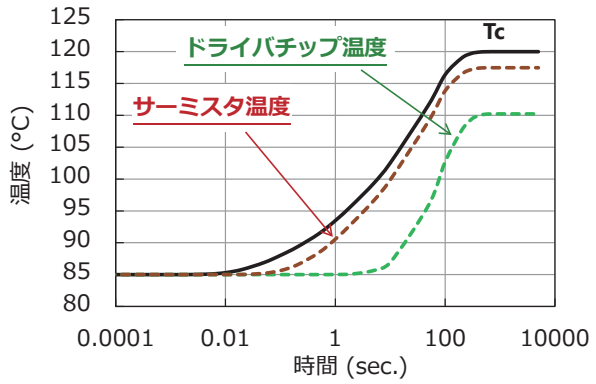


図5　ドライバチップ温度とサーミスタ温度応答（イメージ）

4. 製品評価結果

4.1 静特性評価

図6にSAM212M25AF1の$V_{CE(SAT)}$温度特性を示す。**表2**に示した$V_{CE(SAT)}$目標値に対し，25℃および125℃における測定結果はいずれも目標値を満足した。また，温度上昇に伴う特性変化は設計想定範囲内であり，安定した静特性が得られることを確認した。

図7にSAM212M25AF1に搭載したフリーホイールダイオードの順方向特性を示す。25℃における順方向電圧V_Fは目標値を満足し，所定の導通特性が得られることを確認した。

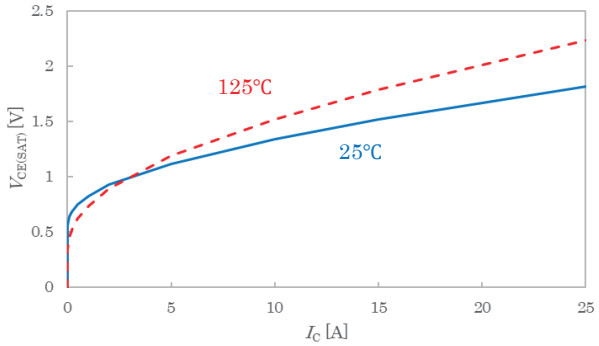


図6　IGBT $V_{CE(SAT)}$-I_C 特性

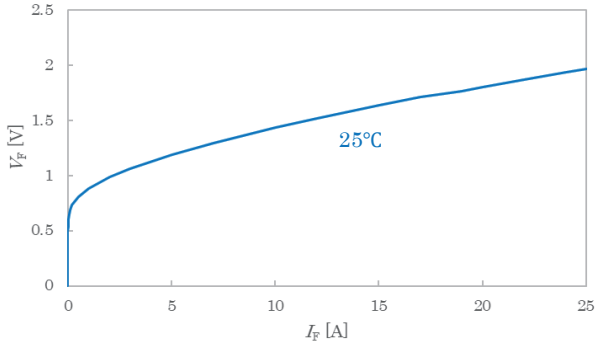
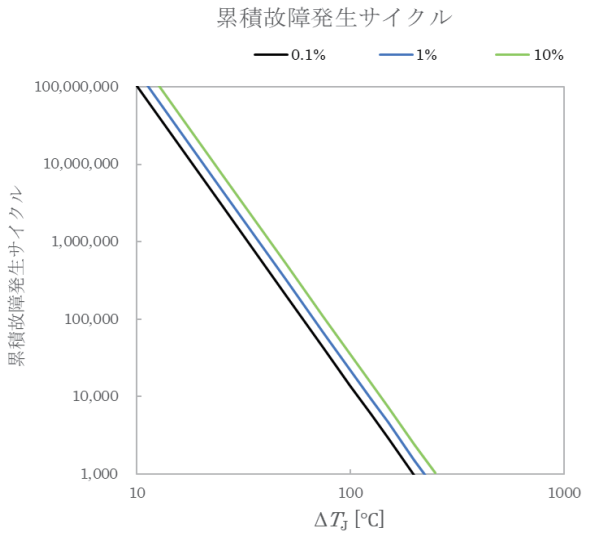


図7　フリーホイールダイオード V_F-I_F 特性

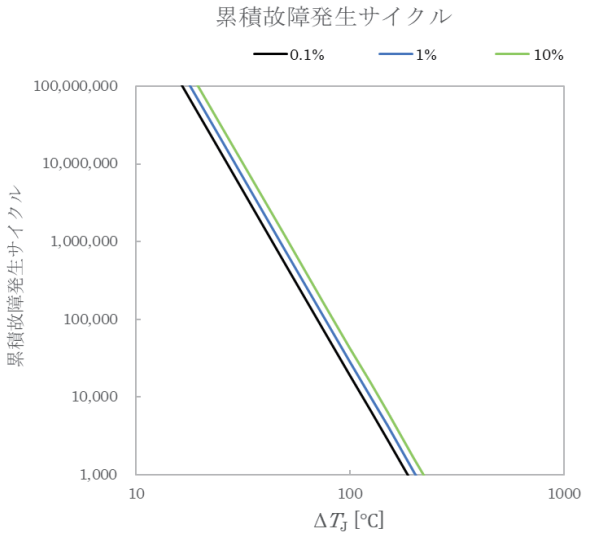
4.2 パワーサイクル試験

図8および**図9**に，SAM212M15AF1とSAM212M25AF1のパワーサイクル寿命曲線を示す。車載補機は車両寿命中に多数の起動停止および負荷変動を繰り返すため，パワーデバイスには温度変動が発生する。そのため，ワイヤ接合部およびチップ接合部の信頼性を評価する指標として，パワーサイクル寿命は重要な特性である。ΔT_J = 100℃におけるSAM212M25AF1の累積故障発生率0.1%，1%および10%の推定寿命は，いずれもSAM212M15AF1を上回った。これにより，本製品がSAM212M15AF1と同等以上のパワーサイクル寿命を有することを確認した。



累積故障発生率	0.1%	1%	10%
ΔT_J = 100℃	14068cyc	22296cyc	35637cyc

図8　パワーサイクル寿命曲線（SAM212M15AF1）

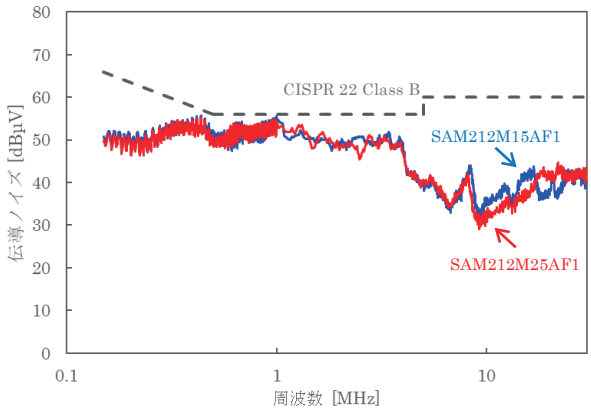


累積故障発生率	0.1%	1%	10%
ΔT_J = 100℃	19324cyc	28904cyc	43558cyc

図9　パワーサイクル寿命曲線（SAM212M25AF1）

4.3 伝導ノイズ特性

図10に，同一条件で評価した伝導ノイズ特性を示す。SAM212M25AF1は，SAM212M15AF1と同等の伝導ノイズ特性を示し，本評価条件においてCISPR 22 Class Bの規格値を下回ることを確認した。

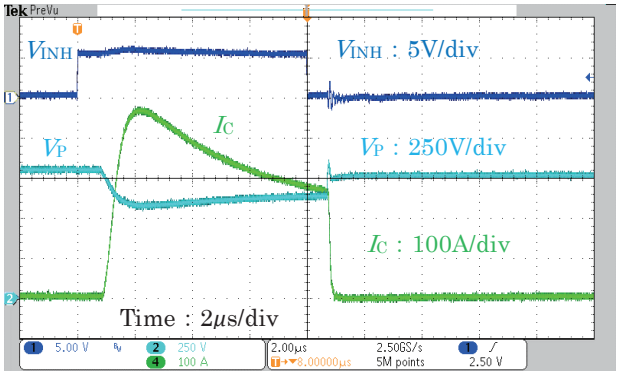


（測定条件：V_P = 600V，I = 5A rms，f_C = 10kHz）

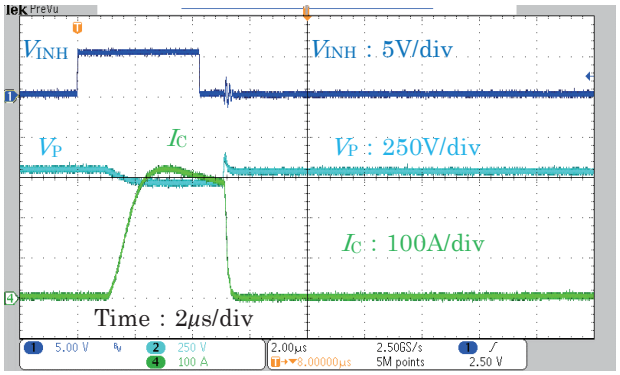
図 10　各周波数帯域での伝導ノイズ特性

4.4 短絡試験

図11に短絡試験波形を示す。T_J = −40℃および175℃において，製品目標である短絡時間t_{SC} = 3.0μsを満足した。



(a) T_J = −40℃



(b) T_J = 175℃

（測定条件：ハイサイド，V_P = 800V，V_{CC} = 16.5V）

図 11　短絡波形

5. むすび

本稿では，車載向け1200V/25A IPM SAM212M25AF1の特長および評価結果について述べた。本製品は，高温動作および短絡耐量を考慮した車載向け1200V IGBTと，ソフトリカバリー特性を有する1200V FRDを採用し，1200V/25A定格の車載向けIPMとして製品化した。評価の結果，電気的特性，伝導ノイズ特性および短絡耐量が製品目標を満足し，さらにSAM212M15AF1と同等以上のパワーサイクル寿命を実現できた。本製品をラインアップに加えることで，補機出力に応じた製品選択範囲を拡大し，高出力化する車載補機への適用に貢献する。

参考文献

(1) 石井，山田：サンケン技報，vol.57，p.4-1–4-5，(2025.11)
(2) 石井：サンケン技報，vol.52，p.17–20，(2020.11)

車室内空間のリビング化と高演色 LED

High Color-Rendering LEDs for Transforming Vehicle Interiors into Living Spaces

佐　藤　祐　一*
Yuichi Sato

概要　自動運転技術の進展や価値観の多様化に伴い，自動車の室内空間は単なる移動空間からくつろぎやコミュニケーションを提供するリビング空間へ変化すると考えられている。そこで，車室内空間の価値向上に寄与する照明の実現を目的として，車室内において人物の肌を自然かつ血色よく見せる発光スペクトルを有する肌色高演色 LED を開発した。試作品は，平均演色評価数 Ra 95.6，特殊演色評価数 R9 93.2 および R15 96.3 を示した。本稿では，開発の背景，目標設定，発光スペクトルの設計ならびに試作・評価結果について報告する。

1. まえがき

1.1 室内 LED 照明の課題

自動運転技術の進展や価値観の多様化に伴い，自動車に求められる価値は大きく変化すると考えられている。特に車室内空間には，単なる移動空間としての機能に加え，くつろぎやコミュニケーションを提供するリビング空間としての役割が期待されている[1)]。

従来，車室内照明は，夜間に地図や手元を照らすことを主な目的として使用されてきた。今後は，室内全体を快適に照らし，居住性やデザイン性を高める空間照明としての活用が拡大すると考えられる。このため，車室内空間の価値向上に寄与する要素の一つとして，演色性の向上が求められている。

車室内照明の光源は，従来の白熱電球から LED へと急速に置き換えられてきた。LED 化により，低発熱，高効率，高輝度，長寿命に加え，電球色から昼光色まで幅広い色温度を選択できるなどの利点が得られる。

他方で，一般的な白色 LED は，青色 LED チップの発光と蛍光体による発光を組み合わせて白色光を生成するため，発光スペクトルに偏りや不足する波長域が生じる場合がある。これに対し，白熱電球は可視光域にわたる連続的な発光スペクトルを有する。そのため，一般的な白色 LED では，白熱電球と比較して演色性が低くなる傾向がある。

特に人物の肌色の再現では，黄色域の発光成分が相対的に強く，赤色域の発光成分が不足しているため，自然さや血色感が損なわれることが課題であった。

1.2 演色評価数

演色性とは，光源によって照らされた物体の色の見え方に関する性質である。演色評価数は，試料光源で照明した試験色の見え方を，同じ相関色温度の基準光で照明した場合と比較して演色性を数値化した評価指標であり，値が 100 に近いほど基準光による色の見え方に近い。JIS Z 8726 では，15 種類の試験色に対する演色評価数 Ri（R1～R15）が規定されており，このうち R1～R8 の平均値を平均演色評価数 Ra としている。特殊演色評価数 R9～R15 は，Ra の算出には含まれず，赤色，黄色，緑色，青色，肌色および植物の葉の色など，特定の色の再現性を個別に評価するために用いられる[2)]。特に R13 は明るい肌色，R14 は植物の葉の色，R15 は日本人の肌色に対応した試験色である。演色評価数 R1～R15 に対応する試験色を**表 1** に示す。

表 1　演色評価数

R1	R2	R3	R4	R5	R6	R7	R8	R9	R10	R11	R12	R13	R14	R15
Ra：平均演色評価数								赤	黄	緑	青	明るい肌色	木の葉の色	日本人の肌色

＊技術開発本部ﾊﾟﾜｰﾃﾞﾊﾞｲｽ開発統括部
ｵﾌﾟﾄ技術部 LED 開発課

本開発では，平均演色評価数Raに加え，赤色の再現性を示すR9および日本人の肌色に対応するR15に着目した。R9は肌の血色感に影響する赤色の再現性を示し，R15は人物の肌色そのものの再現性を示す指標である。本開発の目的は，車室内において人物の肌を自然かつ血色よく見せることであるため，R9およびR15を肌色高演色LED開発における重要な評価指標とした。Raが高い場合でも，Raの算出に含まれないR9やR15が必ずしも高いとは限らない。このため，車室内における人物の肌色の再現性を評価するには，Ra，R9およびR15を個別に確認する必要がある。

2. 開発目標

人物の肌を自然かつ血色よく見せるためには，前節で述べたR9による血色感およびR15による肌色の再現性を向上させる必要がある。このため，肌のくすみを強調しやすい黄色域の発光成分を抑制するとともに，血色感に寄与する赤色域の発光成分を増加させることを開発方針とした。したがって，本開発では平均演色評価数Raに加え，R9およびR15も重要な目標指標とした。

3. 肌色高演色LEDの開発

3.1 発光スペクトルの設計方針

開発目標を達成するため，まず目標とする発光スペクトルを設定した。具体的には，黄色域の発光成分を抑制しながら赤色域の発光成分を増加させるとともに，青色域と緑色域の間に生じる発光強度の落ち込みを補完することで，R9およびR15の向上を図った。以降，この発光スペクトルを実現するため，青色LEDチップのピーク波長および蛍光体配合の最適化を行った。車室内を自然に照らせる白色の代表として5000Kを色温度の狙いとし，Raのみを規定した一般的な高演色品と明確に差別化するため，Ra，R9，R15の演色評価数は，いずれも90以上を目標値とした。これ以外の演色評価数は，発光効率を低下させるなどの観点から，規定しないこととする。

3.2 青色LEDチップおよび蛍光体配合の最適化

目標とする発光スペクトルを実現するため，緑色蛍光体Aおよび赤色蛍光体Bを基本構成とし，青色LEDチップのピーク波長ならびに蛍光体の配合濃度についてシミュレーションを実施した。

まず，緑色蛍光体Aと赤色蛍光体Bの配合濃度を固定し，青色LEDチップのピーク波長が演色性に及ぼす影響を確認した。結果を**図1**および**図2**，**表2**に示す。青色LEDチップのピーク波長が長波長側へ移るにつれてRaおよびR9は向上し，454nm付近ではRa 96.3，R9 93.6が得られた。一方，447nm付近ではRa 90.3，R9 81.8となり，R9が目標値である90を下回った。この結果から，Ra，R9およびR15をいずれも90以上とするためには，青色LEDチップのピーク波長を適切に選定する必要があることがわかった。

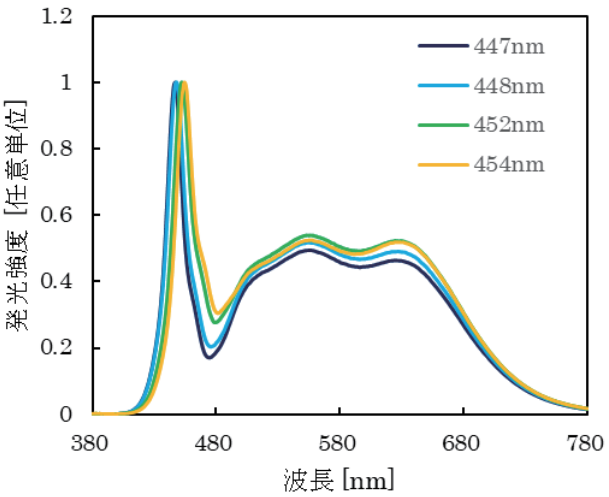


図1　青色LEDチップのピーク波長と発光スペクトル

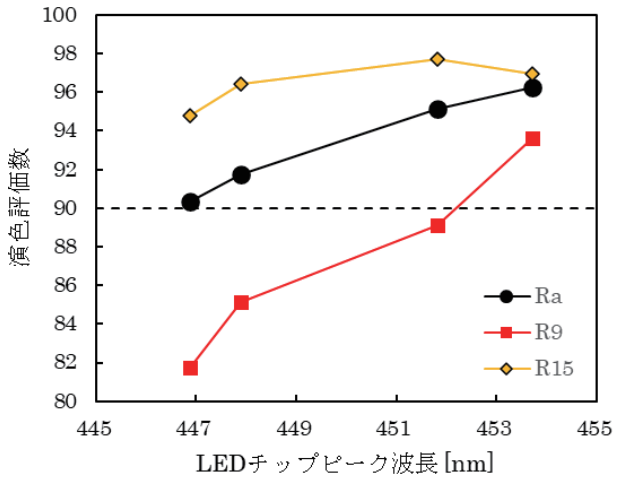


図2　青色LEDチップのピーク波長と演色評価数変化

表2　青色LEDチップのピーク波長と演色評価数

ピーク波長	Ra	R1	R2	R3	R4	R5	R6	R7	R8
目標値	≧90								
447nm	**90.3**	94.1	91.2	86.6	89.4	93.4	86.7	89.7	91.6
448nm	**91.7**	95.1	92.6	88.0	91.0	94.5	88.1	91.4	93.2
452nm	**95.1**	96.4	96.3	93.2	95.4	95.4	91.7	96.6	95.9
454nm	**96.3**	97.3	98.4	95.9	95.9	95.6	93.5	97.0	96.5

ピーク波長	R9	R10	R11	R12	R13	R14	R15
目標値	≧90						≧90
447nm	**81.8**	78.4	90.6	74.5	92.6	92.2	**94.8**
448nm	**85.1**	81.4	91.7	74.9	94.0	93.0	**96.4**
452nm	**89.1**	89.6	94.6	72.7	96.8	95.9	**97.7**
454nm	**93.6**	94.7	95.5	72.2	98.7	97.5	**97.0**

青色LEDチップのピーク波長を調整した場合でも，青色域と緑色域の間に位置する480～490nm付近には，発光強度の落ち込みが残った。そこで，当該波長域を補完し，発光スペクトル全体のバランスを改善するため，青緑色蛍光体Cを追加して，その配合濃度を変化させた。結果を**図3**および**図4**，**表3**に示す。

蛍光体Cの配合濃度を高めると，490nm付近の発光強度が増加し，青色域と緑色域の間に見られる発光強度の落ち込みが緩和された。蛍光体Cの配合濃度増加に伴いRaおよびR9は向上し，10wt%ではRa 93.1，R9 94.9を達成し，さらに15wt%ではRa 94.0，R9 98.2まで高くすることができた。蛍光体Cを追加することにより，スペクトル分布のバランスを調整し，相対的に赤色の再現性を向上させる効果があることが確認できた。しかしながら，20wt%まで増加させるとRa 94.2とわずかに向上したものの，R9は92.5に低下した。配合濃度が過度に高くなるとスペクトルバランスを崩し，かえってR9を低下させるため，演色性が良好となる適正な配合範囲が存在することが分かった。以上の結果に基づき，青色LEDチップのピーク波長ならびに緑色蛍光体A，赤色蛍光体Bおよび青緑色蛍光体Cの配合濃度を決定した。

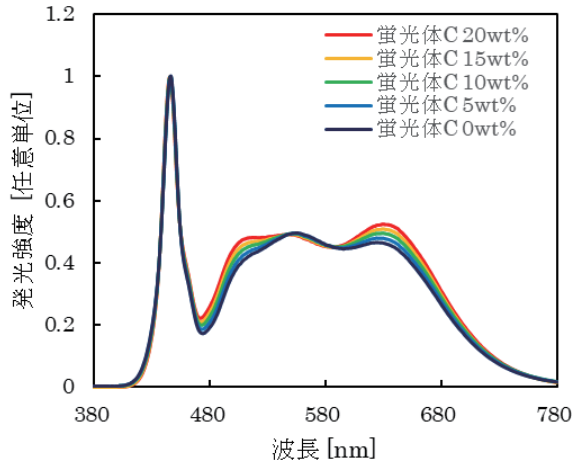


図3　蛍光体C配合濃度による発光スペクトルの変化
（λp＝447nmの場合）

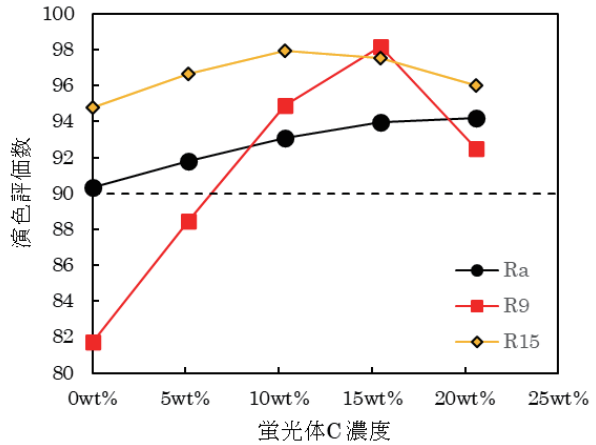


図4　蛍光体C配合濃度と演色評価数の変化
（λp＝447nmの場合）

表3　蛍光体C配合濃度と演色評価数

蛍光体C濃度	Ra	R1	R2	R3	R4	R5	R6	R7	R8
目標値	≧90								
0%	**90.3**	94.1	91.2	86.6	89.4	93.4	86.7	89.7	91.6
5%	**93.1**	98.0	94.1	88.8	90.4	96.9	90.8	91.4	94.1
10%	**93.1**	98.0	94.1	88.8	90.4	96.9	90.8	91.4	94.1
15%	**94.0**	99.2	95.5	89.9	90.4	97.9	92.7	92.1	94.3
20%	**94.2**	97.8	96.7	90.9	90.1	97.5	94.4	92.7	93.6

蛍光体C濃度	R9	R10	R11	R12	R13	R14	R15
目標値	≧90						≧90
0%	**81.8**	78.4	90.6	74.5	92.6	92.2	**94.8**
5%	**94.9**	85.6	90.6	80.7	96.4	93.5	**97.9**
10%	**94.9**	85.6	90.6	80.7	96.4	93.5	**97.9**
15%	**98.2**	89.1	89.7	83.5	98.0	94.1	**97.5**
20%	**92.5**	92.4	88.5	86.3	98.5	94.6	**96.0**

4．試作および評価結果

シミュレーションにより決定した青色LEDチップのピーク波長および蛍光体配合濃度を用いて，肌色高演色LEDを試作した。チップ波長は450nm，蛍光体Cの濃度は15wt%とした。試作品の発光スペクトル特性を評価するため，一般白色LEDおよび高演色LEDの発光スペクトルと比較した。発光スペクトルの比較結果を**図5**に，主要な演色評価結果を**表4**に示す。

肌色高演色LEDでは，一般白色LEDと比較して，490nm付近における発光強度の落ち込みが抑制された。また，黄色域（570～610nm付近）の相対発光強度が低下する一方，赤色域（620～700nm付近）の発光成分が広帯域に増加した。これらの結果から，試作品において設計方針に沿った発光スペクトルが得られたことを確認した。

肌色高演色LEDは，平均演色評価数Ra 95.6，特殊演色評価数R9 93.2およびR15 96.3を示し，いずれも開発目標である90以上を達成した。一般白色LEDと比較すると，Raは81.7から95.6，R9は6.2から93.2，R15は76.3から96.3へ向上した。特にR9およびR15が大幅に向上している。

高演色LEDとの比較においても，490nm付近における発光強度の落ち込みが抑制され，赤色域（620～700nm付近）の発光成分が広帯域に増加している。Raについてはどちらも90以上であり大きな差は見られなかった。一方，R9は高演色LEDの76.2に対し，肌色高演色LEDでは93.2であり，高い値を示した。これらの項目においてはJIS Z 9112:2019における高演色形クラス3の要求値と同等以上の水準であり，血色感および肌色の再現性の向上が期待できる結果が得られた[3)]。

一方，光度については演色性の向上に伴って低下する傾向が懸念されたため，今後は演色性を維持しながら光度向上を図るよう，蛍光体組成および製品構造の最適化を進める予定である。

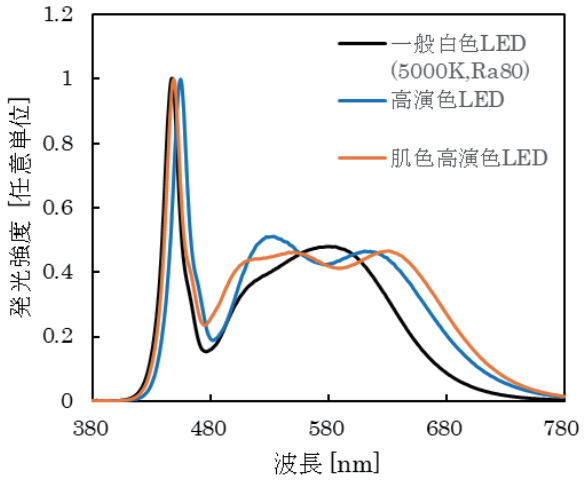


図５　肌色高演色 LED の発光スペクトル
（λp ＝ 450nm ／蛍光体 C 濃度 15wt% のとき）

表４　試作品の演色評価結果

試料	Ra	R1	R2	R3	R4	R5	R6	R7	R8
目標値	≧90								
一般白色LED	**81.7**	81.1	85.9	88.8	82.9	82.3	80.2	84.8	67.6
高演色LED	**92.9**	95.5	93.0	87.8	95.2	93.3	88.4	96.3	93.6
肌色高演色LED	**95.6**	98.0	97.2	91.8	93.8	99.2	93.4	95.4	95.8

試料	R9	R10	R11	R12	R13	R14	R15	色温度
目標値	≧90						≧90	5000K
一般白色LED	**6.2**	66.4	83.1	62.0	81.9	93.9	**76.3**	5223K
高演色LED	**76.8**	80.6	93.0	61.4	95.1	92.6	**94.5**	5125K
肌色高演色LED	**93.2**	92.7	91.9	78.7	98.6	95.1	**96.3**	5237K

5. むすび

車室内空間のリビング化が進む中，車室内照明には，従来の照明機能に加えて，快適性や空間価値の向上に寄与する役割が求められている。本開発では，人物の肌を自然かつ血色よく見せることを目的として，目標値を設定し，青色 LED チップのピーク波長および蛍光体配合濃度をシミュレーションにより最適化した。さらに，選定した条件で肌色高演色 LED を試作し，設計方針に沿った発光スペクトルが得られることを確認した。その結果，試作品は Ra 95.6，R9 93.2 および R15 96.3 を示し，いずれも目標値である 90 以上を達成した。一方，演色性向上に伴い光度は低下するため，今後は高演色性と高効率の両立に向けた最適化を進める。

開発した肌色高演色 LED は，ルームランプやバニティランプなどの車室内照明に適用することで，人物の肌色の見え方を改善し，車室内空間の価値向上に寄与すると考えられる。今後は，色温度および明るさのラインアップを拡充し，多様な車両コンセプトやニーズへの対応を進める。

参考文献

1）国土交通省：令和 4 年度国土交通白書，車内空間の高度化を通じた移動時間の高付加価値化
2）JIS Z 8726：光源の演色性評価方法
3）JIS Z 9112：蛍光ランプ・LED の光源色及び演色性による区分

HTRB 試験下における IGBT のトレンチ FLR 外周構造の信頼性劣化メカニズム解析

Analysis of Reliability Degradation Mechanism in IGBT Trench FLR Edge Termination Structure under HTRB Stress

近　藤　太　郎*
Taro Kondo

概要　トレンチFLR外周構造を適用したIGBTでは，高温逆バイアス（HTRB）試験後に耐圧が低下し，ブレークダウン位置がエミッタ側からEQR側へ移動する現象が確認された。本研究では，樹脂由来イオンの移動後の界面電荷分布と，局所電界で生じるホットキャリア注入による界面トラップ生成を統合したFRTモデルを構築した。シミュレーションの結果，EQR近傍に蓄積した負イオンがP反転層を形成して電界を上昇させ，さらに電子トラップが反転層を強化することで耐圧低下に至ることを示した。

1．まえがき

IGBT（Insulated Gate Bipolar Transistor）は，車載機器，産業機器および家電などに広く用いられるパワー半導体デバイスであり，高耐圧動作と長期信頼性が要求される。高耐圧デバイスではチップ外周部に電界が集中するため，電界を緩和する外周終端構造の設計が重要である。

代表的な外周終端構造には，フィールドプレート併用型FLR（Field Limiting Ring）構造とJTE（Junction Termination Extension）構造がある。FLR構造は可動イオンに対する耐量が高く，リング本数や間隔調整で高耐圧化できるが外周幅が大きくなる。これに対し，JTE構造は外周幅を縮小できるが，低濃度P層を用いるため可動イオンの影響を受けやすい[(1)]。これらの特徴を両立する構造として，当社では拡散リングをトレンチで置き換えたトレンチFLR構造（以下，T-FLR構造）を提案している[(2)]（**図1**参照）。

しかし，T-FLR構造を適用したIGBTでは，HTRB（High Temperature Reverse Bias）試験後に耐圧が低下した。エミッション解析では，HTRB前にエミッタ側で発生していたBD（Breakdown）が，HTRB後にはEQR（Equipotential Ring）側へ移動した。

この結果は，外周部の電位および電界状態がHTRBストレスによって変化したことを示している（**図2**参照）。

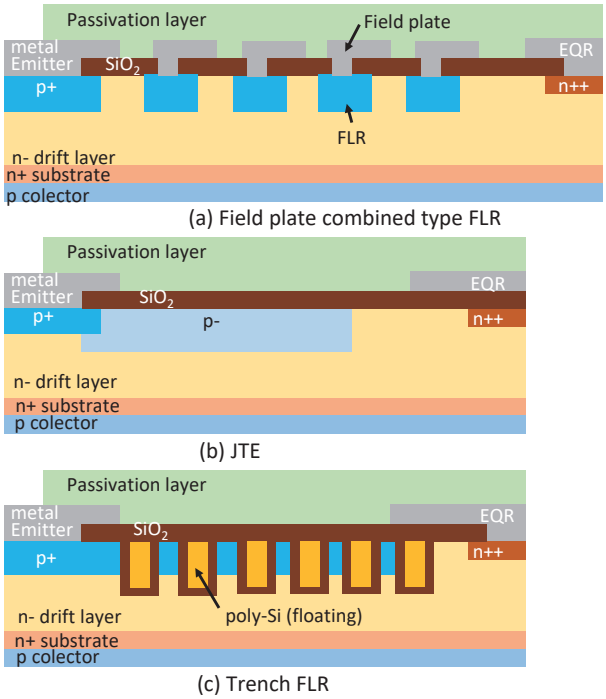


図1　外周終端構造の比較

Cross-sectional images of FP-FLR, JTE, and T-FLR edge-termination structures.

＊技術開発本部ﾌﾟﾛｾｽ技術統括部
ﾊﾟﾜｰﾃﾞﾊﾞｲｽ開発部ﾃﾞﾊﾞｲｽ開発１課

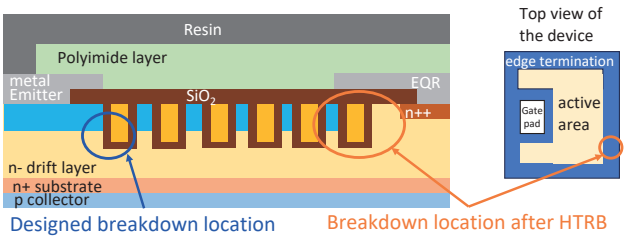


図２　HTRB 後の BD 位置の比較

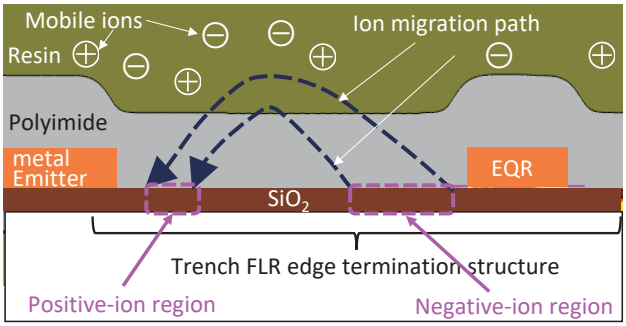


図３　８分割モデルでの HTRB ストレス時の樹脂由来イオン移動

本研究の目的は，T-FLR構造における耐圧低下とBD位置移動の発生メカニズムを明らかにすることである。そこでHTRB下で樹脂に含まれる可動イオンがどのようにデバイス表面へ移動しSi/SiO_2基板界面へ到着するかに着目した。従来報告では樹脂中イオンの分極や再分布は議論されているが[3][4][5]，可動イオンが電界により移動し，界面到達する過程を扱った物理モデルは提示されていない。そこでHTRB下の電気力線分布に基づき，新たな可動イオン移動モデルを構築した。また衝突電離で生成したホットキャリアがSi/SiO_2界面に注入されトラップを形成する過程をモデル化し[6]，両者を統合したFRT（Field-Responsive Trap）モデルを構築した。本モデルでSIM（Simulation）によりT-FLR外周部の電位，電界および耐圧低下メカニズムを解析した。解析にはSynopsys社Sentaurusを用いた。

2.　HTRB信頼性試験条件

評価対象は耐圧700VのIGBTである。HTRB試験では，エポキシ樹脂で封止した試料に対し，Ta（周囲温度）＝175℃，V_{CE}（コレクタ－エミッタ間電圧）＝700Vを印加し，所定時間後に耐圧を測定した。

3.　シミュレーションモデル

3.1　用語の定義

モールド樹脂中からデバイス表面に到達する可動イオン（Na^+，Cl^-など）を樹脂由来イオンと呼ぶ。本論文では，樹脂由来イオンが蓄積する領域を便宜上Si/SiO_2基板界面と総称する。ただし，ここにはトレンチ内の酸化膜およびフローティング電極周辺の界面領域も含む。樹脂由来イオンによる蓄積電荷を界面固定電荷，ホットキャリア注入により生成される電荷を界面トラップとして区別する。

3.2　樹脂中のイオンの移動モデル

HTRB下では樹脂由来イオンが電気力線に沿って移動し，Polyimide層を通過してSiO_2表面からSi/SiO_2基板界面まで到達する。到達後は固定電荷として作用し，電気力線方向に応じ正イオンと負イオンが集まる領域の二つに分布する（**図３**参照）。

界面固定電荷量設定では，正・負イオンが集まる領域をそれぞれ４等分し，合計８領域として扱う。各領域の中点を通る電気力線の樹脂内経路長を正規化し，相対値を界面固定電荷量として与える。本手法を８分割モデルと呼ぶ。固定電荷量は電気力線の分布・向きを保持する範囲で設定する。

3.3　ホットキャリアによる影響の考慮

T-FLR外周部では局所的な電界上昇により衝突電離が増大し，ホットキャリアが生成される。生成キャリアの一部はSi/SiO_2界面に注入され界面トラップとして蓄積する。本研究ではSentaurus SDEVICEのDegradation Modelを用いて界面トラップの時間発展を計算した[7]。設定したパラメータを**表１**に示す。

表１　Degradation Model で使用した SIM の物理パラメータ

Parameter	Unit	Values	
		Electron	Hole
Initial trap concentration: Conc	cm^{-2}	1×10^{11}	1×10^{11}
Total concentration of silicon dangling bonds: BondConc	cm^{-2}	1×10^{19}	1×10^{19}
Equilibrium activation energy of hydrogen in Si-H bonds: ActEnergy	eV	0.2 (default)	2.0 (default)
Depassivation coefficient under passivation conditions (equilibrium state): DePasCoeff	s^{-1}	1×10^{-8} (default)	1×10^{-11} (default)
Electric field dependence of Si-H bond energy and activation energy parameters: FieldEnhan	–	1 (default)	1 (default)

Physical parameters used for carrier trap settings in the simulation, all set to default values.

4.　解析結果

4.1　８分割モデルの電荷量設定

８分割モデルにおいて，正電荷の最大量をパラメータとし，電荷なし，$1\times10^{13}cm^{-2}$，$1\times10^{12}cm^{-2}$の３条件で

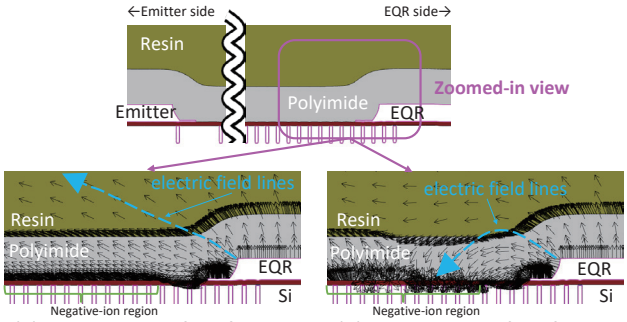


図4　8分割モデルでのHTRBストレス時における電荷有無の電気力線比較

比較した。$1\times10^{13}cm^{-2}$では耐圧低下したが，BD位置がエミッタ側となり実機結果と一致しなかった。一方$1\times10^{12}cm^{-2}$および電荷なしでは顕著な耐圧低下が認められなかった。そこで，以降の解析では，固定電荷の影響を最大限考慮しつつ，実機結果と矛盾しない条件として$1\times10^{12}cm^{-2}$を用いた。

負電荷量は$-1\times10^{13}cm^{-2}$から$-2.06\times10^{15}cm^{-2}$で検討し，電荷なしと比較してEQR側の電気力線が負イオン分布領域に引き寄せられない範囲での最大となる$-2\times10^{13}cm^{-2}$を使用する（**図4**参照）。

4.2　8分割モデルの耐圧SIM結果

8分割モデルでは耐圧低下を再現できなかった。このことから，樹脂由来イオンによる固定電荷だけでは実測現象を説明できない。一方，EQR側では電位低下と電界上昇が確認された（**図5**参照）。この電界上昇は衝突電離を増大させ，ホットキャリア注入を促進するため，界面トラップ生成を追加要因として検討した。

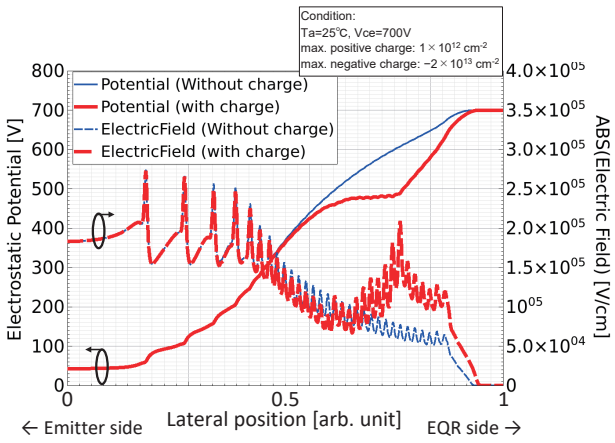


図5　8分割モデルでの電荷有無によるポテンシャルと電界強度の比較

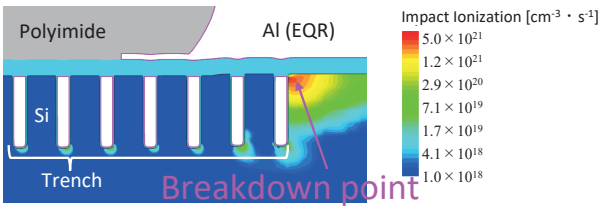


図6　FRTモデルでのHTRBストレス時の衝突電離分布

4.3　FRTモデルによる耐圧変動の再現

FRTモデルでは，時間経過に伴う耐圧低下を再現した。また，BD位置はEQR近傍へ移動し，実測で確認された現象と一致した（**図6**参照）。したがって，T-FLR外周の劣化には，樹脂由来イオンによる固定電荷とホットキャリア起因の界面トラップの両方が関与すると考えられる。

5.　考察

5.1　界面トラップによる耐圧低下発生メカニズム

樹脂中の負イオンがEQR近傍のSi/SiO_2基板界面に蓄積すると分極によりトレンチ底部にP反転層が形成される（**図7 (a)**参照）。P反転層によってトレンチ両側のP層が電気的に接続され，P層間の電位差が縮まり，EQR近傍の電位が低下して電界が増大する（**図8**参照）。電界上昇により衝突電離が増大し，ホットキャリアがSi/SiO_2基板界面に注入され，電子トラップが生成される。電子トラップは負電荷として正孔を引き寄せるため，P反転層の正孔密度をさらに増大させ，横方向に形成領域を拡大させる（**図7 (b)**参照）。この正帰還によってEQR近傍の電界がさらに上昇し，臨界電界に達してBDに至る。

一方，エミッタ近傍では樹脂由来の正イオンによりトレンチ底部にN蓄積層が形成される（**図9 (a)**参照）。この領域では電気力線が上向きとなり，P層には正孔トラップ，N層には電子トラップが形成され，トレンチ側

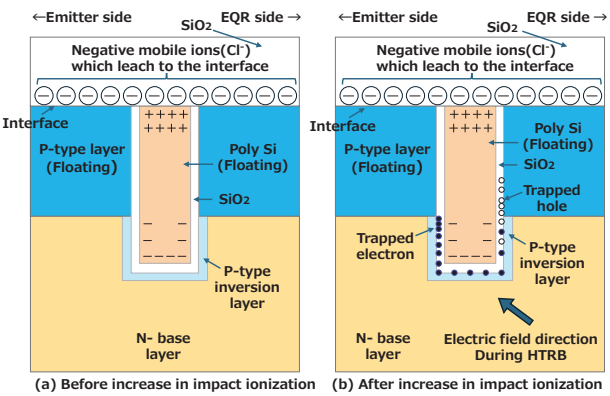


図7　HTRBストレス時のEQR近傍トレンチにおける電荷配分イメージ

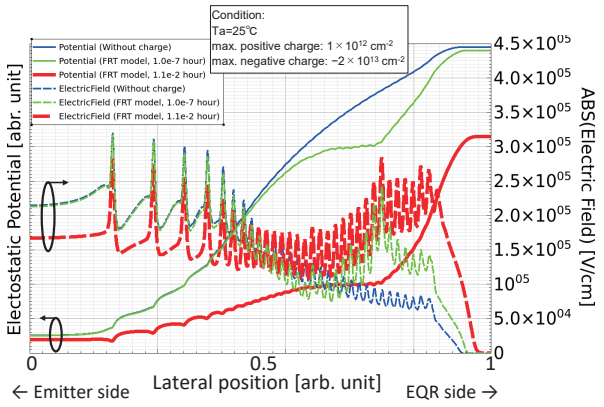


図 8　FRT モデルの耐圧低下時ポテンシャルと電界強度

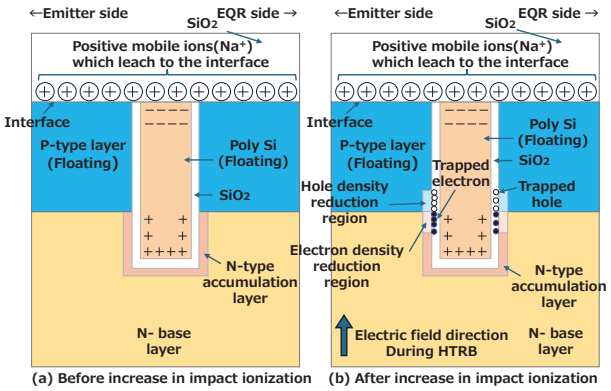


図 9　HTRB ストレス時のエミッタ近傍トレンチにおける電荷配分イメージ

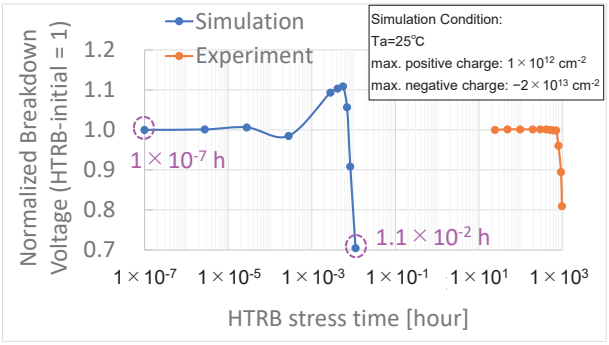


図 10　FRT モデルと実機における耐圧変動率の時間依存比較

壁に接するPN接合部には正孔密度と電子密度がともに低い領域が形成される（**図 9 (b)** 参照）。この領域では電界が緩和されるため，BDはトレンチ近傍から離れたPN接合側で発生する。したがって，正イオンが蓄積するエミッタ側では耐圧低下が生じにくく，負イオンが蓄積するEQR側で劣化が顕在化すると考えられる。

5.2　耐圧低下の発現時間に関する実測値との差異

FRTモデルでは実測より早い時間で耐圧低下が生じた（**図 10** 参照）。樹脂由来イオンが初期状態から界面に存在するものとして扱っているため，界面トラップ生成が早期から進行する。一方，実機では樹脂中のイオン移動は時間をかけて進行するため，界面へのイオン蓄積に時間を要する。このためEQR近傍の電界上昇も緩やかとなり，界面トラップ生成の進行が遅れる。結果として，実機では耐圧低下の発現時期が本シミュレーションより遅くなったと考えられる。

6.　むすび

本研究では，T-FLR構造を適用したIGBTのHTRB後の耐圧低下メカニズムを解析した。8 分割モデルの解析により，樹脂由来イオンによる界面固定電荷だけでは実機で観測された耐圧低下を説明できないことを明らかにした。また，EQR近傍に蓄積した負イオンが形成するP反転層と，ホットキャリア注入による電子トラップの相乗作用によってEQR近傍の電界が上昇し，耐圧低下に至るメカニズムを示した。さらに，樹脂由来イオンによる界面固定電荷とホットキャリア注入を考慮したFRTモデルにより，実機で観測された耐圧低下およびBD位置のEQR近傍への移動を再現できることを確認した。

本研究を行うにあたり，群馬大学の尹先生ならびに松田先生より，多大なるご指導と貴重なご助言を賜りました。ここに深く感謝申し上げます。

参考文献

(1) H. Yilmaz, “Optimization and surface charge sensitivity of high-voltage blocking structures with shallow junctions,” in IEEE Transactions on Electron Devices, vol. 38, no. 7, pp. 1666-1675, July 1991, doi: 10.1109/16.85165.

(2) M. Hanaoka et al., “Semiconductor device having trench termination structure,” Japanese Patent JP5315638B2, Oct. 2013.

(3) T. Tamaki et al., “TCAD Simulation Modeling of Mold Epoxy Resin Applied for Encapsulation of Power Devices,” 2023 35th International Symposium on Power Semiconductor Devices and ICs（ISPSD）, Hong Kong, 2023, pp. 286-289, doi: 10.1109/ISPSD57135.2023.10147405.

(4) J. R. Trost, R. S. Ridley, M. K. Khan, T. Grebs, H. Evans and S. Arthur, “The effect of charge in junction termination extension passivation dielectrics,” 11th International Symposium on Power Semiconductor Devices and ICs. ISPSD’99 Proceedings（Cat. No.99CH36312）, Toronto, ON, Canada, 1999, pp. 189-192, doi: 10.1109/ISPSD.1999.764094.

(5) M. A. Alam, D. Das, M. H. Azarian, B. Sood and M. G. Pecht, “Influence of Molding Compound on Leakage Cur-

rent in MOS Transistors," in IEEE Transactions on Components, Packaging and Manufacturing Technology, vol. 1, no. 7, pp. 1054-1063, July 2011, doi: 10.1109/TCPMT.2011.2115240.

(6) T. Nishiwaki, K. Kobayashi and Y. Kawaguchi, "Modeling of time dependent breakdown voltage degradation in Trench Field Plate Power MOSFET," 2017 29th International Symposium on Power Semiconductor Devices and IC's (ISPSD), Sapporo, Japan, 2017, pp. 463-466, doi: 10.23919/ISPSD.2017.7988879.

(7) Synopsys Sentaurus™ Device User Guide, Version S-2021.06, June 2021, pp. 543-552.

主 力 製 品

IC製品
- パワーマネジメントIC
- デジタルパワーマネジメントIC
- 車載IC

パワーモジュール・IPM製品
- 民生・産機IPM
- 車載IPM
- ディスクリートモジュール・アレイ

ディスクリート製品
- パワーMOSFET
- IGBT
- ダイオード
- LED

サンケン技報編集委員会
委員長 福田光伸
委員 李明濬
赤石和夫
荘裕信
半貫恵司
小池憲吾
志賀利貴
佐々木誠一
杉田一美
大畑典久
松元貴志
志摩陽一郎

©2026 Sanken Electric Co.,Ltd.
禁複製転載

サンケン技報
第58巻

2026年11月20日発行

編集兼発行人 福田光伸
発行所 サンケン電気株式会社
〒352-8666 埼玉県新座市北野3－6－3
URL https://www.sanken-ele.co.jp/
電話 048(472)1111(代表)
印刷所 有限会社カムシーリング
〒359-0011 埼玉県所沢市南永井570－3
電話 04(2944)1381(代表)