

入力電解コンデンサレス、IEC61000-3-2 Class C 対応
絶縁タイプ LED ドライバ
LC5540LD シリーズ

SanKen

データシート

概要

LC5540LD シリーズは、パワーMOSFET と制御 IC を 1 パッケージにした、絶縁タイプ LED ドライバ IC です。

入力に電解コンデンサを使用せず、軽負荷動作時でも高調波規制 (IEC61000-3-2 Class C) に対応可能です。

制御は、平均電流制御により高効率、かつ擬似共振動作により高効率・低ノイズを実現できます。

充実した保護機能により構成部品が少なく、コストパフォーマンスの高い電源システムを容易に構成できます。

特長

- オン幅制御回路内蔵
(平均電流制御により高効率が可能)
- 起動回路内蔵
(外付け部品削減が可能)
- ソフトスタート機能
(電源起動時のパワーMOSFET、2次側整流ダイオードのストレス低減)
- バイアスアシスト機能
(起動性の向上、動作時の V_{CC} 電圧低下を抑制、 V_{CC} コンデンサの低容量化が可能)
- リーディング・エッジ・ブランキング機能
- 最大オン時間制限機能内蔵
- 保護機能
過電流保護 (OCP) : パルス・バイ・パルス
過電圧保護 (OVP) : ラッチ
過負荷保護 (OLP) : ラッチ
過熱保護 (TSD) : ラッチ

パッケージ

DIP8



原寸大ではありません。

シリーズラインアップ

● 代表特性

製品名	V_{DSS} (min.)	fosc (typ.)	$t_{ON(MAX)}$ (typ.)
LC5545LD	650 V	72 kHz	9.3 μ s
LC5546LD		60 kHz	11.2 μ s

● パワーMOSFET オン抵抗、出力電力

製品名	$R_{DS(ON)}$ (max.)	P_{OUT}^*	
		AC230 V	AC85 V~265 V
LC5545LD	3.95 Ω	13 W	10 W
LC5546LD	1.9 Ω	20 W	16 W

* 上記出力電力は熱定格に基づいています。最大出力電力は、熱定格の 120%~140%程度まで出力可能です。ただし、出力電圧が低い場合やトランス設計時のオンデューティの設定により出力電力の制限を受けることがあります。

アプリケーション

- LED 照明機器
- LED 電球

目次

概要	1
目次	2
1. 絶対最大定格	3
2. 電気的特性	4
2.1. 制御部電気的特性	4
2.2. パワーMOSFET 部電気的特性	5
3. ブロックダイアグラム	6
4. 各端子機能	6
5. 応用回路例	7
6. 外形図	8
7. 捺印仕様	8
8. 動作説明	9
8.1. 起動動作	9
8.1.1. 起動時間	9
8.1.2. 低入力動作禁止回路 (UVLO)	9
8.1.3. バイアスアシスト機能	9
8.1.4. 補助巻線	10
8.1.5. ソフトスタート機能	11
8.1.6. 起動時の動作モード	11
8.2. オン幅制御動作	12
8.3. 擬似共振動作とボトムオンタイミング	13
8.3.1. 擬似共振動作	13
8.3.2. ボトムオンタイミング (遅延時間) の設定	13
8.3.3. BD ブランキング時間	16
8.4. 過電圧保護機能 (OVP)	16
8.4.1. VCC 端子過電圧保護機能 (VCC_OVP)	16
8.4.2. OCP 端子過電圧保護機能 (OCP_OVP)	17
8.4.3. OVP 端子過電圧保護機能 (OVP_OVP)	17
8.5. 過負荷保護機能 (OLP)	17
8.6. 過電流保護機能 (OCP)	18
8.6.1. OCP の検出方法と、リーディング・エッジ・ブランキング機能	18
8.6.2. 入力補正機能	19
8.6.3. OCP しきい電圧の計算 (入力補正回路あり/なしの場合)	20
8.6.4. OCP 入力補正回路の定数の計算式	21
8.6.5. ユニバーサル入力電圧仕様の OCP 入力補正定数設定例 (参考)	21
8.7. 過熱保護機能 (TSD)	22
8.8. 最大オン時間制限機能	23
9. 設計上の注意点	24
9.1. 外付け部品	24
9.2. トランス設計	24
9.3. パターン設計	26
注意書き	28

LC5540LD シリーズ

1. 絶対最大定格

電流値の極性は、IC を基準にして流入（シンク）を“+”、流出（ソース）を“-”と規定します。
特記がない場合の条件は、 $T_A = 25\text{ }^\circ\text{C}$ です。

項目	端子	記号	測定条件	定格	単位	備考
ドレイン電流	8-1	I_{DPEAK}	シングルパルス	2.5	A	LC5545LD
				4.0		LC5546LD
アバランシェ・エネルギー耐量	8-1	E_{AS}	シングルパルス、 $V_{DD} = 99\text{ V}$ 、 $L = 20\text{ mH}$ 、 $I_{LPEAK} = 2.0\text{ A}$	47	mJ	LC5545LD
			シングルパルス、 $V_{DD} = 99\text{ V}$ 、 $L = 20\text{ mH}$ 、 $I_{LPEAK} = 2.7\text{ A}$	86		LC5546LD
VCC 端子電圧	2-1	V_{CC}		35	V	
OCP 端子電圧	3-1	V_{OCP}		-2.0~5.0	V	
FB 端子電圧	4-1	V_{FB}		-0.3~7.0	V	
OVP 端子電圧	6-1	V_{OVP}		-0.3~5.0	V	
パワーMOSFET 部許容損失	8-1	P_{DI}		0.97	W	基板実装時 基板サイズ 15 mm × 15 mm
動作周囲温度	—	T_{OP}		-55~125	$^\circ\text{C}$	
保存温度	—	T_{stg}		-55~125	$^\circ\text{C}$	
チャネル温度	—	T_{ch}		150	$^\circ\text{C}$	

LC5540LD シリーズ

2. 電気的特性

電流値の極性は、IC を基準にして流入（シンク）を“+”、流出（ソース）を“-”と規定します。

2.1. 制御部電気的特性

特記がない場合の条件は、 $T_A = 25\text{ }^\circ\text{C}$ 、 $V_{CC} = 20\text{ V}$ です。

項目	端子	記号	Min.	Typ.	Max.	単位	備考
電源起動動作							
動作開始電源電圧	2-1	$V_{CC(ON)}$	13.8	15.1	17.3	V	
動作停止電源電圧 ⁽¹⁾	2-1	$V_{CC(OFF)}$	8.4	9.4	10.7	V	
動作時回路電流	2-1	$I_{CC(ON)}$	—	—	4.7	mA	
起動回路動作電圧	8-1	$V_{STARTUP}$	18	21	24	V	
起動電流	2-1	$I_{CC(STARTUP)}$	-8.5	-4.0	-1.5	mA	$V_{CC} = 13\text{ V}$
起動電流供給しきい電圧 ⁽¹⁾	2-1	$V_{CC(BIAS)}$	9.5	11.0	12.5	V	
通常動作							
PWM 動作周波数	8-1	f_{OSC}	60	72	84	kHz	LC5545LD
			50	60	70		LC5546LD
最大オン時間	8-1	$t_{ON(MAX)}$	8.0	9.3	11.2	μs	LC5545LD
			9.0	11.2	13.4		LC5546LD
FB 端子制御下限電圧	4-1	$V_{FB(MIN)}$	0.50	0.85	1.20	V	
最大フィードバック電流	4-1	$I_{FB(MAX)}$	-40	-25	-10	μA	
リーディング・エッジ・ブランキング時間	3-1	$t_{ON(LEB)}$	—	600	—	ns	
擬似共振動作しきい電圧 1	3-1	$V_{BD(TH1)}$	0.14	0.24	0.34	V	
擬似共振動作しきい電圧 2	3-1	$V_{BD(TH2)}$	0.11	0.16	0.21	V	
保護動作							
過電流検出しきい電圧	3-1	V_{OCP}	-0.66	-0.60	-0.54	V	
OCP 端子流出電流	3-1	I_{OCP}	-120	-40	-10	μA	
OCP 端子 OVP しきい電圧	3-1	$V_{BD(OVP)}$	2.2	2.6	3.0	V	
OLP しきい電圧	4-1	$V_{FB(OLP)}$	4.1	4.5	4.9	V	
OVP 端子 OVP しきい電圧	6-1	$V_{OVP(OVP)}$	1.6	2.0	2.4	V	
VCC 端子 OVP しきい電圧	2-1	$V_{CC(OVP)}$	28.5	31.5	34.0	V	
熱保護動作温度	—	$T_{J(TSD)}$	135	—	—	$^\circ\text{C}$	

⁽¹⁾ $V_{CC(BIAS)} > V_{CC(OFF)}$ の関係が成り立つ。

LC5540LD シリーズ

2.2. パワーMOSFET 部電气的特性

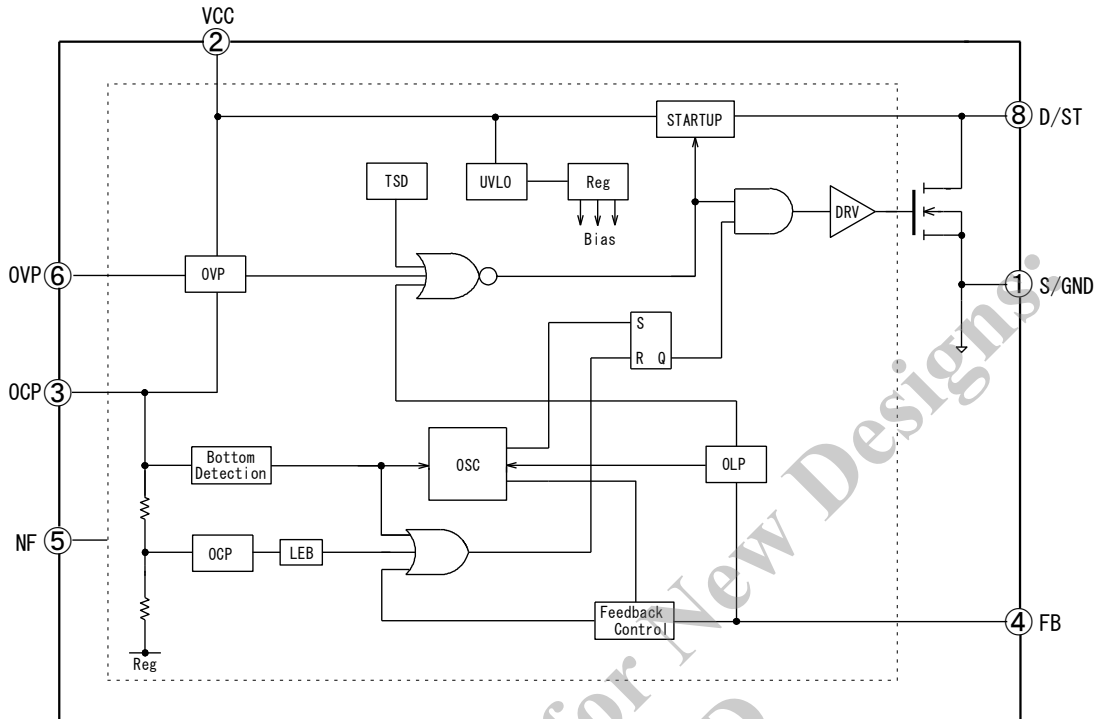
特記がない場合の条件は、 $T_A = 25\text{ }^\circ\text{C}$ です。

項目	端子	記号	Min.	Typ.	Max.	単位	備考
ドレイン・ソース間電圧	8-1	V_{DSS}	650	—	—	V	LC5545LD LC5546LD
ドレイン漏れ電流	8-1	I_{DSS}	—	—	300	μA	
オン抵抗	8-1	$R_{DS(ON)}$	—	—	3.95	Ω	LC5545LD
			—	—	1.9		LC5546LD
スイッチング・タイム	8-1	t_f	—	—	250	ns	LC5545LD
			—	—	400		LC5546LD
熱抵抗 ⁽¹⁾	—	θ_{ch-c}	—	—	42	$^\circ\text{C/W}$	LC5545LD
			—	—	35.5		LC5546LD

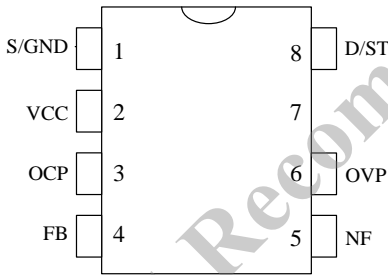
⁽¹⁾ パワーMOSFET のチャンネルとケース間の熱抵抗です。ケース温度 T_c は捺印面中央部温度で規定します。

LC5540LD シリーズ

3. ブロックダイアグラム



4. 各端子機能



端子番号	記号	機能
1	S/GND	パワーMOSFET ソース、制御部グランド
2	VCC	制御回路電源入力、過電圧保護信号入力
3	OCP	過電流保護信号入力、擬似共振信号入力、OCP 端子過電圧保護信号入力
4	FB	フィードバック信号入力、過負荷保護信号入力
5	NF	(機能なし ⁽¹⁾)
6	OVP	OVP 端子過電圧保護信号入力
7	—	(抜きピン)
8	D/ST	パワーMOSFET ドレイン、起動電流入力

⁽¹⁾ 動作を安定させるため、NF (5 番端子) は、安定電位である S/GND 端子 (1 番端子) へ最短距離で接続します。

5. 応用回路例

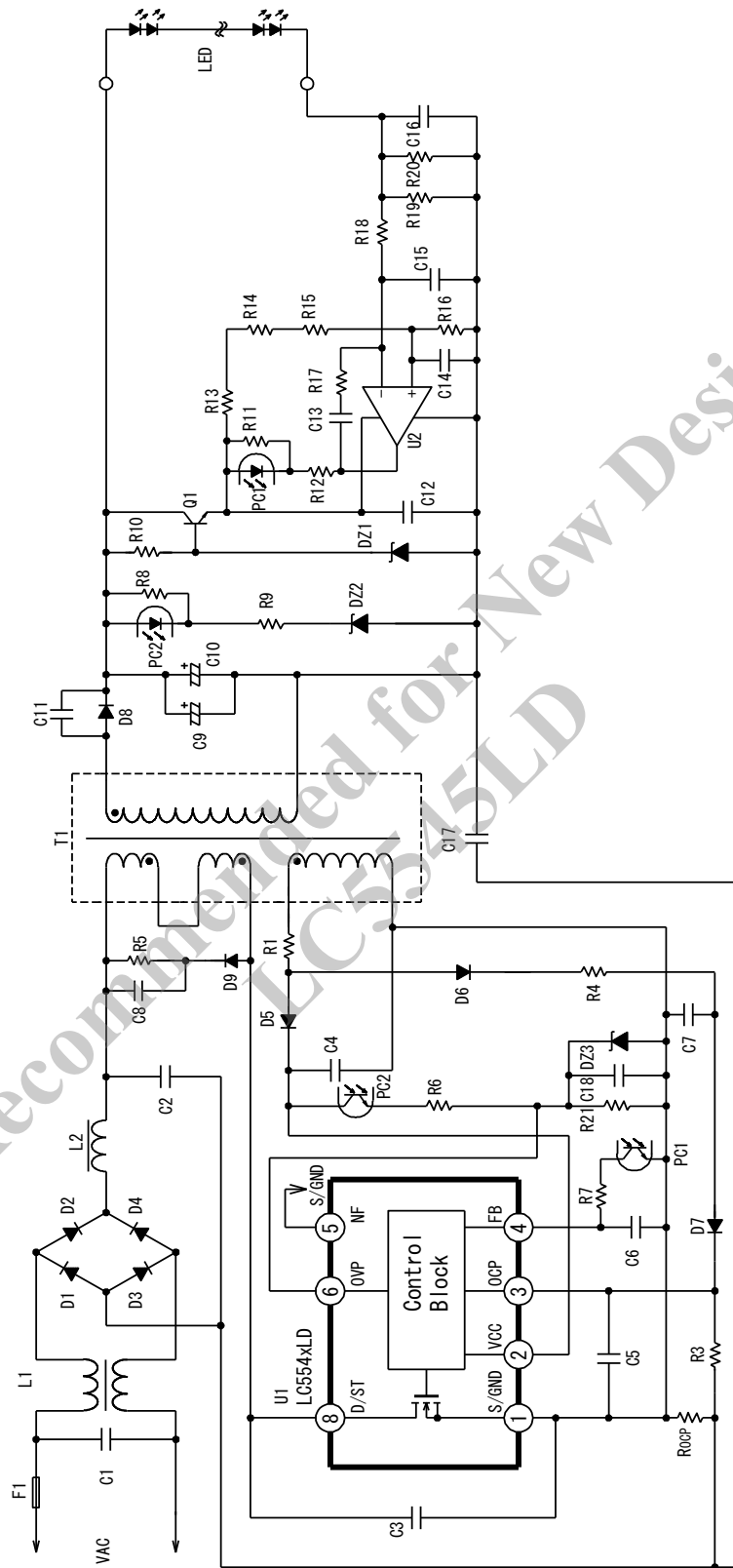
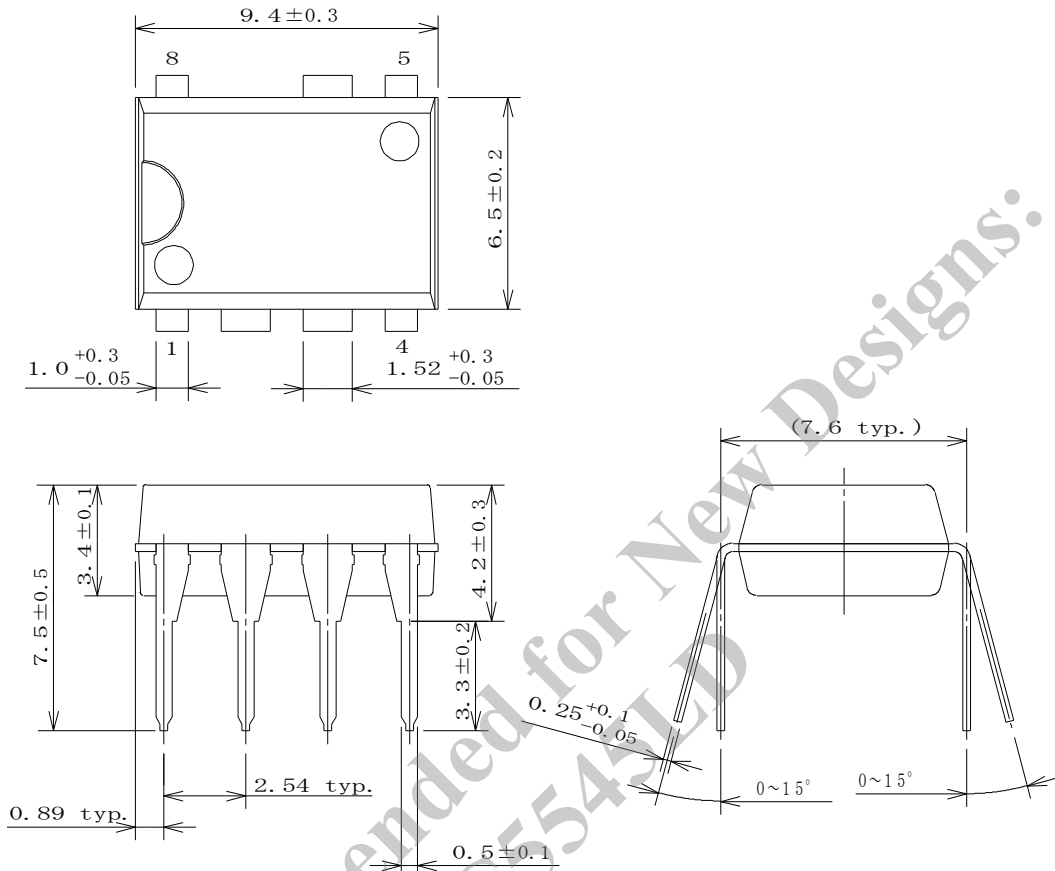


図 5-1 応用回路例

LC5540LD シリーズ

6. 外形図

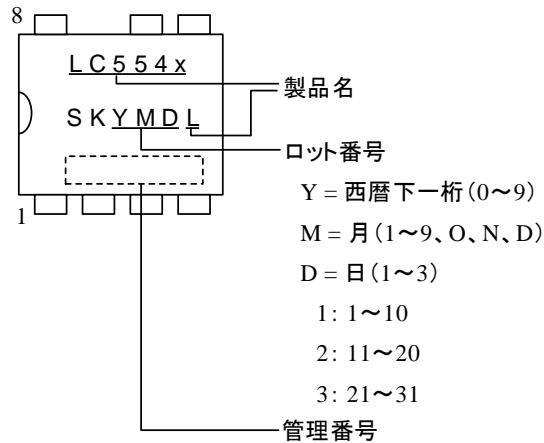
● DIP8



備考

- 単位 : mm
- Pb フリー (RoHS 対応)

7. 捺印仕様



8. 動作説明

電流値の極性は、IC を基準としてシンクを“+”、ソースを“-”と規定します。特記なき場合の特性数値は、Typ.値を表記します。

8.1. 起動動作

8.1.1. 起動時間

図 8-1 に VCC 端子の周辺回路を示します。IC は起動回路を内蔵し、起動回路は D/ST 端子に接続しています。D/ST 端子の電圧が、起動回路動作電圧 $V_{STARTUP} = 21\text{ V}$ になると起動回路が動作します。IC 内部で定電流化した起動電流

$I_{CC(STARTUP)} = -4.0\text{ mA}$ は、VCC 端子に接続したコンデンサ C4 を充電し、VCC 端子電圧が動作開始電圧 $V_{CC(ON)} = 15.1\text{ V}$ まで上昇すると、IC は動作を開始します。電源起動後、IC 内部で自動的に起動回路が遮断し、起動回路による電力消費はなくなります。

起動時間は、コンデンサ C4 の容量で決まります。C4 は、セラミックコンデンサかフィルムコンデンサを使用し、一般的な電源仕様の場合、 $0.22\text{ }\mu\text{F} \sim 22\text{ }\mu\text{F}$ 程度に設定します。起動時間の概算値は、次式で算出できます。

$$t_{START} \cong C4 \times \frac{V_{CC(ON)} - V_{CC(INT)}}{|I_{CC(STARTUP)}|} \quad (1)$$

ここで、

- t_{START} : 起動時間 (s)
- $V_{CC(INT)}$: VCC 端子の初期電圧 (V)

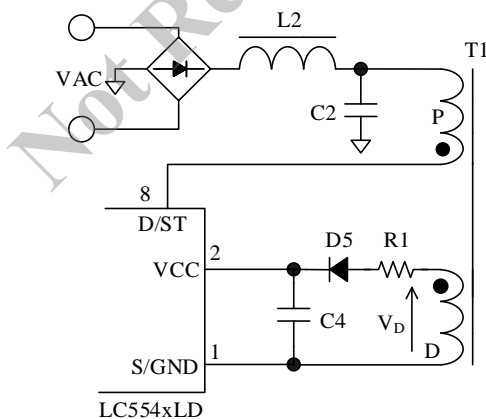


図 8-1 VCC 端子周辺回路

8.1.2. 低入力動作禁止回路 (UVLO)

図 8-2 に VCC 端子電圧と回路電流 I_{CC} の関係を示します。VCC 端子電圧が $V_{CC(ON)} = 15.1\text{ V}$ に達すると、制御回路は動作を開始し、回路電流が増加します。VCC 端子電圧が動作停止電圧 $V_{CC(OFF)} = 9.4\text{ V}$ に低下すると、低入力時動作禁止 (UVLO : Undervoltage Lockout) 回路により制御回路は動作を停止し、再び起動前の状態に戻ります。定常動作時の VCC 端子電圧は、図 8-1 の補助巻線電圧 V_D を整流平滑した電圧になります。補助巻線 D の巻数は、電源仕様の入出力変動範囲内で、VCC 端子電圧が次式の範囲になるように調整します。補助巻線電圧 V_D の目安は、 20 V 程度です。

$$V_{CC(BIAS)MAX} < V_{CC} < V_{CC(OVP)MIN}$$

$$\Rightarrow 12.5\text{ V} < V_{CC} < 28.5\text{ V} \quad (2)$$

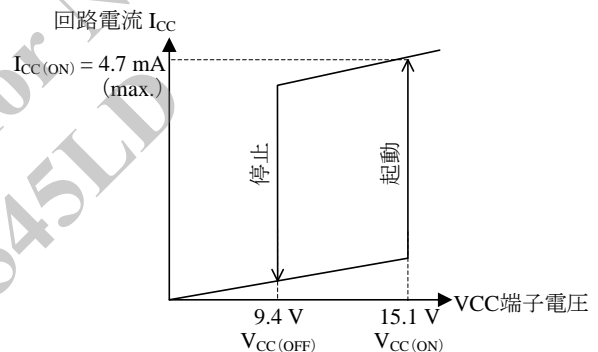


図 8-2 VCC 端子電圧と回路電流 I_{CC}

8.1.3. バイアスアシスト機能

図 8-3 に電源起動時の VCC 端子電圧波形例を示します。VCC 端子電圧が低下し、起動電流供給しきい電圧 $V_{CC(BIAS)} = 11.0\text{ V}$ になると、バイアスアシスト機能が動作します。バイアスアシスト機能が動作すると、起動回路から起動電流を供給して、VCC 端子電圧の低下を抑え、VCC 端子電圧がほぼ一定電圧になるように動作します。出力電圧が立ち上がる時の VCC 端子電圧は、IC の回路電流の増加による電圧低下と、出力電圧に比例した補助巻線電圧 V_D のバランスで設定電圧まで上昇します。

バイアスアシスト機能により、C4 は低い容量を使用できます。また、出力電圧が上昇したときの VCC 端子電圧の上昇が早くなるため、過電圧保護機能の応答時間も短縮できます。なお、起動不良が起きないように、最終的に実働動作で確認および定数の調整 (C4 など) が必要です。

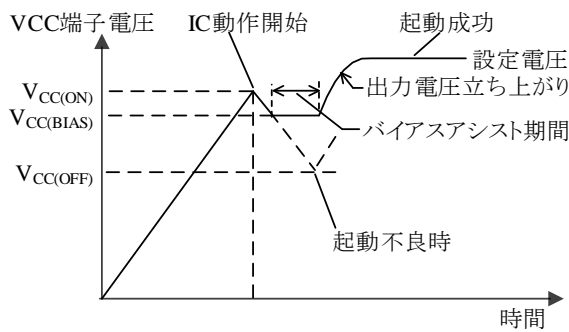


図 8-3 起動時の VCC 端子電圧

8.1.4. 補助巻線

実際の電源回路動作では、パワーMOSFETがターンオフした瞬間に発生するサージ電圧が、補助巻線 D に誘起し、C4 をピーク充電します。2次側出力電流 I_{OUT} が増加するとこのサージ電圧が高くなるため、図 8-4 のように I_{OUT} の増加に伴い VCC 端子電圧は高くなります。このとき、VCC 端子電圧が OVP しきい電圧 $V_{CC(OVP)} = 31.5\text{ V}$ 以上になると、VCC 端子の過電圧保護機能が動作します。これを防止するには、図 8-5 のように、整流用ダイオード D5 と直列に抵抗 R1 (数 Ω ~ 数十 Ω) を追加してください。出力電流に対する VCC 端子電圧の変化は、使用するトランスの構造で異なるため、実際に使用するトランスに合わせて R1 の最適値を調整する必要があります。

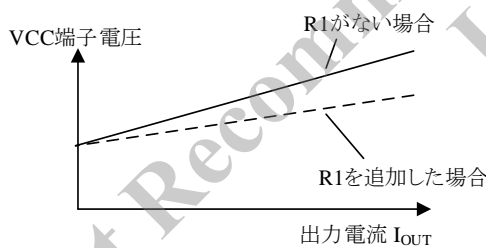


図 8-4 R1 による出力電流 I_{OUT} と VCC 端子電圧

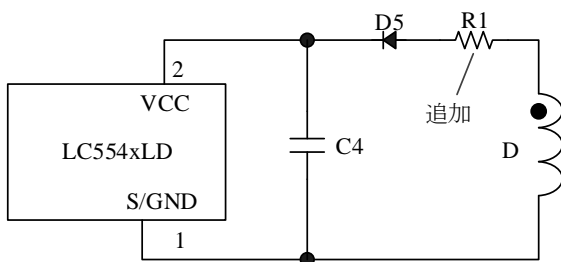


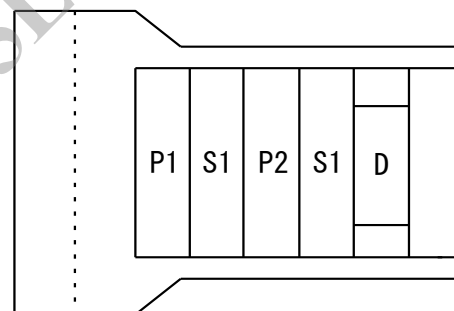
図 8-5 出力電流 I_{OUT} の影響を受けにくい VCC 端子周辺回路

次の場合は、2次側出力電流 I_{OUT} に対する VCC 端子電圧の変化率が悪化します。そのため、トランス設計時は、補助巻線 D の巻き位置に注意が必要です。

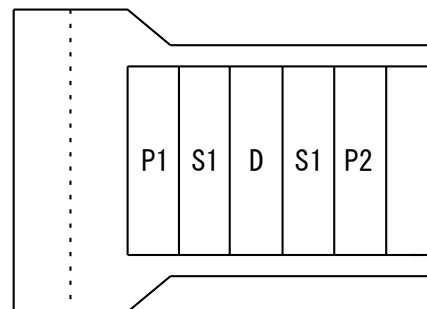
- トランスの1次側と2次側の結合が悪く、サージ電圧が高くなる場合（低出力電圧、大電流負荷仕様など）
- 補助巻線 D と2次側出力巻線の結合が悪く、補助巻線電圧がサージ電圧の変動を受けやすい場合

VCC 端子のサージ電圧の影響を低減するため、補助巻線 D の巻き位置を考慮したトランス参考例を、図 8-6 に示します（1次側巻線、もしくは2次側巻線に3重絶縁電線を使用し、バリアテープがない場合）。

- 巻線構造例①
補助巻線 D を1次側巻線 P1 と P2 から離す。
(P1、P2 は1次側巻線を2分割した巻線)
- 巻線構造例②
2次側安定化出力巻線 S1 と補助巻線 D の結合を良くする。



巻線構造例①



巻線構造例②

- P1、P2 : 1次側巻線
- S1 : 2次側巻線
- D : VCC用補助巻線

図 8-6 巻線構造例

8.1.5. ソフトスタート機能

図 8-7 に起動時の動作波形を示します。ソフトスタート機能は、電源起動時のパワーMOSFET と 2 次側整流ダイオードの電圧・電流ストレスを低減します。図 8-7 のように、ソフトスタートの動作期間は、FB 端子電圧が制御下限電圧 $V_{FB(MIN)} = 0.85\text{ V}$ に達してから、出力電流が定電流制御されるまでの期間です。ソフトスタート期間は、徐々に出力電力が増加します。起動不良を避けるため、電源起動時の波形を確認し、以下の内容を満たすように調整してください。

- VCC 端子電圧が、動作停止電圧 $V_{CC(OFF)}$ まで低下していないこと
- 過負荷保護機能 (OLP) が動作する前に、出力電流が設定電流まで増加していること
(このとき、FB 端子電圧が OLP しきい電圧 $V_{FB(OLP)} = 4.5\text{ V}$ 未満であること)

8.1.6. 起動時の動作モード

図 8-7 に起動時の動作モードを示します。IC 起動開始後、FB 端子電圧が $V_{FB(MIN)} = 0.85\text{ V}$ になると PWM 動作でスイッチング動作を開始します。PWM 動作周波数 f_{OSC} は、LC5545LD は 72 kHz、LC5546LD は 60 kHz です。

出力電圧が立ち上がるとともに、補助巻線電圧が上昇して OCP 端子のプラス側の電圧が増加し、擬似共振動作しきい電圧 $V_{BD(TH1)} = 0.24\text{ V}$ に達すると擬似共振動作 (QR) に切り替わります。

図 8-8 に、PWM 動作から擬似共振動作 (QR) モードに切り替わる際の OCP 端子電圧拡大波形を示します (図 8-7 の A 点)。

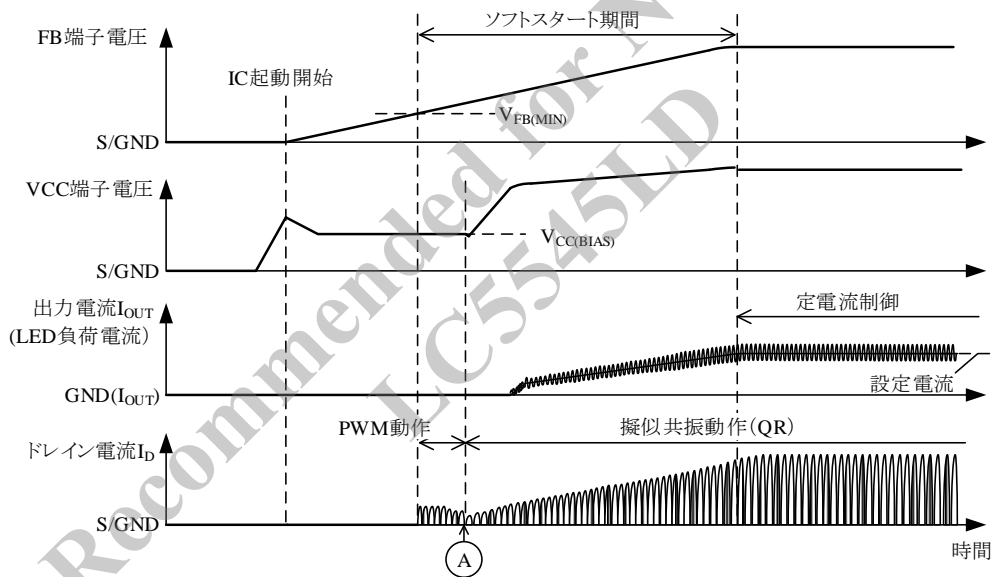


図 8-7 電源起動時の動作モード

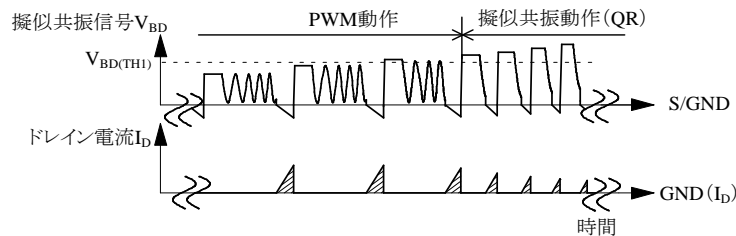


図 8-8 OCP 端子電圧拡大波形 (A 点拡大)

8.2. オン幅制御動作

図 8-9 に FB 端子周辺回路、図 8-10 にオン幅制御を示します。本 IC は、出力負荷に応じてオン幅を制御する電圧制御と平均電流制御により出力制御を行います。図 8-10 に示すように、本 IC の平均電流制御は、2 次側定電流検出抵抗の電圧降下をオペアンプで比較し、フォトカプラ PC1 を介して、FB 端子で平均化した電圧を作ります。この平均化した FB 端子電圧と IC 内部発振器 (OSC) 出力を FB コンパレータで比較し、オン幅を制御します。この IC 内部発振器 (OSC) とは、PWM 動作周波数、擬似共振発振、最大オン時間制限などを行う発振回路です。

FB 端子に接続するコンデンサ C6 の容量の推奨値は 2.2 μF 程度です。

出力電流の定電流制御は、負荷に応じて次のように制御します。

● LED 負荷電流が設定電流より減少した場合

負荷電流が設定電流より減少すると、2 次側の定電流検出抵抗の電圧降下が小さくなります。これにより、フォトカプラに流れる電流が減少するため、フォトカプラを介して流れる 1 次側のフィードバック電流が減少します。この結果、平均化した FB 端子の電圧が高くなり、オン幅が増加するため、出力電流は増加します。

● LED 負荷電流が設定電流より増加した場合

負荷電流が設定電流より増加すると、上記と逆の動作になり、2 次側の定電流検出抵抗の電圧降下が大きくなります。これにより、フォトカプラに流れる電流が増加するため、1 次側のフィードバック電流が増加します。この結果、平均化した FB 端子の電圧が低くなり、オン幅が減少するため、出力電流は減少します。

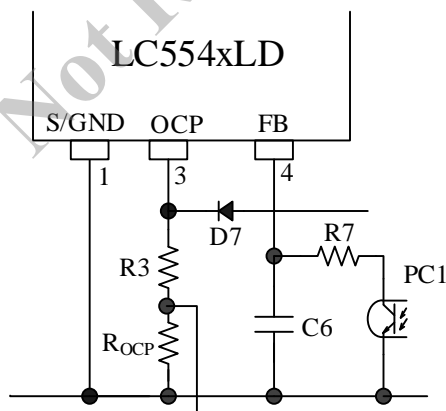


図 8-9 FB 端子周辺回路

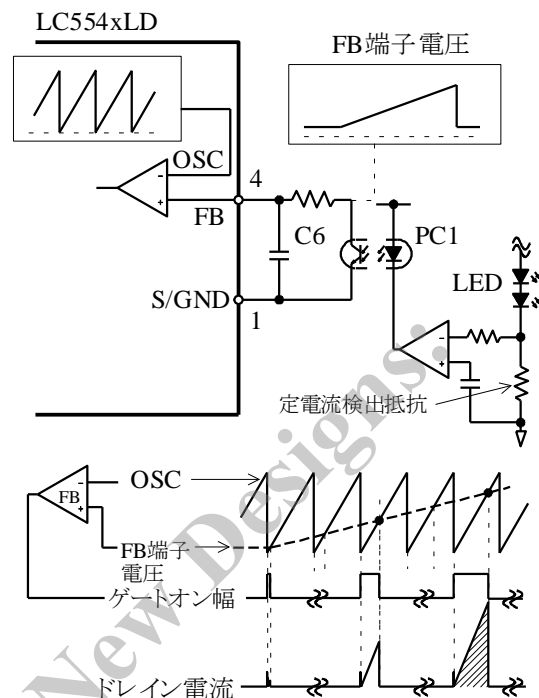


図 8-10 オン幅制御

図 8-11 に、平均入力電流波形を示します。平均化した FB 端子の電圧は一定になり、 V_{IN} 電圧 (図 5-1 の C2 の両端電圧) に合わせてデューティを制御するため、平均入力電流は正弦波になります。これにより、高効率を実現できます。

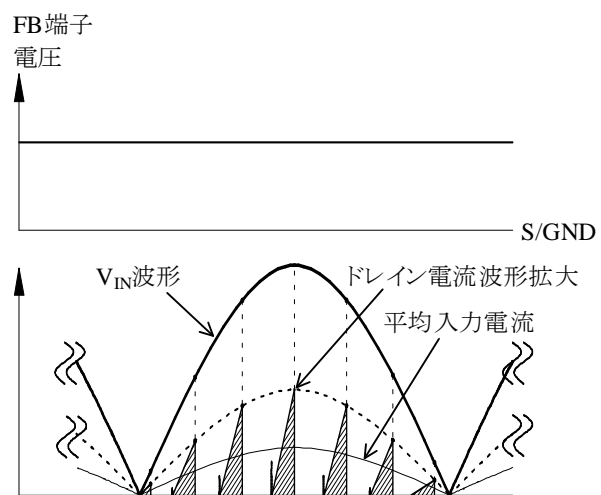


図 8-11 平均入力電流波形

8.3. 擬似共振動作とボトムオンタイミング

8.3.1. 擬似共振動作

図 8-12 にフライバック方式の回路を示します。フライバック方式とは、パワーMOSFET がターンオフしたときに、トランスに蓄えたエネルギーを 2 次側へ供給する方式です。フライバック方式では、2 次側にエネルギーを放出した後、パワーMOSFET がオフを継続します。このとき、パワーMOSFET のドレインとソース間の電圧 V_{DS} は、トランスの 1 次側インダクタンス L_P とドレインとソース間のコンデンサ C_V で決まる周波数で自由振動します。擬似共振動作とは、この自由振動の期間に、 V_{DS} 電圧波形のボトム点でパワーMOSFET をターンオンする動作です（ボトムオン動作）。図 8-13 に、理想的なボトムオン動作時の V_{DS} 電圧波形を示します。ボトムオン動作により、スイッチング損失とスイッチングノイズを低減できます。これにより、高効率で、低ノイズの電源を実現できます。

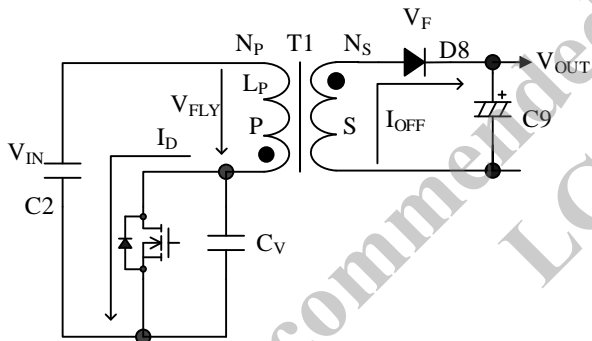


図 8-12 フライバック方式

図 8-12 に使用している記号の意味は以下のとおりです。

- V_{IN} : 入力電圧
- V_{FLY} : フライバック電圧

$$V_{FLY} = \frac{N_P}{N_S} \times (V_{OUT} + V_F)$$

- N_P : 1 次側巻数
- N_S : 2 次側巻数
- V_{OUT} : 出力電圧
- V_F : 2 次側整流ダイオードの順方向電圧降下
- I_D : パワーMOSFET のドレイン電流

- I_{OFF} : パワーMOSFET がオフのとき、2 次側整流ダイオードに流れる電流
- C_V : 電圧共振コンデンサ
- L_P : 1 次側インダクタンス

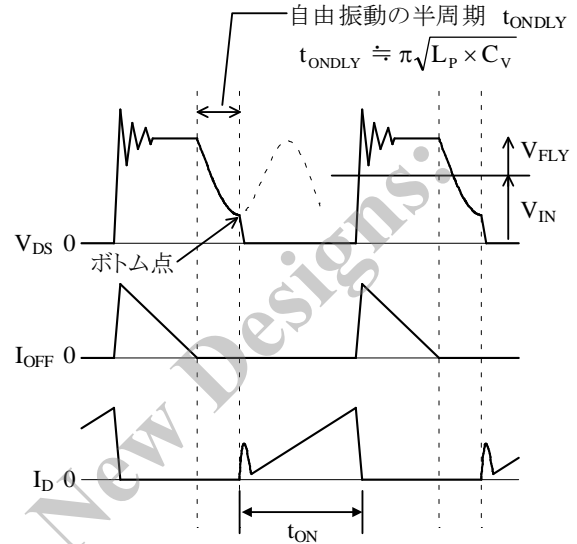


図 8-13 理想的なボトムオン動作 (V_{DS} 電圧波形のボトム点でターンオン)

8.3.2. ボトムオンタイミング（遅延時間）の設定

図 8-14 に OCP 端子周辺回路、図 8-15 に補助巻線電圧波形を示します。本 IC は、 V_{DS} 波形に同期した補助巻線電圧を、遅延回路（図 8-14 の D6、R4、C7、D7）を経由して OCP 端子で検出し、ボトムオン動作させます。この遅延回路で、 V_{DS} 電圧波形の自由振動開始から、パワーMOSFET をターンオンさせるまでの時間（遅延時間 t_{ONDLY} ）を調整します。フライバック期間（パワーMOSFET がオフの期間）は、補助巻線電圧から遅延回路を経由して、OCP 端子にプラス電圧を供給します（擬似共振信号 V_{BD} ）。

パワーMOSFET のターンオフ時に、 V_{BD} が擬似共振動作しきい電圧 1 $V_{BD(TH1)} = 0.24 V$ 以上になると、パワーMOSFET はオフ期間を継続します。その後、 V_{BD} が低下し、 V_{BD} が擬似共振動作しきい電圧 2 $V_{BD(TH2)} = 0.16 V$ になると、パワーMOSFET がターンオンします。 V_{BD} が $V_{BD(TH2)}$ に達すると、IC 内部で自動的に、擬似共振動作しきい電圧を $V_{BD(TH1)}$ に上げるため、OCP 端子のノイズによる誤動作を防止できます。

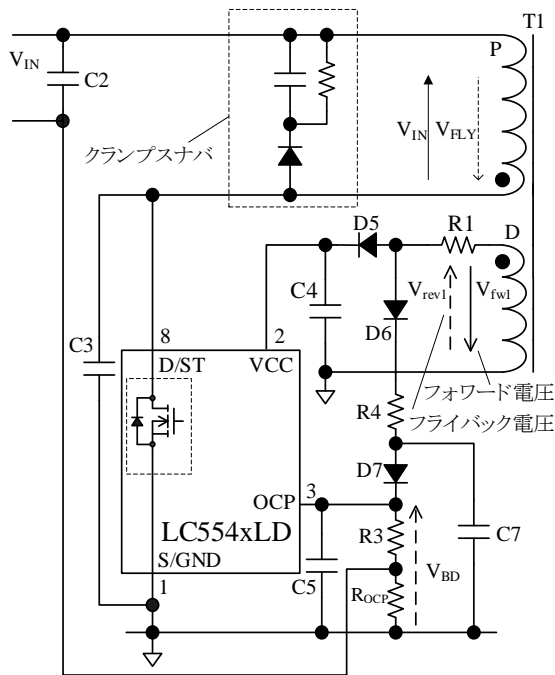


図 8-14 OCP 端子周辺回路

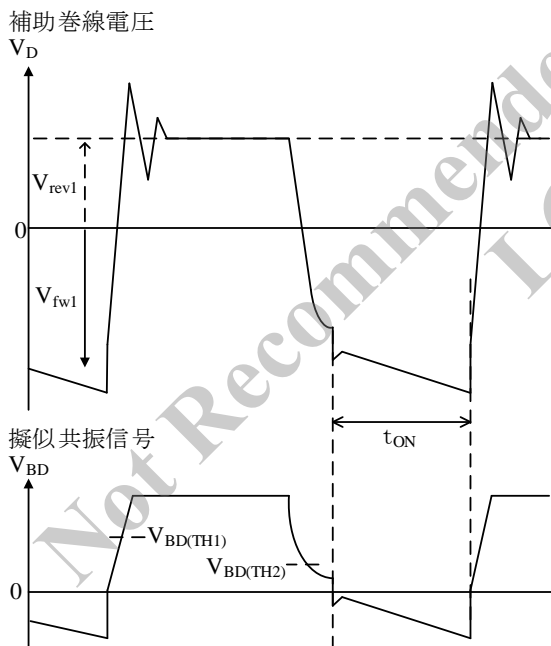


図 8-15 補助巻線電圧

遅延時間 t_{ONDLY} は、遅延回路の定数で決まるため、 V_{DS} 電圧波形のボトムでターンオンするように、定数を調整します。擬似共振信号のピーク電圧 $V_{BD(PK)}$ と有効期間 t_{QR} は、 $R3$ 、 $R4$ のばらつきを考慮し、電源仕様の入出力変動範囲内において、 $V_{BD(PK)} = 1.5 \text{ V} \sim 2.0 \text{ V}$ 、 $t_{QR} \geq 1.2 \mu\text{s}$ になるように調

整します (図 8-16 参照)。

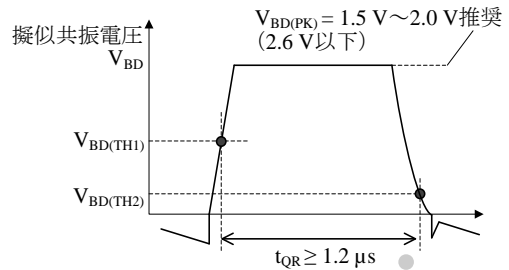


図 8-16 擬似共振信号の有効期間

$R3$ 、 $R4$ 、 $C5$ 、 $C7$ は以下のように設定します。

- **R3**
100 Ω ~ 330 Ω (参考値)
- **R4**
 $R4$ は、 $V_{BD(PK)}$ が以下になるように調整します。

- 電源仕様の入出力変動範囲において V_{CC} 端子電圧が最も下限になる条件で、 $V_{BD(PK)} \geq V_{BD(TH1)}$ となる。
 - 通常動作時、 V_{CC} 端子電圧が最大になる条件で、 $V_{BD(PK)} < 2.6 \text{ V}$ (OVP 動作電圧 $V_{BD(OVP)}$) となる。
- $R4$ を求める算出式は、 $R_{OCP} \ll R3$ より R_{OCP} の影響がないとした場合、次式になります。

$$R4 = \frac{(V_{CC} - V_{BD(PK)} - 2 \times V_F) \times R3}{V_{BD(PK)}} \quad (3)$$

例として、電源仕様範囲の V_{CC} 端子電圧下限値を 16 V、 $R3 = 220 \Omega$ 、 $V_{BD(PK)} = 1.5 \text{ V}$ 、 $D6$ と $D7$ の順方向電圧降下 V_F を 0.8 V とした場合、 $R4 \approx 1.89 \text{ k}\Omega$ となります。したがって、E12 系列の抵抗では 1.8 $\text{k}\Omega$ になります。

有効期間 t_{QR} が 1.2 μs 未満の場合は、以下の調整を行い t_{QR} が 1.2 μs 以上になるようにします。

- $R3$ の値を大きくして、 $V_{BD(PK)}$ を高くする。
- $R4$ の値を小さくして、 $V_{BD(PK)}$ を高くする。
- 電圧共振コンデンサ $C3$ の容量を増やして、自由振動周期を長くする。

($C3$ の容量を増やす場合、パワー-MOSFET のターンオン時のスイッチング損失が増加するため、IC の発熱の確認が必要です。)

LC5540LD シリーズ

- C5

100 pF～470 pF (参考値)

- C7

遅延時間 t_{ONDLY} は、C7 で調整します。C7 は、電源入力電圧上限、出力負荷最大の条件で、パワー MOSFET のドレインとソース間の電圧 V_{DS} 、擬似共振信号 V_{BD} 、ドレイン電流 I_D の実働波形を観測し、理想的なボトムオン (図 8-13 参照) になるよう、次のように調整します。このとき、 V_{DS} 波形の振幅が最大になる部分 ($V_{DS(PEAK)}$) の波形を観測します。C7 の初期定数は、1000 pF 程度が目安です。

- $V_{DS(PEAK)}$ 部のターンオンが、ボトム点より早い場合 (図 8-17 (A)) :
初期定数時の C7 容量のボトム点を確認し、ターンオンが V_{DS} のボトム点と一致するように、C7 の容量を少しずつ増やしながら調整します。
- $V_{DS(PEAK)}$ 部のターンオンが、ボトム点より遅い場合 (図 8-17 (B)) :
初期定数時のボトム点を確認し、ターンオンが V_{DS} のボトム点と一致するように、C7 の容量を少しずつ減らしながら調整します。

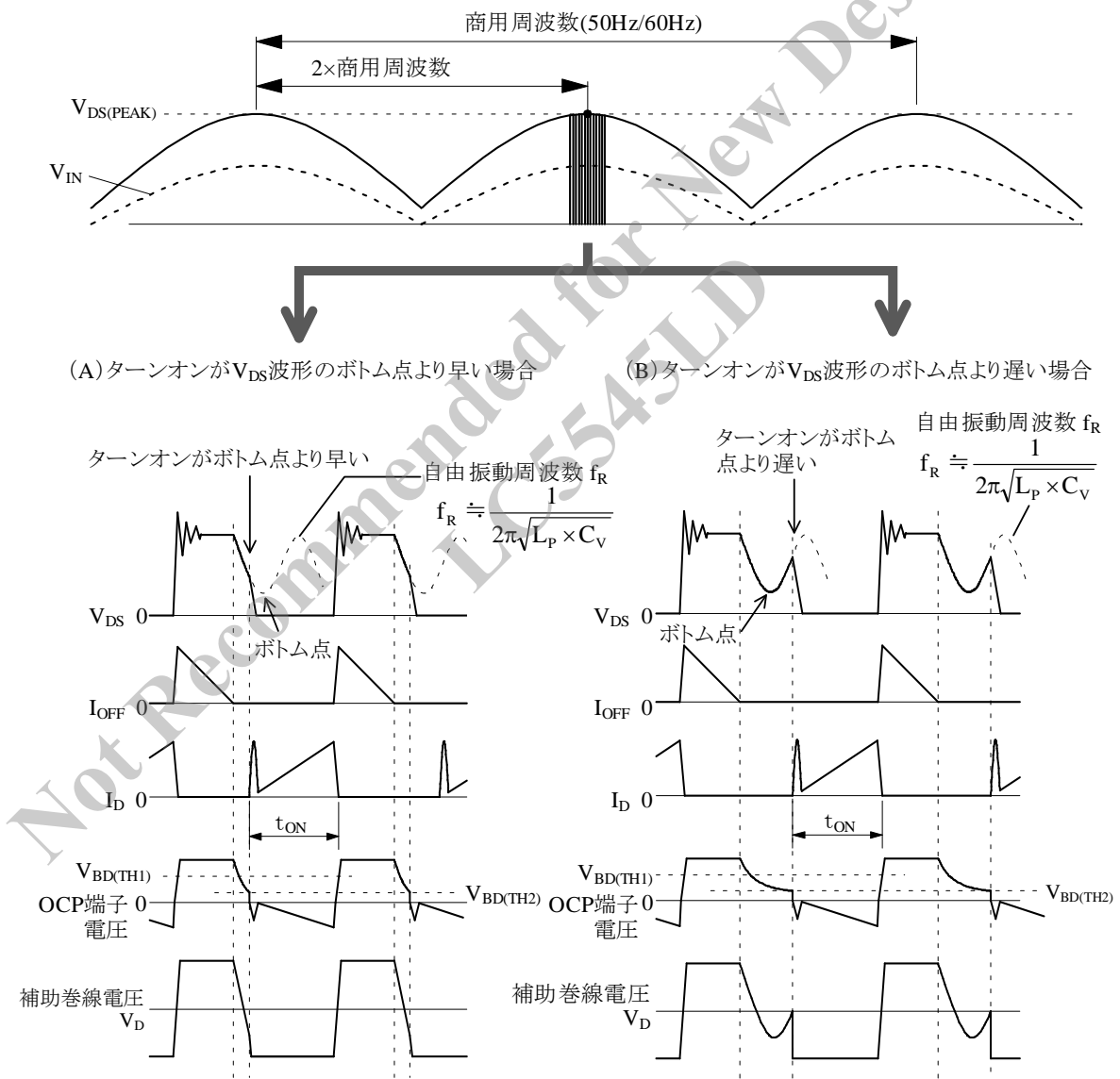


図 8-17 $V_{DS(PEAK)}$ 付近の波形

8.3.3. BD ブランキング時間

図 8-18 に OCP 端子電圧の正常波形と、トランスの 1 次側と 2 次側巻線の結合が悪いときの波形を示します。出力負荷が小さい仕様など、1 次側巻線と 2 次側出力巻線の巻数比 (N_p/N_s) が、極端に大きいトランスの場合は、トランスの結合が悪くなり、リーケージインダクタンスが大きくなります。トランスの結合が悪いと、パワー MOSFET がターンオフする際に、補助巻線を介して OCP 端子電圧にもサージ電圧が発生する場合があります。OCP 端子は、BD ブランキング時間 250 ns (max.) を設けているので、この期間に擬似共振信号を検出しません。しかし、サージ電圧の発生時間が BD ブランキング時間より長くなると、IC は擬似共振信号の入力と認識し、パワー MOSFET が高周波でスイッチングする場合があります。この高周波動作により、パワー MOSFET の損失が過大になり、チャンネル温度が最大定格を超えると、パワー MOSFET はダメージを受けます。このような高周波動作が生じた場合は、次の調整が必要です。

- 図 8-14 の C5 を IC のできるだけ近くに配置し、OCP 端子と S/GND 端子の間に最短で接続する。
- OCP 端子から S/GND 端子のパターンを大電流パターンと離す。
- 1 次側巻線と補助巻線の結合が低くなる巻き方にする。
- クランプスナバの定数を調整する。

なお、OCP 端子の動作波形を確認するプローブは、サージ電圧を正確に測定するため、OCP 端子と S/GND 端子の近くに接続します。

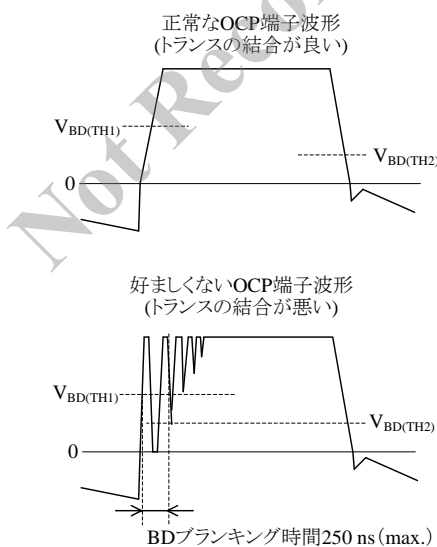


図 8-18 トランスの結合具合による OCP 端子電圧波形

8.4. 過電圧保護機能 (OVP)

本 IC は、VCC 端子、OCP 端子、OVP 端子に過電圧保護機能 (OVP : Overvoltage Protection) を搭載しています。OVP が動作すると、ラッチモードでスイッチング動作を停止します。スイッチング動作が停止すると、VCC 端子電圧は下降し、 $V_{CC(BIAS)} = 11.0 V$ まで低下すると、バイアスアシスト機能が動作します。バイアスアシスト機能が動作すると、起動電流を VCC 端子に供給して、VCC 端子電圧が動作停止電源電圧 $V_{CC(OFF)} = 9.4 V$ まで低下することを防ぎ、ラッチ状態を保持します。電源電圧をオフし、VCC 端子電圧を $V_{CC(OFF)}$ 以下に下げると、ラッチ状態を解除できます。

8.4.1. VCC 端子過電圧保護機能 (VCC_OVP)

図 8-19 に、VCC 端子過電圧保護機能 (VCC_OVP : VCC Pin Overvoltage Protection) 動作時の動作波形を示します。VCC 端子と S/GND 端子間に、VCC 端子 OVP しきい電圧 $V_{CC(OVP)} = 31.5 V$ 以上の電圧を印加すると、VCC_OVP 機能が動作し、ラッチモードでスイッチング動作を停止します。VCC 端子電圧は出力電圧に比例するため、LED 負荷オープン時などの 2 次側過電圧を検出できます。なお、VCC_OVP 機能動作時の 2 次側出力電圧 $V_{OUT(OVP)}$ は、次式で概略計算できます。

$$V_{OUT(OVP)} = \frac{V_{OUT}}{V_{CC}} \times 31.5 \tag{4}$$

ここで

V_{OUT} : 通常動作時の 2 次側出力電圧

V_{CC} : 通常動作時 VCC 端子電圧

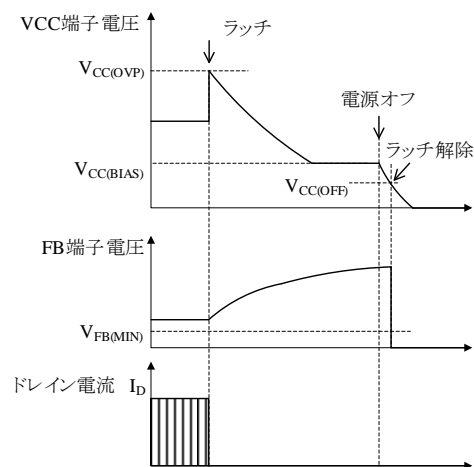


図 8-19 VCC_OVP 機能動作時の波形

8.4.2. OCP 端子過電圧保護機能 (OCP_OVP)

図 8-20 に OCP 端子過電圧保護機能 (OCP_OVP : OCP Pin Overvoltage Protection) 動作時の波形を示します。OCP 端子と S/GND 端子間に、OCP 端子 OVP しきい電圧 $V_{BD(OVP)} = 2.6\text{ V}$ 以上の電圧を印加すると、OCP_OVP 機能が動作し、ラッチモードでスイッチングを停止します。OCP 端子に印加される電圧は絶対最大定格 5 V 未満である必要があります。この機能は、擬似共振信号 V_{BD} の設定が不適切な場合や、1 次側と 2 次側のトランスの結合が悪い場合などに動作します。

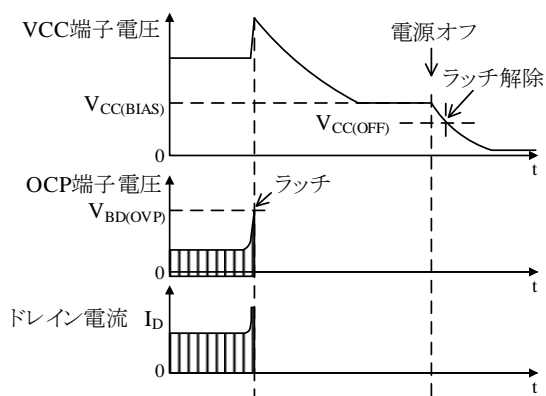


図 8-20 OCP_OVP 機能動作時の波形

8.4.3. OVP 端子過電圧保護機能 (OVP_OVP)

図 8-21 に OVP 端子過電圧保護機能 (OVP_OVP : OVP Pin Overvoltage Protection) 動作時の波形を示します。OVP 端子に、OVP 端子 OVP しきい電圧 $V_{OVP(OVP)} = 2.0\text{ V}$ 以上、絶対最大定格 5 V 未満の電圧を印加すると、OVP_OVP 機能が動作し、ラッチモードでスイッチングを停止します。この機能は、直列接続した LED 負荷オープンなどのアブノーマル時に、2 次側過電圧を、図 5-1 のフォトカプラ PC2 を介して検出し、動作します。

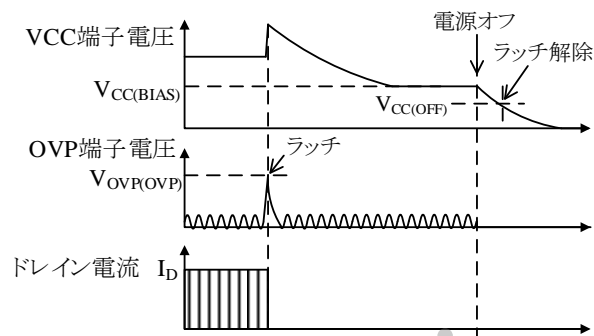


図 8-21 OVP_OVP 機能動作時の波形

8.5. 過負荷保護機能 (OLP)

過負荷保護 (OLP : Overload Protection) 状態とは、負過電流が増大し、OCP 動作によりドレイン電流のピーク値を制限している状態です。図 8-22 に FB 端子周辺回路図、図 8-23 に過負荷保護機能 (OLP) 動作時の波形を示します。

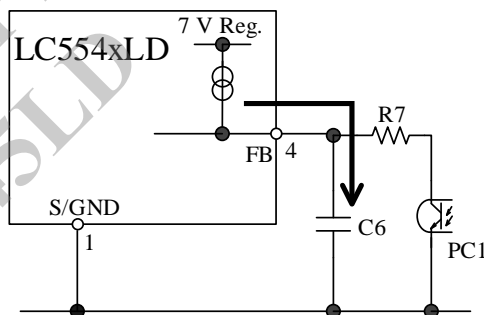


図 8-22 FB 端子周辺回路図

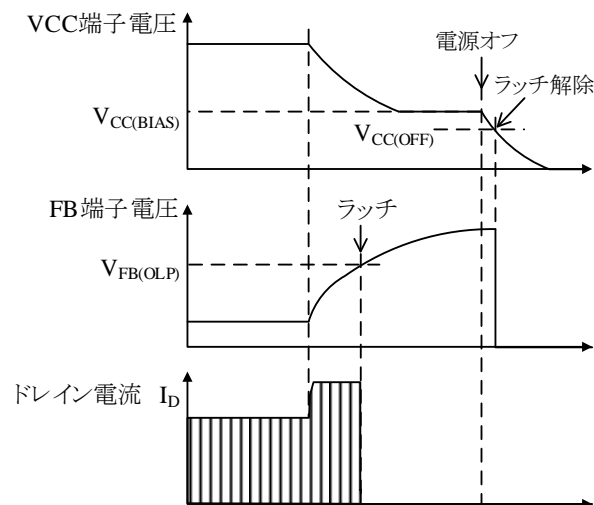


図 8-23 OLP 動作時の波形

LC5540LD シリーズ

過負荷状態になると、出力電圧が低下するため、VCC 端子電圧も低下します。VCC 端子電圧が起動電流供給しきい電圧 $V_{CC(BIAS)} = 11.0\text{ V}$ になると、バイアスアシスト機能が動作し、VCC 端子電圧の低下を抑えます。また、同時に、出力電圧の低下により 2 次側のエラーアンプの出力がなくなるため、フォトカプラ PC1 がカットオフします。これにより、フィードバック電流は、FB 端子に接続している C6 を充電するため、FB 端子電圧が上昇します。FB 端子電圧が OLP しきい電圧 $V_{FB(OLP)} = 4.5\text{ V}$ に達すると、8.4 項の過電圧保護機能 (OVP) 同様、ラッチモードでスイッチング動作を停止します。

電源電圧をオフし、VCC 端子電圧を $V_{CC(OFF)}$ 以下に下げると、ラッチ状態を解除できます。

FB 端子のコンデンサ C6 の容量は、 $1\text{ }\mu\text{F} \sim 4.7\text{ }\mu\text{F}$ 程度が目安です。C6 の容量が小さすぎると、入力電源を停止して再起動する際に OLP が動作する場合があります。最終的に実働動作で確認し、C6 の容量を調整します。

8.6. 過電流保護機能 (OCP)

過電流保護機能 (OCP : Overcurrent Protection) は、パワーMOSFET のドレイン電流ピーク値をパルス・バイ・パルス方式で検出し、電力を制限します。

8.6.1. OCP の検出方法と、リーディング・エッジ・ブランキング機能

パワーMOSFET のドレイン電流は、図 8-24 のように OCP 端子と S/GND 端子間の電流検出抵抗 R_{OCP} で検出します。この検出電圧 V_{ROCP} を、R3 を介して、OCP 端子に入力します。

V_{ROCP} が次式に達すると、パワーMOSFET がターンオフします。

$$V_{ROCP} = -(|V_{OCP}| + R3 \times |I_{OCP}|) \quad (5)$$

ここで、

V_{OCP} : 過電流検出しきい電圧 (-0.6 V)

R3 : R3 の抵抗値

I_{OCP} : OCP 端子流出電流 ($-40\text{ }\mu\text{A}$)

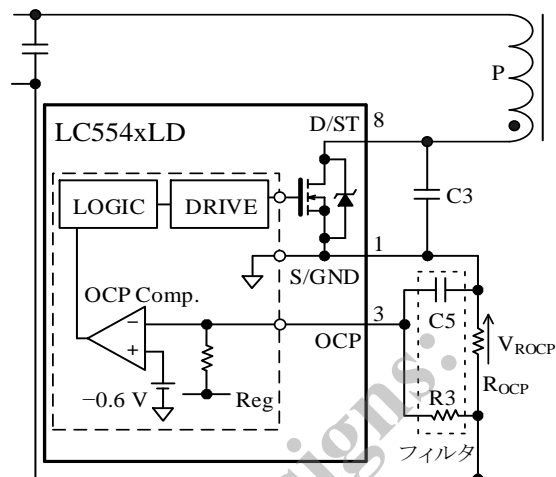


図 8-24 マイナス検出 OCP 回路

OCP 端子には、誤動作を防止するため、フィルタを挿入します。フィルタ (R3、C5) の定数は以下のように設定します。

● R3

内部抵抗のばらつきの影響を小さくするために、 $100\text{ }\Omega \sim 330\text{ }\Omega$ 程度に設定します。

● C5

C5 は、温度による容量変化の少ないものを使用し、 $100\text{ pF} \sim 470\text{ pF}$ 程度を目安に設定します。C5 の容量が大きすぎると、OCP の応答が遅くなるため、電源起動時などの過渡状態時に、ドレイン電流ピークが増える場合があります。

OCP 端子の過電流検出は、電流ピーク検出のため、パワーMOSFET がターンオンする際に生じるサージ電圧に OCP が応答し、パワーMOSFET がオフする場合があります。この現象を防ぐため、パワーMOSFET がターンオンした瞬間から、リーディング・エッジ・ブランキング時間 $t_{ON(LEB)} = 600\text{ ns}$ を設けています。

ここで、図 8-25 のように、OCP 端子電圧に生じるターンオン時のサージ電圧幅は、 $t_{ON(LEB)}$ より短くなるように調整します。このサージ電圧幅が $t_{ON(LEB)}$ 以上になった場合は、次の検討を実施し、サージ電圧値やサージ幅を下げる必要があります。

- ターンオンタイミングが、ボトム点に合っていない場合は、 V_{DS} 電圧波形のボトム点に合わせる。
- 電圧共振コンデンサ C_V (C3) 容量を下げる。
- 2 次側整流ダイオードのスナバのコンデンサ容量を下げる。

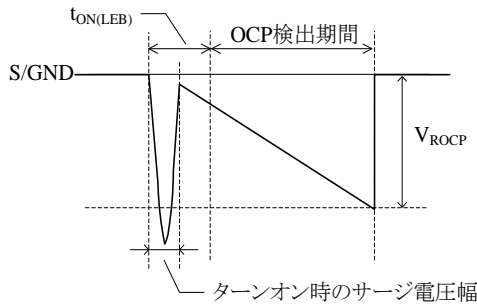


図 8-25 OCP 端子電圧（ドレイン電流を R_{OCP} で電圧変換した波形）

8.6.2. 入力補正機能

過電流保護機能には、電源入力電圧に応じて過電流検出しきい電圧 V_{OCP} を補正する入力補正機能が搭載されています。擬似共振型コンバータをユニバーサル入力（AC85 V～AC265 V）仕様で使用する場合、出力電力を一定とすると、電源入力電圧が高いほど動作周波数が上がり、ドレイン電流のピーク値は低くなります。

図 8-26 に、OCP 入力補正機能あり／なしの場合の入力電圧と過電流保護動作時の出力電流 $I_{OUT(OCP)}$ を示します。“OCP 入力補正なし”の場合、 $I_{OUT(OCP)}$ は、電源入力電圧が高いほど増加します。

電源入力電圧の上限における $I_{OUT(OCP)}$ を抑えるためには、OCP 入力電圧補正回路（ D_{X1} 、 DZ_{X1} 、 R_{X1} ）を追加します（図 8-27 参照）。また電源入力電圧の上限における $I_{OUT(OCP)}$ が、出力電流仕様 I_{OUT} 以上になるように定数を調整します（図 8-26 の“適切な入力補正”参照）。

図 8-27 に OCP 入力電圧補正回路、図 8-28 に電源入力電圧に対する V_{fw1} 、 V_{fw2} 電圧を示します。過電流検出しきい電圧の入力補正量は、入力補正電流 I と抵抗（ R_{X1} 、 R_3 、 R_{OCP} ）の定数で決まります。入力補正電流 I は、次式で表されます。

$$I = \frac{V_{fw1} - V_{ZX1} - V_{FX1}}{R_{X1} + R_3 + R_{OCP}} \quad (6)$$

ここで、

- I : 入力補正電流
- V_{fw1} : 入力電圧に比例した補助巻線 D のフォワード電圧
- V_{FX1} : 整流ダイオード D_{X1} の順方向電圧
- V_{ZX1} : ツェナーダイオード DZ_{X1} のツェナー電圧

OCP 入力電圧補正後の過電流検出しきい電圧 V_{ROCP}' は、次式で表されます。

$$V_{ROCP}' = -(|V_{OCP}| + |R_3 \times I_{OCP}| - R_3 \times I) \quad (7)$$

ここで、

- I : 入力補正電流
- R_3 : R_3 の抵抗値
- V_{OCP} : 過電流検出しきい電圧（-0.6 V）
- I_{OCP} : OCP 端子流出電流（-40 μ A）

入力電圧（ V_{IN} ）が高くなると、入力補正電流 I による R_3 両端の電圧降下（ $R_3 \times I$ ）が大きくなるので、入力補正量も大きくなり、 V_{ROCP}' の絶対値は小さくなります。

OCP 入力電圧の補正開始電圧は、ツェナーダイオード DZ_{X1} のツェナー電圧 V_{ZX1} で設定します。 V_{ZX1} は、OCP 入力電圧の補正開始時の V_{fw1} と同じ電圧に設定します。OCP 端子の電圧は、絶対最大定格（-2.0 V～5.0 V）以内になるよう、電源入力電圧の上限において、サージ電圧も含めた確認および調整が必要です。

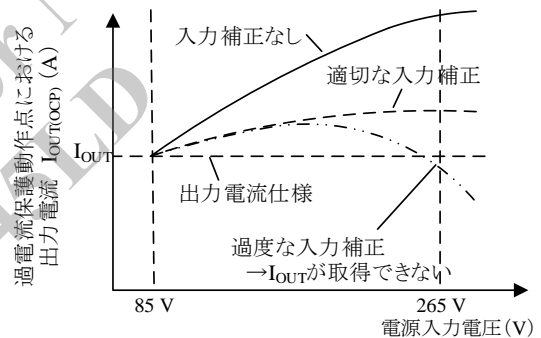


図 8-26 OCP 入力補正機能あり／なしの場合の入力電圧と過電流保護動作時出力電流特性

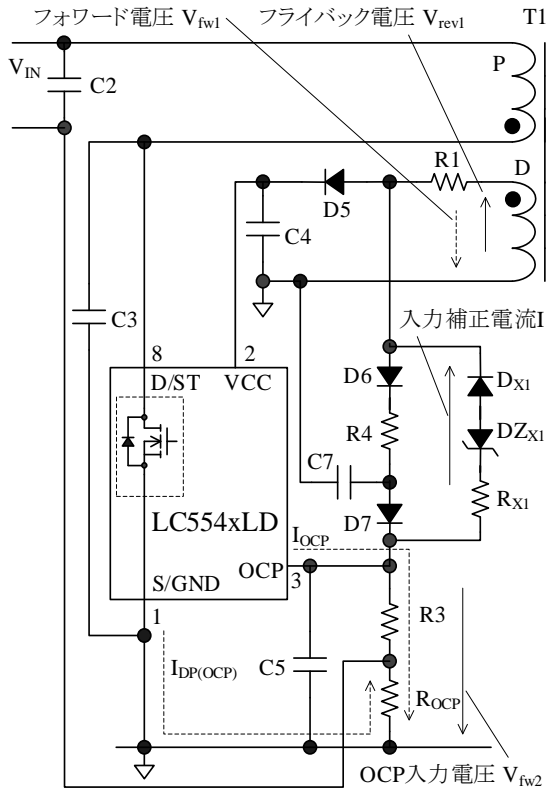


図 8-27 OCP 入力電圧補正回路

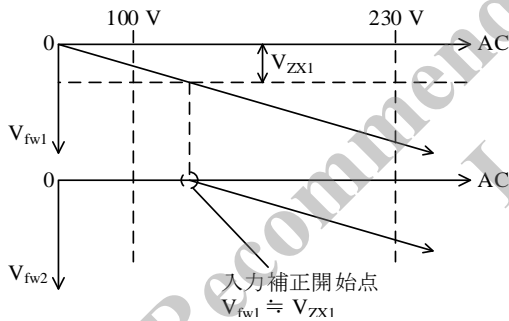


図 8-28 電源入力電圧に対する V_{fw1} 、 V_{fw2} 電圧

8.6.3. OCP しきい電圧の計算 (入力補正回路あり/なしの場合)

OCP 入力電圧補正回路を接続しない場合の過電流検出しきい電圧 V_{ROCP} は、式(8)で表されます。図 8-29 のように、S/GND 端子電圧に対する V_{ROCP} の電圧降下が、 V_{OCP} と $R3$ の電圧降下 $R3 \times I_{OCP}$ の加算値になると、OCP が動作します。

$$V_{ROCP} = -|R_{OCP} \times I_{DP(OCP)}| \tag{8}$$

$$= -(|V_{OCP}| + R3 \times |I_{OCP}|)$$

- ここで、
- V_{ROCP} : OCP 入力補正回路を接続しない場合の過電流検出しきい電圧
 - $I_{DP(OCP)}$: OCP 動作時のドレイン電流ピーク
 - V_{OCP} : 過電流検出しきい電圧 (-0.6 V)
 - I_{OCP} : OCP 端子流出電流 (-40 μ A)

OCP 入力電圧補正回路を接続した場合の過電流検出しきい電圧 V_{ROCP}' は、式(9)で表されます。

図 8-30 のように、S/GND 端子電圧に対する V_{ROCP}' の電圧降下が、 V_{OCP} と、 $R3$ の電圧降下 $R3 \times I_{OCP}$ と、 $R3 \times I$ の加算値になると、OCP が動作します。

$$V_{ROCP}' = -|R_{OCP} \times I_{DP(OCP)}'| \tag{9}$$

$$= -(|V_{OCP}| + |R3 \times I_{OCP}| - R3 \times I)$$

- ここで、
- V_{ROCP}' : OCP 入力補正回路を接続した場合の過電流検出しきい電圧
 - $I_{DP(OCP)}'$: OCP 入力補正回路を接続した場合の OCP 動作時のドレイン電流ピーク
 - V_{OCP} : 過電流検出しきい電圧 (-0.6 V)
 - I_{OCP} : OCP 端子流出電流 (-40 μ A)
 - I : 入力補正電流

このように、OCP 入力電圧補正回路で過電流検出しきい電圧を変えて、出力電力を抑えます。

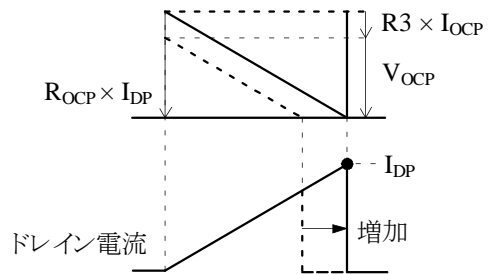
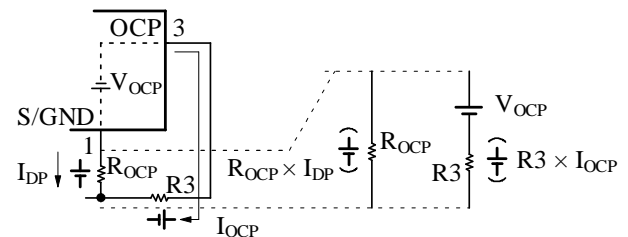


図 8-29 OCP 入力補正なし

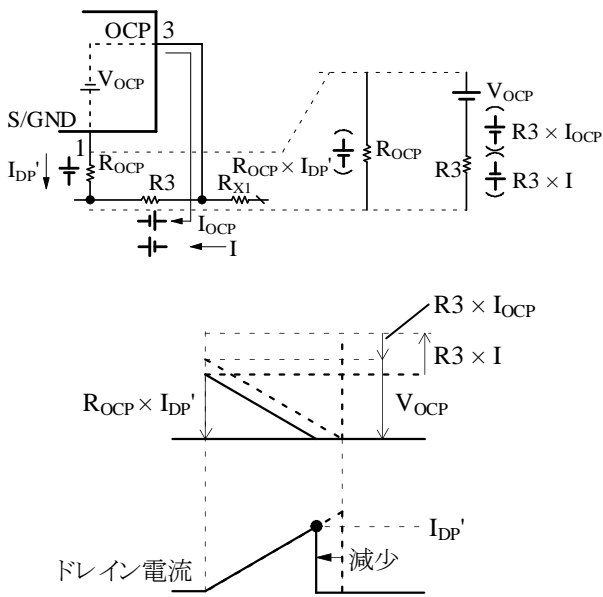


図 8-30 OCP 入力補正あり

8.6.4. OCP 入力補正回路の定数の計算式

本章で使用する定数記号は以下のとおりです。

- I_{DP} : パワーMOSFET のドレイン電流ピーク
- V_{FX1} : 整流ダイオード D_{X1} の順方向電圧
- V_{ZX1} : ツェナーダイオード DZ_{X1} のツェナー電圧
- V_{OCP} : 過電流検出しきい電圧 (-0.6 V)
- I_{OCP} : OCP 端子流出電流 (-40 μ A)
- I : 入力補正電流

そのほか、抵抗値などの定数記号は、図 8-27 を参照してください。

OCP 入力補正をしない場合、OCP 動作時のドレイン電流ピーク $I_{DP(OCP)}$ は、図 8-29 より、次式のように表されます。このとき、 $I_{DP(OCP)}$ は、電源入力電圧の下限における、OCP 入力補正なし時の過電流検出しきい電圧で制限されるドレイン電流と同じになります。

$$R_{OCP} \times |I_{DP(OCP)}| = |V_{OCP}| + R3 \times |I_{OCP}|$$

$$\therefore |I_{DP(OCP)}| = \frac{|V_{OCP}| + R3 \times |I_{OCP}|}{R_{OCP}} \quad (10)$$

OCP 入力補正をした場合、OCP 動作時のドレイン電流ピーク $I_{DP(OCP)'}$ は、図 8-30 より、次式で

表されます。

$$R_{OCP} \times |I_{DP(OCP)'}| = |V_{OCP}| + R3 \times |I_{OCP}| - R3 \times I$$

$$\therefore |I_{DP(OCP)'}| = \frac{|V_{OCP}| + R3 \times (|I_{OCP}| - I)}{R_{OCP}} \quad (11)$$

電源入力電圧の上限における $I_{DP(OCP)'}$ は、図 8-26 の“適切な入力補正”の出力電流になるときのドレイン電流値に設定します。

入力補正電流 I は、式(10)、式(11)より、次式で表されます。

$$I = (|I_{DP(OCP)}| - |I_{DP(OCP)'}|) \times \frac{R_{OCP}}{R3} \quad (12)$$

また、電源入力電圧上限の C2 ピーク電圧 $V_{IN(PK)MAX}$ によるフォワード電圧 V_{fw1} は、次式で表されます。

$$V_{fw1} = \frac{N_D \times V_{IN(PK)MAX}}{N_p} \quad (13)$$

電源入力電圧上限 $V_{IN(PK)MAX}$ で入力補正電流 I を供給できるような R_{X1} は、次の手順で求めます。入力補正電流 I は、次式で表されます。

$$I = \frac{V_{fw1} - V_{ZX1} - V_{FX1}}{R_{X1} + R3 + R_{OCP}} \quad (14)$$

ここで、 $R3 \ll R_{X1}$ 、 $R_{OCP} \ll R_{X1}$ なので、

$$R_{X1} = \frac{V_{fw1} - V_{ZX1} - V_{FX1}}{I} \quad (15)$$

これに式(13)を代入すると、 R_{X1} を求める式は、次式になります。

$$R_{X1} = \frac{\frac{N_D \times V_{IN(PK)MAX}}{N_p} - (V_{ZX1} + V_{FX1})}{I} \quad (16)$$

8.6.5. ユニバーサル入力電圧仕様の OCP 入力補正定数設定例 (参考)

入力電圧がユニバーサル仕様 (AC85 V ~ AC265 V) の場合、OCP 入力電圧補正回路 (DZ_{X1} 、 R_{X1}) の定数は、実働動作で確認しながら、以下の手順で設定します。

- ① OCP 入力補正を開始する入力電圧 (補正開始電圧) $V_{IN(OCP_ST)}$ を、電源入力電圧 AC100 V ~ AC130 V 程度に仮設定します。

LC5540LD シリーズ

今回は、 $V_{IN(OCp_ST)} = AC120 V$ に仮設定します。

- ② 回路の部品定数 (参考) を以下のように設定します。

項目	参考定数	備考
$V_{IN(AC)}$	AC85 V～AC265 V	電源入力電圧
P_{OUT}	40 W	出力電力
N_P	40 ターン	トランスの巻数 (1次側)
N_D	6 ターン	トランスの巻数 (補助巻線)
R_{OCP}	0.2 Ω	OCP 検出抵抗値
R_3	220 Ω	OCP 端子フィルタ抵抗値
V_{FX1}	0.8 V	D_{X1} の順方向電圧 降下

- ③ 電源入力電圧下限 (AC85 V) で、OCP 動作時のドレイン電流 $I_{DP(OCP)}$ を測定します。
- ④ 電源入力電圧上限 (AC265 V) において、出力電流 $I_{OUT(OCP)}$ が図 8-26 の“適切な入力補正”の出力電流になるときのドレイン電流 $I_{DP(OCP)}$ を測定します。
- ⑤ ②の回路定数 (参考) および③、④の結果より、 DZ_{X1} と R_{X1} の定数を算出します。以下に計算例を示します。

● DZ_{X1}

$V_{IN(OCp_ST)} = AC120 V$ と設定すると、補助巻線のフォワード電圧 V_{fw1} は、式(13)より、

$$\begin{aligned} V_{fw1} &= \frac{N_D}{N_P} \times V_{IN(PK)MAX} = \frac{N_D}{N_P} \times V_{IN(OCp_ST)} \times \sqrt{2} \\ &= \frac{6}{40} \times 120 \times \sqrt{2} = 25.5 V \end{aligned}$$

これより、 DZ_{X1} は、ツェナー電圧 V_{ZX1} が 27 V のツェナーダイオードを選定します。

● R_{X1}

③、④の結果が、それぞれ $I_{DP(OCP)} = 3.0 A$ 、 $I_{DP(OCP)}' = 1.9 A$ とすると、式(12)より、

$$\begin{aligned} I &= (|I_{DP(OCP)}| - |I_{DP(OCP)}'|) \times \frac{R_{OCP}}{R_3} \\ &= (3.0 - 1.9) \times \frac{0.2}{220} = 1.0 \times 10^{-3} A \end{aligned}$$

式(16)より、

$$\begin{aligned} R_{X1} &= \frac{\frac{N_D \times V_{IN(PK)MAX}}{N_P} - (V_{ZX1} + V_{FX1})}{I} \\ &= \frac{\frac{6 \times 265 \times \sqrt{2}}{40} - (27 + 0.8)}{1.0 \times 10^{-3}} \\ &= 28.4 \times 10^3 \Omega \end{aligned}$$

よって、 R_{X1} は、E12 系列より 27 k Ω の抵抗を選定します。

- ⑥ 実働で動作を確認し、電源入力電圧範囲において、OCP 動作時の出力電流 $I_{OUT(OCP)}$ が図 8-26 の“適切な入力補正”のようになることを確認します。必要に応じて補正開始電圧 $V_{IN(OCp_ST)}$ を変更し、 DZ_{X1} 、 R_{X1} の定数を再調整します。

8.7. 過熱保護機能 (TSD)

IC の制御回路部の温度が、熱保護動作温度 $T_{J(TSD)} = 135 ^\circ C$ (min.) に達すると、過熱保護機能 (TSD: Thermal Shutdown) が動作し、8.4 項の過電圧保護機能 (OVP) 同様、ラッチモードでスイッチング動作を停止します。

電源入力電圧をオフし、VCC 端子電圧を $V_{CC(OFF)}$ 以下に下げると、ラッチ状態を解除できます。

8.8. 最大オン時間制限機能

電源入力電圧が低い状態や、電源入力電圧オン／オフ時などの過渡状態では、パワーMOSFETのオン時間を、最大オン時間 $t_{ON(MAX)}$ (LC5545LDは9.3 μs 、LC5546LDは11.2 μs)に制限します

(図 8-31 参照)。これにより、トランスの音鳴りを抑制し、パワーMOSFETや2次側整流ダイオードなどの部品ストレスを低減します。

電源設計時に、電源入力電圧下限、負荷最大の条件で、パワーMOSFETのオン時間が $t_{ON(MAX)}$ 未満であることを必ず確認してください。

電源入力電圧下限、負荷最大の条件で、パワーMOSFETのオン時間が $t_{ON(MAX)}$ 以上になるトランスを使用した場合、電源入力電圧下限で、パワーMOSFETのオン時間が $t_{ON(MAX)}$ 以上にならないため、出力電力が低くなります。この場合、以下のような方法でオン時間が短くなるようなトランスを再設計します。

- トランスのインダクタンス L_p を下げてスイッチング周波数を上げオン時間を短くする。
- 1次側と2次側の巻数比 N_p/N_s を小さくしてオンデューティを小さくする。

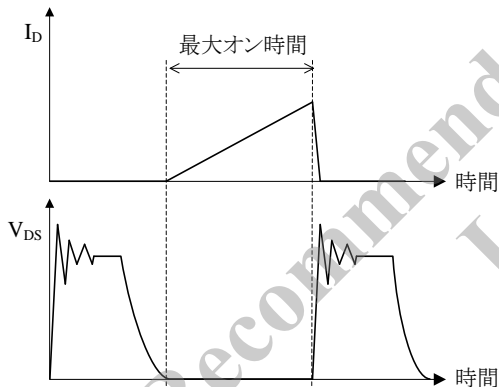


図 8-31 最大オン時間の確認

9. 設計上の注意点

9.1. 外付け部品

各部品は使用条件に適合したものを使用します。

● 出力の平滑用電解コンデンサ

出力の平滑用の電解コンデンサは、リップル電流・電圧・温度上昇に対し、適宜設計マージンを設けます。電解コンデンサは、スイッチング電源用の許容リップル電流が高い、低インピーダンスタイプのものを使用します。

● トランス類

トランス類は銅損・鉄損による温度上昇に対し、適宜設計マージンを設定します。スイッチング電流は高周波成分を含むため、表皮効果が影響する場合があります。このためトランスに使用する巻線の線径は、動作電流の実効値を考慮し、電流密度が $3 \text{ A/mm}^2 \sim 4 \text{ A/mm}^2$ 前後を目安に選定します。表皮効果の影響などで、さらに温度対策が必要な場合は、巻線表面積を増加させるため、次を検討します。

- 巻線の本数を増やす。
- リッツ線を使用する。
- 線径を太くする。

● 電流検出用抵抗 R_{OCP}

電流検出用抵抗は、内部インダクタンスが小さく、かつ、サージ耐量の大きなものを使用します。 R_{OCP} には高周波スイッチング電流が流れるので、内部インダクタンスの大きなものを使用すると、誤動作の原因になります。

9.2. トランス設計

平均電流制御において、電源入力電圧が正弦波の場合の理想的な波形を図 9-1 に示します。平均電流制御は、商用周波数の正弦波電源入力電圧 $V_{\text{IN(AC)}}$ に対し、FB 端子電圧を一定電圧に制御します。そのため、ドレイン電流ピーク I_{DP} の包絡線 (I_{DP} をつなぐ曲線) と I_{DP} を平均した入力電流 I_{IN} は、電源入力電圧と相似な正弦波の波形になります。なお、FB 端子電圧が一定になるように、FB 端子に接続するコンデンサ C6 の容量や 2 次側電流検出抵抗の定数を調整します。

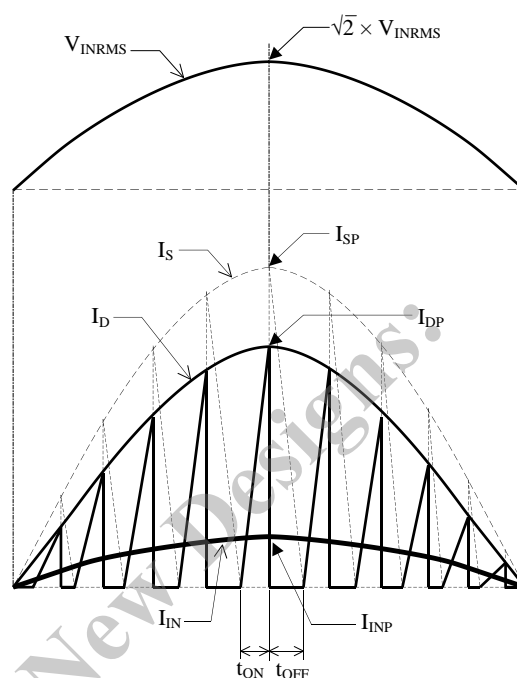


図 9-1 理想的な電流波形

- V_{INRMS} : 正弦波電源入力電圧の実効値
- I_{IN} : 入力電流
- I_{INP} : 入力電流のピーク
- I_{D} : パワー-MOSFET ドレイン電流
- I_{DP} : パワー-MOSFET ドレイン電流のピーク
- I_{S} : 2 次側整流ダイオードの順方向電流
- I_{SP} : 2 次側整流ダイオードの順方向電流のピーク

トランスの設計は、RCC 方式 (Ringing Choke Converter : 自励式フライバックコンバータ) の基本式をベースに用います。ただし、擬似共振動作により、ターンオンのタイミングを遅延するため、デューティの補正が必要です。また、入力コンデンサに電解コンデンサを使用しないのため、トランスの印加電圧は商用周波数の正弦波電源入力電圧 $V_{\text{IN(AC)}}$ になります。そこで、RCC 方式の基本式に、擬似共振の遅延時間分のデューティ補正を加え、これを正弦波電源入力電圧 $V_{\text{IN(AC)}}$ に変換すると、1 次側インダクタンス L_p' は、式(17)で表されます。

$$L_P' = \frac{(V_{INRMS(MIN)} \times D_{ON})^2}{\left(\sqrt{\frac{2 \times P_{OUT} \times f_{S(MIN)}}{\eta}} + V_{INRMS(MIN)} \times D_{ON} \times f_{S(MIN)} \times \pi \sqrt{C_V} \right)^2} \quad (17)$$

ここで、

$V_{INRMS(MIN)}$: 正弦波電源入力電圧下限時の実効値

P_{OUT} : 最大出力電力

$$P_{OUT} = V_{OUT} \times I_{OUT}$$

ここで、

V_{OUT} : 出力電圧

I_{OUT} : 最大出力負荷電流

$f_{S(MIN)}$: 正弦波電源入力電圧の波高値部の周波数 (最低動作周波数)

η : 電源効率 $\eta = 80\% \sim 90\%$

C_V : 電圧共振コンデンサ (C3) 一般的に 47 pF~470 pF が目安

D_{ON} : 正弦波電源入力電圧下限時の擬似共振遅延時間分を補正していない最大オンデューティ

$$D_{ON} = \frac{V_{FLY}}{\sqrt{2} \times V_{INRMS(MIN)} + V_{FLY}}$$

ここで、 V_{FLY} はフライバック電圧です。 V_{FLY} はパワー-MOSFET の耐圧、サージ電圧を考慮して決定します。本 IC のパワー-MOSFET の耐圧は 650 V なので、ユニバーサル入力仕様の場合、一般的に $V_{FLY} = 100 \text{ V} \sim 150 \text{ V}$ 程度が目安です。

V_{FLY} は次式で表されます。

$$V_{FLY} = \frac{N_P}{N_S} \times (V_{OUT} + V_F)$$

ここで、

N_P : 1 次側巻数

N_S : 2 次側巻数

V_F : 2 次側整流ダイオード (D8) の順方向電圧降下 $V_F \approx 0.7 \text{ V}$

擬似共振遅延時間 t_{ONDLY} は、次式で表されます。

$$t_{\text{ONDLY}} = \pi\sqrt{L_p' \times C_V} \quad (18)$$

擬似共振遅延時間 t_{ONDLY} を考慮した、デューティ補正後の最大オンデューティ D_{ON}' は、次式で表されます。

$$D_{\text{ON}}' = (1 - f_{\text{S(MIN)}} \times t_{\text{ONDLY}}) \times D_{\text{ON}} \quad (19)$$

正弦波電源入力電圧下限時の入力電流実効値 $I_{\text{INRMS(MAX)}}$ は、次式で表されます。

$$I_{\text{INRMS(MAX)}} = \frac{P_{\text{OUT}}}{\eta \times V_{\text{INRMS(MIN)}}} \quad (20)$$

擬似共振遅延時間 t_{ONDLY} を考慮したドレイン電流ピーク $I_{\text{DP(DLY)}}$ は、次式で表されます。

$$I_{\text{DP(DLY)}} = \frac{2\sqrt{2} \times P_{\text{OUT}}}{\eta \times D_{\text{ON}}' \times V_{\text{INRMS(MIN)}}} \quad (21)$$

トランスに使用するフェライトコアの AL-value は、1 次側巻線 N_p とドレイン電流ピーク $I_{\text{DP(DLY)}}$ から求められる NI-Limit(AT) ($= N_p \times I_{\text{DP(DLY)}}$) の値を考慮する必要があります。磁気飽和を生じさせないために、温度などのばらつきを考慮し、算出した NI-Limit 値が NI-Limit-AL-value 特性に対して 30% 以上のマージンを確保できるコアを選定してください (図 9-2 の斜線の範囲内)。

$$\text{NI-Limit} \leq N_p \times I_{\text{DP(DLY)}} \times 130\% \quad (22)$$

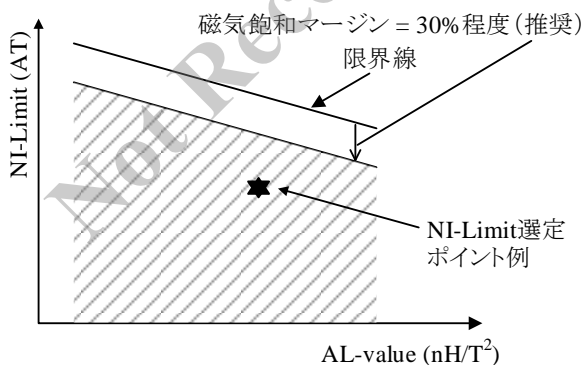


図 9-2 コアの NI-Limit - AL-value 特性例

1 次側巻線 N_p 、2 次側巻線 N_s 、VCC 補助巻線 N_D は、次式より求めます。

$$N_p = \sqrt{\frac{L_p'}{\text{AL-value}}} \quad (23)$$

$$N_s = \frac{V_{\text{OUT}} + V_F}{V_{\text{FLY}}} \times N_p \quad (24)$$

$$N_D = \frac{V_{\text{CC}}}{V_{\text{OUT}} + V_F} \times N_s \quad (25)$$

9.3. パターン設計

スイッチング電源は、高周波かつ高電圧の電流経路が存在し、基板のパターンや部品の実装条件が、動作、ノイズ、損失などに大きく影響します。このため、配線の引回しや部品配置には十分な注意が必要です。

図 9-3 に示す高周波電流ループは極力小さくし、パターンを太くして、ラインインピーダンスを低くする必要があります。グラウンドラインは輻射ノイズに大きな影響を与えるため、極力太く、短く配線します。

また、パワーMOSFET のオン抵抗 $R_{\text{DS(ON)}}$ は、正の温度係数のため、熱設計に注意します。

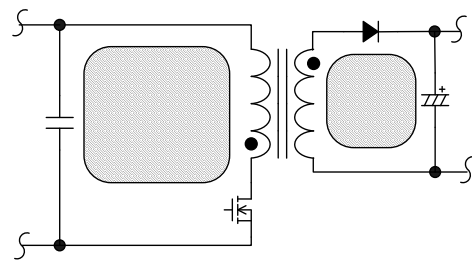


図 9-3 高周波ループ (斜線部分)

LC5540LD シリーズ

IC 周辺回路の接続例を図 9-4 に示します。

● IC 周辺回路

- S/GND 端子回り 1 (S/GND 端子～R_{OCP}～C2～T1 (P 巻線)～D/ST 端子)
このパターンは、スイッチング電流が流れる主回路パターンのため、極力太く、短く配線します。入力コンデンサ C2 は、高周波電流ループのインピーダンスを下げるため、トランスもしくは IC の近くに接続します。
- S/GND 端子回り 2 (S/GND 端子～C4 (-側)～T1 (D 巻線)～R1～D5～C4 (+側)～VCC 端子)
このパターンは、IC の電源供給用パターンのため、極力太く、短く配線します。IC とコンデンサ C4 の距離が離れている場合は、VCC 端子と S/GND 端子の近くに、セラミックコンデンサまたはフィルムコンデンサ (0.1 μF～1.0 μF 程度) を追加します。

- 電流検出用抵抗 R_{OCP} 周り
R_{OCP} は、S/GND 端子の近くに配置します。パターンの共通インピーダンスやスイッチング電流が、制御回路に影響を与えないようにするため、R3 のパターンは R_{OCP} の根元に接続します (図 9-4 の A 点)。

● 2 側整流平滑回路 (T1 (S 巻線)～D8～C9)

- このパターンは、スイッチング電流が流れる 2 次側主回路パターンのため、極力太く、短く配線します。整流パターンが細く、長い場合は、パターンに寄生するリークインダクタンス成分が増加するため、パワー MOSFET がターンオフ時に生じるサージ電圧が高くなります。2 次側整流パターンを考慮することで、パワー MOSFET の耐圧マージンを広くとり、クランプスナバ回路のストレスおよび損失を低減できます。

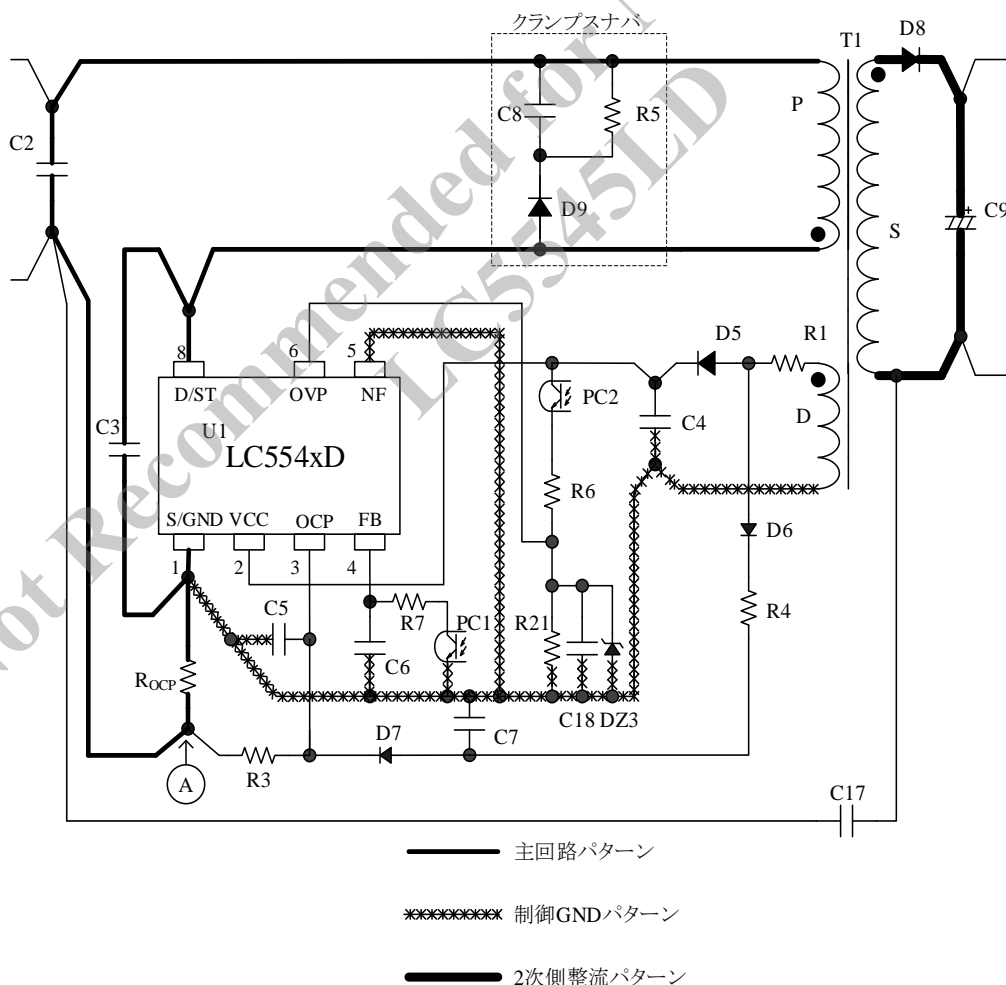


図 9-4 周辺回路の接続例

注意書き

- 本書に記載している製品（以下、「本製品」という）のデータ、図、表、およびその他の情報（以下、「本情報」という）は、本書発行時点のものであります。本情報は、改良などで予告なく変更することがあります。本製品を使用する際は、本情報が最新であることを弊社販売窓口を確認してください。
- 本製品は、一般電子機器（家電製品、事務機器、通信端末機器、計測機器など）の部品に使用されることを意図しております。本製品を使用する際は、納入仕様書に署名または記名押印のうえ、返却をお願いします。高い信頼性が要求される装置（輸送機器とその制御装置、交通信号制御装置、防災装置、防犯装置、各種安全装置など）に本製品を使用することを検討する際は、必ず事前にその使用の適否について弊社販売窓口へ相談いただき、納入仕様書に署名または記名押印のうえ、返却をお願いします。本製品は、極めて高い信頼性が要求される機器または装置（航空宇宙機器、原子力制御、その故障や誤動作が生命や人体に危害を及ぼす恐れのある医療機器（日本における法令でクラスⅢ以上）など）（以下「特定用途」という）に使用されることは意図されておられません。特定用途に本製品を使用したことでお客様または第三者に生じた損害などに関して、弊社は一切その責任を負いません。
- 本製品を使用するにあたり、本製品に他の製品や部材を組み合わせる際、あるいはこれらの製品に物理的、化学的、その他の何らかの加工や処理を施す際は、使用者の責任においてそのリスクを必ず検討したうえで行ってください。
- 弊社は、品質や信頼性の向上に努めていますが、半導体製品は、ある確率で欠陥や故障が発生することは避けられません。本製品が故障し、その結果として人身事故、火災事故、社会的な損害などが発生しないように、故障発生率やディレーティングなどを考慮したうえで、使用者の責任において、本製品が使用される装置やシステム上で、十分な安全設計および確認を含む予防措置を必ず行ってください。ディレーティングについては、納入仕様書および弊社ホームページを参照してください。
- 本製品は、耐放射線設計をしておりません。
- 本書に記載している回路定数、動作例、回路例、パターンレイアウト例、設計例、推奨例、本書に記載しているすべての情報、およびこれらに基づく評価結果などは、使用上の参考として示したものです。
- 本情報に起因する使用者または第三者のいかなる損害、および使用者または第三者の知的財産権を含む財産権とその他一切の権利の侵害問題について、弊社は一切その責任を負いません。
- 本情報を、文書による弊社の承諾なしに転記や複製することを禁じます。
- 本情報について、弊社の所有する知的財産権およびその他の権利の実施、使用または利用を許諾するものではありません。
- 使用者と弊社との間で別途文書による合意がない限り、弊社は、本製品の品質（商品性、および特定目的または特別環境に対する適合性を含む）ならびに本情報（正確性、有用性、および信頼性を含む）について、明示的か黙示的かを問わず、いかなる保証もしておりません。
- 本製品を使用する際は、特定の物質の含有や使用を規制する RoHS 指令など、適用される可能性がある環境関連法令を十分に調査したうえで、当該法令に適合するように使用してください。
- 本製品および本情報を、大量破壊兵器の開発を含む軍事用途やその他軍事利用の目的で使用しないでください。また、本製品および本情報を輸出または非居住者などに提供する際は、「米国輸出管理規則」や「外国為替及び外国貿易法」など、各国で適用される輸出管理法令などを遵守してください。
- 弊社物流網以外における本製品の落下などの輸送中のトラブルについて、弊社は一切その責任を負いません。
- 本書は、正確を期すために慎重に製作したのですが、本書に誤りがないことを保証するものではありません。万一、本情報の誤りや欠落に起因して、使用者に損害が生じた場合においても、弊社は一切その責任を負いません。
- 本製品を使用する際の一般的な使用上の注意は弊社ホームページを、特に注意する内容は納入仕様書を参照してください。
- 本書で使用されている個々の商標、商号に関する権利は、弊社を含むその他の原権利者に帰属します。