

フルデジタル制御 ブリッジレス PFC 内蔵 LLC 電流共振電源用コントロール IC MD6752

SanKen

データシート

概要

MD6752 は、ブリッジレス PFC 制御と、LLC タイプの電流共振制御を内蔵した、フルデジタル制御の電源 IC です。PFC 部は連続モードで、入力電圧や負荷に応じて最適な周波数で制御します。LLC 部は、定電圧制御にカレントモードを採用し、外付けのハイサイドパワーMOSFET をドライブするフローティングドライブ回路と充実した保護回路を内蔵しています。また、デジタル制御により、アプリケーションに応じて最適な設定ができます。従来のアナログ制御回路よりも構成部品が少なくなり、コストパフォーマンスの高い、高効率、低ノイズの電源システムを容易に構成することができます。

特長

- PFC 回路、LLC 電流共振回路をフルデジタルで制御
 - ソフトスタート機能
 - ブリッジレス対応 PFC 回路
 - 連続モード PFC 制御
 - カレントモード LLC 制御
 - 保護機能
- AC 電源入力低電圧保護
 - AC 電源入力オフ検出
 - PFC 部出力低電圧保護 (PFC_UVP)
 - PFC 部出力過電圧保護 (PFC_OVP)
 - PFC 部過電流保護 (PFC_OCP)
 - PFC 部過負荷保護 (PFC_OLP)
 - LLC 部ハイサイドドライブ低入力電圧保護 (VB_UVLO)
 - LLC 部過電流保護 (LLC_OCP)
 - LLC 部過負荷保護 (LLC_OLP)
 - VCC 端子過電圧保護 (VCC_OVP)
 - 過熱保護 (TSD)

パッケージ

SOP28



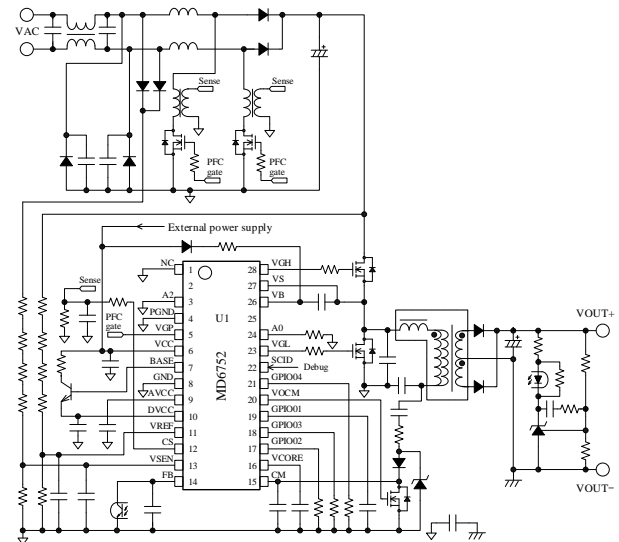
原寸大ではありません。

アプリケーション

以下のような大電力電源

- AV 機器
- OA 機器 (サーバー、多機能プリンタなど)
- 産業機器
- 通信機器

応用回路例



目次

概要	1
目次	2
1. 絶対最大定格	4
2. 電気的特性	5
3. ブロックダイアグラム	9
4. 各端子機能	10
5. 応用回路例	11
6. 外形図	12
7. 捺印仕様	12
8. 動作説明	13
8.1. 動作概要	13
8.2. 端子説明	13
8.2.1. A0 端子	13
8.2.2. A2 端子	13
8.2.3. GND 端子、PGND 端子	13
8.2.4. VGP 端子	13
8.2.5. VCC 端子	14
8.2.6. DVCC 端子、BASE 端子	14
8.2.7. AVCC 端子	14
8.2.8. VREF 端子	14
8.2.9. CS 端子	14
8.2.10. VSEN 端子	15
8.2.11. FB 端子	15
8.2.12. CM 端子	15
8.2.13. VCORE 端子	15
8.2.14. GPIO01～GPIO04 端子	15
8.2.15. VOCM 端子	15
8.2.16. SCID 端子	15
8.2.17. VGL 端子、VGH 端子	15
8.2.18. VB 端子、VS 端子	16
8.3. 起動動作	17
8.4. ソフトスタート機能	17
8.5. AC 電源入力低電圧保護機能、AC 電源入力オフ検出機能	17
8.6. VCC 端子過電圧保護機能	18
8.7. PFC 部過電流保護機能、PFC 部過負荷保護機能	18
8.8. PFC 部出力過電圧保護機能	19
8.9. PFC 部出力低電圧保護機能	19
8.10. LLC 部定電圧制御	19
8.11. LLC 部デッドタイム	20
8.12. LLC 部ハイサイドドライバ低入力電圧保護機能	21
8.13. LLC 部過電流保護機能、LLC 部過負荷保護機能	21
8.14. 過熱保護機能	21
9. 外付け部品	22
9.1. 共振トランス	22
9.2. PFC 部のインダクタ	22

9.3. パワーMOSFET-----	22
9.4. PFC ブーストダイオード (D1、D2) -----	22
9.5. 入力フィルタ -----	22
9.6. 出力コンデンサ (C51) -----	22
9.7. 電流共振用コンデンサ (C21) -----	22
10. パターンレイアウト -----	22
注意書き-----	24

1. 絶対最大定格

電流値の極性は、IC を基準にして流入（シンク）を“+”、流出（ソース）を“-”と規定します。特記がない場合の条件は、 $T_A = 25\text{ }^\circ\text{C}$ です。本 IC のサージ耐量（ヒューマンボディモデル）の保証値は 2000 V です。ただし、26、27、28 番端子の保証値は 1000 V です。

項目	記号	端子	定格	単位
A0 端子電圧	V_{A0}	24-8	-6.0~6.0	V
A2 端子電圧	V_{A2}	3-8	-6.0~6.0	V
PGND 端子電圧	V_{PGND}	4-8	-0.3~0.3	V
VGP 端子電圧	V_{GP}	5-8	-0.3~ $V_{CC} + 0.3$	V
VGP 端子電圧 ($t_w \leq 50\text{ ns}$)	$V_{GP(PULSE)}$	5-8	-1.5	V
VCC 端子電圧	V_{CC}	6-8	-0.3~20	V
BASE 端子電圧	V_{BASE}	7-8	-0.3~6.0	V
AVCC 端子電圧 ⁽¹⁾⁽²⁾	V_{AVCC}	9-8	-0.3~3.6	V
DVCC 端子電圧 ⁽²⁾	V_{DVCC}	10-8	-0.3~3.6	V
VREF 端子電圧 ⁽³⁾	V_{REF}	11-8	-0.3~ $V_{DVCC} + 0.3$ 、かつ-0.3~3.6	V
CS 端子電圧 ⁽³⁾	V_{CS}	12-8	-0.3~ $V_{DVCC} + 0.3$ 、かつ-0.3~3.6	V
VSEN 端子電圧	V_{SEN}	13-8	-0.3~ $V_{DVCC} + 0.3$ 、かつ-0.3~3.6	V
FB 端子電圧	V_{FB}	14-8	-0.3~ $V_{DVCC} + 0.3$ 、かつ-0.3~3.6	V
CM 端子電圧	V_{CM}	15-8	-0.3~ $V_{DVCC} + 0.3$ 、かつ-0.3~3.6	V
VCORE 端子電圧 ⁽⁴⁾	V_{CORE}	16-8	-0.3~2.0 ⁽⁵⁾	V
GPIO02 端子電圧 ⁽⁶⁾	V_{GPIO02}	17-8	-0.3~5.5	V
GPIO02 端子電流 ⁽⁶⁾	I_{GPIO02}	17-8	-4.0~4.0	mA
GPIO03 端子電圧 ⁽⁶⁾	V_{GPIO03}	18-8	-0.3~5.5	V
GPIO03 端子電流 ⁽⁶⁾	I_{GPIO03}	18-8	-4.0~4.0	mA
GPIO01 端子電圧 ⁽⁶⁾	V_{GPIO01}	19-8	-0.3~5.5	V
GPIO01 端子電流 ⁽⁶⁾	I_{GPIO01}	19-8	-4.0~4.0	mA
VOCM 端子電圧	V_{OCM}	20-8	-0.3~5.5	V
VOCM 端子電流	I_{VOCM}	20-8	-4.0~4.0	mA
GPIO04 端子電圧 ⁽⁶⁾	V_{GPIO04}	21-8	-0.3~5.5	V
GPIO04 端子電流 ⁽⁶⁾	I_{GPIO04}	21-8	-4.0~4.0	mA
SCID 端子電圧	V_{SCID}	22-8	-0.3~5.5	V
VGL 端子電圧	V_{GL}	23-8	-0.3~ $V_{CC} + 0.3$	V
VB-VS 端子間電圧	V_{BS}	26-27	-0.3~20.0	V
VS 端子電圧	V_S	27-8	-1~600	V
VGH 端子電圧	V_{GH}	28-8	$V_S - 0.3 \sim V_B + 0.3$	V
動作周囲温度	T_{OP}	—	-40~85	°C
保存温度	T_{STG}	—	-40~125	°C
ジャンクション温度	T_J	—	125	°C

(1) AVCC 端子は内部 LSI チップ専用の 3.3 V 電源出力端子です。外部から電圧を印加しないでください。

(2) AVCC 端子と DVCC 端子間の電位差は $\pm 0.3\text{ V}$ ($t > 1\text{ ms}$) 以内にしてください。

(3) 3.3V 系アナログ入力端子

(4) VCORE 端子は内部 LSI チップのデジタル回路専用の 1.8 V 電源出力端子です。外部から電圧を印加しないでください。

(5) 起動時など、 $t < 1\text{ ms}$ の場合は、 $-0.3\text{ V} \sim 2.4\text{ V}$ です。

(6) 3.3V 系デジタル入出力端子

2. 電気的特性

電流値の極性は、IC を基準にして流入（シンク）を“+”、流出（ソース）を“-”と規定します。

特記がない場合の条件は、 $T_A = 25\text{ }^\circ\text{C}$ 、 $V_{CC} = 17\text{ V}$ です。

変更欄にチェックのある項目は、専用の GUI で調整可能です。これらの電気的特性は参考値です。

項目	記号	条件	端子	Min.	Typ.	Max.	単位	変更
起動回路、回路電流								
動作開始電源電圧	$V_{CC(ON)}$		6-8	13.0	14.0	15.0	V	
動作停止電源電圧 ⁽¹⁾	$V_{CC(OFF)}$		6-8	7.4	8.3	9.2	V	
動作時回路電流	$I_{CC(ON)}$		6-8	—	1.8	4.0	mA	
非動作時回路電流	$I_{CC(OFF)}$	$V_{CC} = 11\text{ V}$	6-8	—	0.5	1.0	mA	
VCC 端子保護解除しきい電圧 ⁽¹⁾	$V_{CC(P.OFF)}$		6-8	7.4	8.3	9.2	V	
保護動作時回路電流	$I_{CC(P)}$	$V_{CC} = 10\text{ V}$	6-8	—	0.5	1.0	mA	
VCORE 端子電源電圧	V_{CORE}		16-8	1.72	1.80	1.88	V	
SCID 端子“H”レベル検出電圧 ⁽²⁾	V_{SCID_IH}		22-8	2.0	—	—	V	
SCID 端子“L”レベル検出電圧 ⁽²⁾	V_{SCID_IL}		22-8	—	—	0.8	V	
3.3 V アナログ 内部レギュレータ	V_{AVCC}		9-8	3.233	3.300	3.366	V	
3.3 V デジタル 内部レギュレータ	V_{DVCC}		10-8	3.135	3.300	3.465	V	
DVCC 端子用外付けトランジスタ 駆動電圧	V_{BASE}	$I_{BASE} = -1\text{ mA}$	7-8	3.6	—	4.4	V	
VSEN 端子入力低電圧保護 しきい電圧	$V_{SEN(OFF)}$		13-8	0.43	0.47	0.51	V	✓
VSEN 端子入力低電圧保護 解除電圧	$V_{SEN(ON)}$		13-8	0.52	0.56	0.60	V	✓
VSEN 端子 AC 入力電圧オフ検 出電圧	$V_{SEN(AC_OFF)}$		13-8	0.16	0.19	0.22	V	✓
VSEN 端子入力低電圧保護 検出遅延時間	$t_{VSEN(OFF)}$		13-8	9.5	10.0	10.5	ms	✓
VSEN 端子 AC 入力電圧オフ 検出遅延時間	$t_{VSEN(AC_OFF)}$		13-8	21.8	23.0	24.2	ms	✓
PFC部								
PFC 部ドライブ電流 (ソース)	$I_{GP(SRC)}$	$V_{CC} = 17\text{ V}$ 、 $V_{GP} = 0\text{ V}$	5-4	—	-500	—	mA	
PFC 部ドライブ電流 (シンク)	$I_{GP(SNK)}$	$V_{CC} = 17\text{ V}$ 、 $V_{GP} = 17\text{ V}$	5-4	—	1	—	A	
CS 端子過電流保護 しきい電圧 (ロー)	$V_{CS(LO)}$	$V_{IN} = 90\text{ VAC}$	12-8	1.60	1.69	1.78	V	✓

⁽¹⁾ $V_{CC(OFF)} = V_{CC(P.OFF)}$

⁽²⁾ 設計保証

MD6752

項目	記号	条件	端子	Min.	Typ.	Max.	単位	変更
CS 端子過電流保護しきい電圧 (ハイ)	$V_{CS(HI)}$	$V_{IN} = 260 \text{ VAC}$	12-8	0.65	0.71	0.77	V	✓
過電力保護動作回数	$N_{OPP(AC)}$		5-8	—	32	—	回	✓
PFC 部出力制御 VREF 端子しきい電圧	V_{REF}		11-8	2.009	2.096	2.183	V	✓
PFC 最大発振周波数	f_{MAX_PFC}		5-8	190	200	210	kHz	✓
PFC 最小オン幅	$t_{ON(MIN)_PFC}$		5-8	0.28	0.30	0.32	μs	✓
PFC 最小オフ幅	$t_{OFF(MIN)_PFC}$		5-8	0.28	0.30	0.32	μs	✓
PFC 最大オン幅	$t_{ON(MAX)_PFC}$		5-8	20.8	21.9	23.0	μs	✓
PFC 最大オフ幅	$t_{OFF(MAX)_PFC}$		5-8	14.2	14.9	15.7	μs	✓
VREF 端子 PFC 部低電圧保護開始電圧	$V_{REF(UVD)}$		11-8	—	V_{REF-} 0.08	—	V	
VREF 端子 PFC 部低電圧保護発振停止電圧	$V_{REF(UVP)}$		11-8	1.05	1.10	1.15	V	✓
VREF 端子 PFC 部低電圧保護解除電圧	$V_{REF(UVP_R)}$		11-8	0.51	0.55	0.59	V	✓
PFC 部低電圧保護復帰遅延時間	$t_{(UVP_R)}$		—	778	819	860	ms	✓
VREF 端子 PFC 部過電圧保護動作開始電圧	$V_{REF(OVD)}$		11-8	—	V_{REF+} 0.08	—	V	
VREF 端子 PFC 部過電圧保護発振停止電圧	$V_{REF(OVP)}$		11-8	2.14	2.23	2.33	V	✓
VREF 端子 PFC 部過電圧保護発振停止解除電圧	$V_{REF(OVP_R)}$		11-8	2.09	2.18	2.27	V	✓
LLC部								
FB 端子最大ソース電流	$I_{FB(MAX)}$	$V_{FB} = 0 \text{ V}$	14-8	-440	-330	-250	μA	
ハイサイドドライバ動作開始電圧	$V_{BUV(ON)}$		26-27	5.8	6.8	7.8	V	
ハイサイドドライバ動作停止電圧	$V_{BUV(OFF)}$		26-27	5.4	6.4	7.4	V	
LLC 部ドライブ電流 (ソース)	$I_{GL(SRC)}$ $I_{GH(SRC)}$	$V_{CC} = 17 \text{ V}$ 、 $V_B = 17 \text{ V}$ 、 $V_{GL} = 17 \text{ V}$ 、 $V_{GH} = 17 \text{ V}$	23-4 28-8	—	-300	—	mA	
LLC 部ドライブ電流 (シンク)	$I_{GL(SNK)}$ $I_{GH(SNK)}$	$V_{CC} = 17 \text{ V}$ 、 $V_B = 17 \text{ V}$ 、 $V_{GL} = 0 \text{ V}$ 、 $V_{GH} = 0 \text{ V}$	23-4 28-8	—	550	—	mA	
VREF 端子 LLC 動作開始電圧	$V_{REF(LLC_ON)}$		11-8	1.85	1.93	2.01	V	✓
VREF 端子 LLC 動作停止電圧	$V_{REF(LLC_OFF)}$		11-8	1.26	1.32	1.39	V	✓
ソフトスタート時 LLC 部最高発振周波数	$f_{MAX_LLC(SS)}$		23-4 28-8	385	405	426	kHz	✓
ソフトスタート時 カレントモード動作開始 LLC 部発振周波数	$f_{LLC(CM)}$		23-4 28-8	190	200	210	kHz	✓
LLC 部最低発振周波数	f_{MIN_LLC}		23-4 28-8	55.7	58.6	61.5	kHz	✓

MD6752

項目	記号	条件	端子	Min.	Typ.	Max.	単位	変更
LLC 部最高発振周波数	f_{MAX_LLC}		23-4 28-8	190	200	210	kHz	✓
LLC 部最小デッドタイム	$t_d(MIN)$		23-4 28-8	0.44	0.47	0.49	μs	✓
LLC 部最大デッドタイム	$t_d(MAX)$		23-4 28-8	0.53	0.56	0.59	μs	✓
カレントモード制御 最小 CM 端子電圧	$V_{CM(MIN)}$		15-8	0.06	0.10	0.15	V	✓
カレントモード制御 最大 CM 端子電圧	$V_{CM(MAX)}$		15-8	1.90	2.00	2.10	V	✓
LLC 部低入力電圧時 カレントモード制御 最大 CM 端子電圧	$V_{CM(UV_MIN)}$		15-8	2.66	2.78	2.91	V	✓
過負荷保護動作開始 FB 端子電圧	$V_{FB(OLP)}$		14-8	2.89	3.00	3.12	V	✓
過負荷保護遅延時間 1	t_{OLP1}		15-8	4.7	5.0	5.3	ms	✓
過負荷保護遅延時間 2	t_{OLP2}		15-8	0.1	0.2	0.3	ms	✓
保護復帰時間	t_{AR}		15-8	2850	3000	3150	ms	✓
過電圧保護機能 (OVP)								
VCC 端子過電圧保護動作しきい電圧	$V_{CC(OVP)}$		6-8	18.1	19.0	19.7	V	
外部シャットダウン								
A0 端子動作停止しきい電圧	V_{A0}		24-8	1.18	1.25	1.32	V	✓
A0 端子保護遅延時間	t_{A0}		24-8	—	1000	—	ms	✓
A0 端子オフセット電圧 ⁽³⁾	$V_{A0(OFS)}$	$V_{A0} = 0\text{ V}$	24-8	—	1.65	—	V	
デジタル汎用入力/出力								
A2 端子オフセット電圧 ⁽⁴⁾	$V_{A2(OFS)}$	$V_{A2} = 0\text{ V}$	3-8	—	0.6	—	V	
GPIO 端子“H”レベル検出電圧	V_{IH}		⁽⁵⁾	2.0	—	—	V	
GPIO 端子“L”レベル検出電圧	V_{IL}		⁽⁵⁾	—	—	0.8	V	
デジタルプルアップ抵抗	R_{PUP}		⁽⁵⁾	20	60	100	kΩ	
アナログプルアップ抵抗 (FB、CM)	R_{PUP2}		14-8 15-8	7.9	10.0	12.4	kΩ	
入力リーク電流	I_L	$V_{REF} = 0\text{ V}$ $V_{SEN} = 0\text{ V}$	11-8 13-8	-2	±1	2	μA	
GPIO 端子“H”レベル出力電圧	V_{OH4}	$I_{OH} = -4\text{ mA}$	⁽⁵⁾	2.4	—	—	V	
GPIO 端子“L”レベル出力電圧	V_{OL4}	$I_{OH} = 4\text{ mA}$	⁽⁵⁾	—	—	0.4	V	
クロック動作								
内部 IRC 発振周波数	f_{IRC}		—	11.64	12.00	12.18	MHz	
過熱保護機能 (TSD)								

⁽³⁾ 図 2-2 参照

⁽⁴⁾ 図 2-1 参照

⁽⁵⁾ GPIO02、GPIO03、GPIO01、GPIO04 端子と GND 端子間

MD6752

項目	記号	条件	端子	Min.	Typ.	Max.	単位	変更
熱保護動作温度 ⁽⁶⁾	T _{J(TSD)}		—	125	—	—	°C	
熱特性								
ジャンクション・エア間 熱抵抗	θ_{J-A}		—	—	—	85	°C/W	

⁽⁶⁾ 設計保証

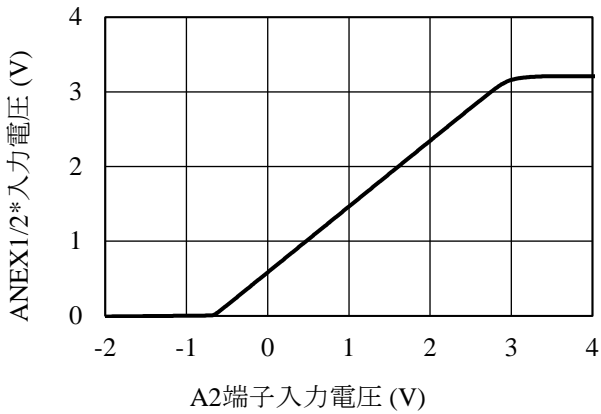


図 2-1 A2 端子オフセット

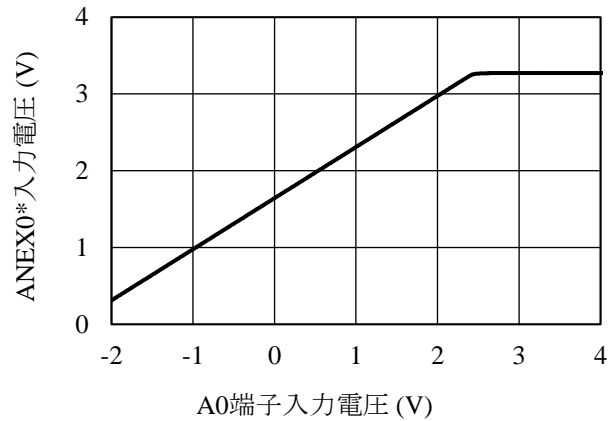
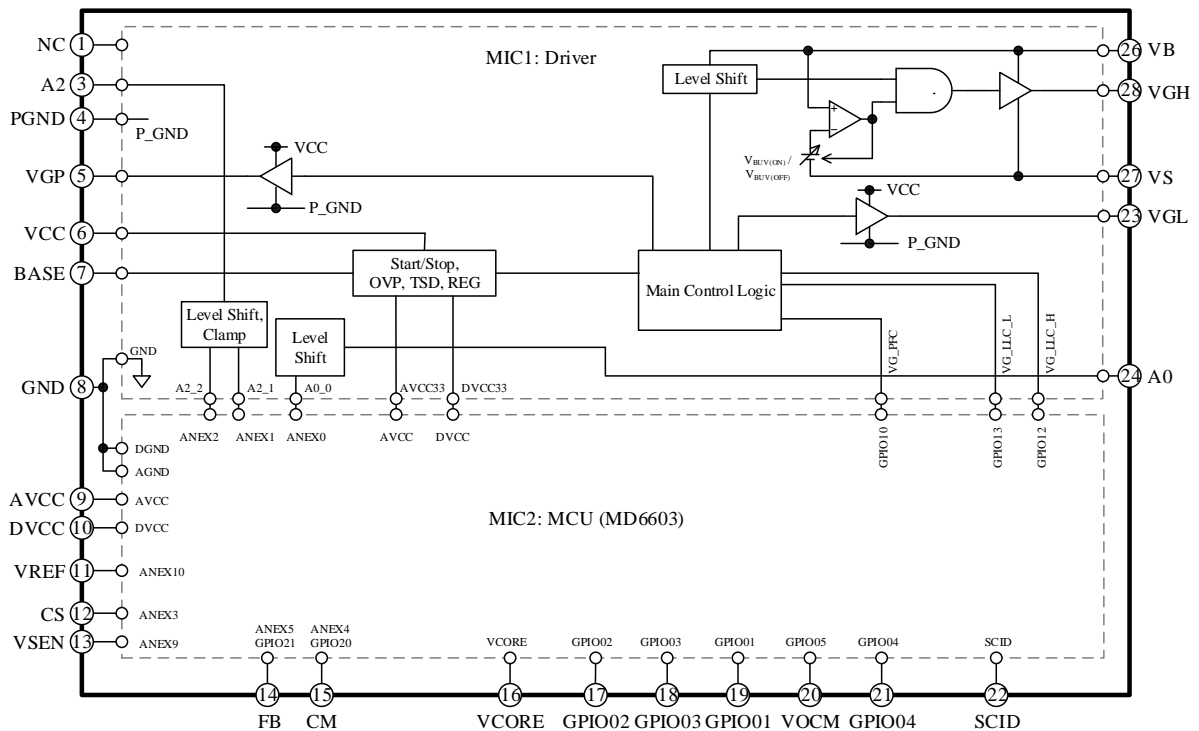


図 2-2 A0 端子オフセット

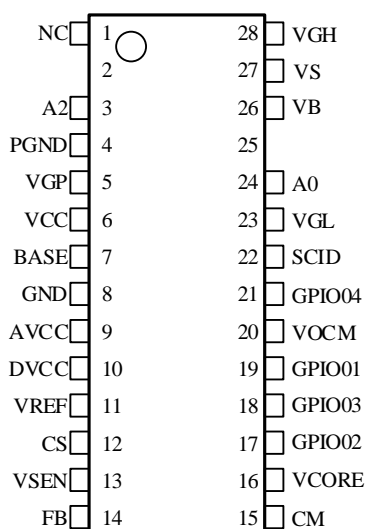
* IC 内部の電圧です。ANEX0/1/2 は 3 項のブロックダイアグラムを参照してください。

3. ブロックダイアグラム



4. 各端子機能

上面図



端子番号	端子名	機能
1	NC	非接続 (グラウンドにショート)
2	—	抜きピン
3	A2	アナログ入力端子
4	PGND	パワーグラウンド
5	VGP	PFC 部ゲートドライブ出力
6	VCC	制御部電源入力、VCC 端子過電圧保護機能
7	BASE	DVCC 端子用外付けトランジスタベース電圧出力
8	GND	グラウンド
9	AVCC	3.3 V アナログ電源端子
10	DVCC	3.3 V デジタル電源端子
11	VREF	PFC 部定電圧制御信号入力、出力低電圧/過電圧
12	CS	PFC 部過電流保護信号入力
13	VSEN	入力電圧検出信号入力
14	FB	パワーMOSFET 制御信号入力、LLC 部過負荷保護
15	CM	カレントモード検出信号入力、LLC 部過電流保護検出信号入力
16	VCORE	内部デジタル回路電源用コンデンサ接続
17	GPIO02	汎用入力/出力端子
18	GPIO03	汎用入力/出力端子
19	GPIO01	汎用入力/出力端子
20	VOCM	カレントモード制御信号出力
21	GPIO04	汎用入力/出力端子
22	SCID	デバッグ端子 (未使用時はオープン)
23	VGL	LLC 部ローサイドゲートドライブ出力
24	A0	アナログ入力端子 (外部シャットダウン入力端子)
25	—	抜きピン
26	VB	UVLO 付き LLC 部ハイサイドゲートドライブ電源入力、低入力電圧保護信号入力
27	VS	LLC 部ハイサイドドライバ・フローティンググラウンド
28	VGH	LLC 部ハイサイドのゲートドライブ出力

5. 応用回路例

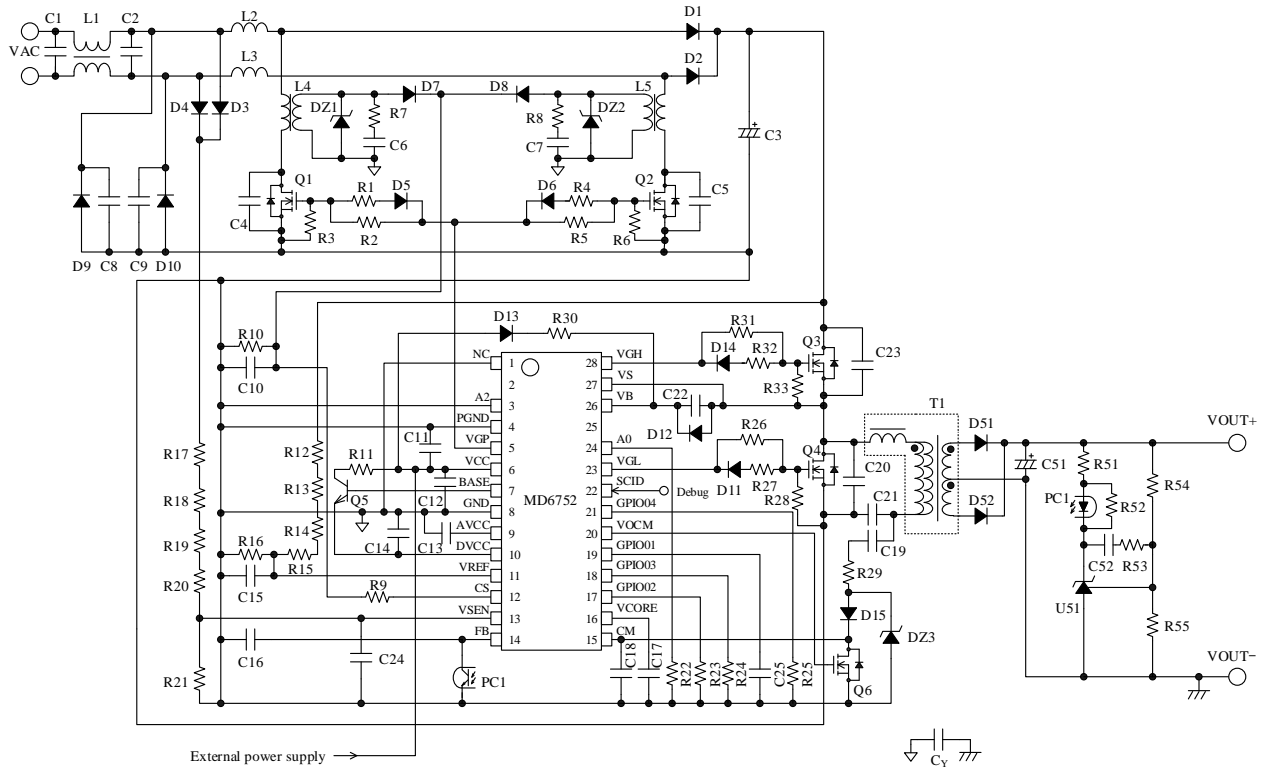
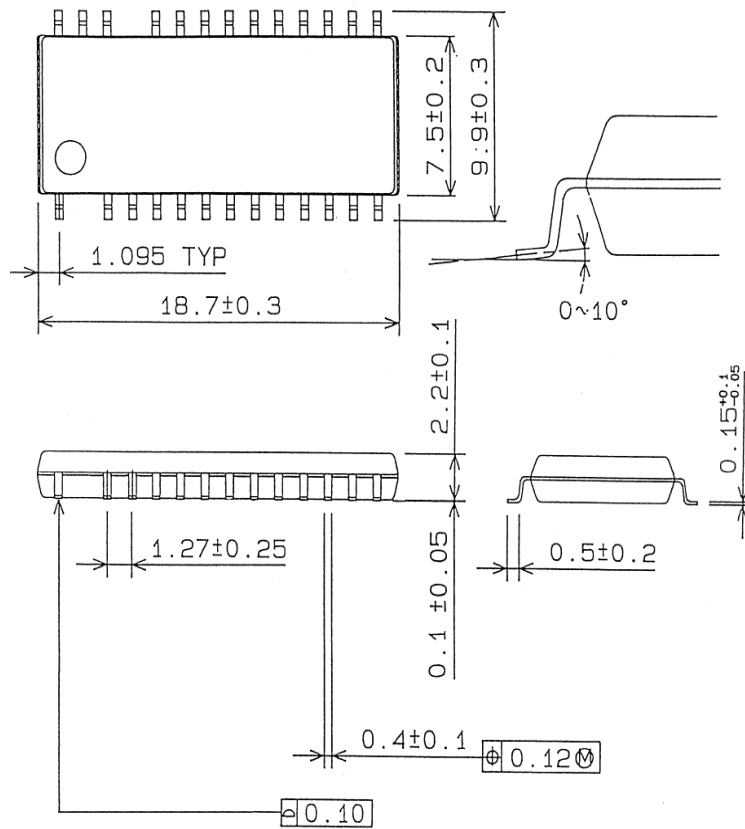


図 5-1 応用回路例

6. 外形図

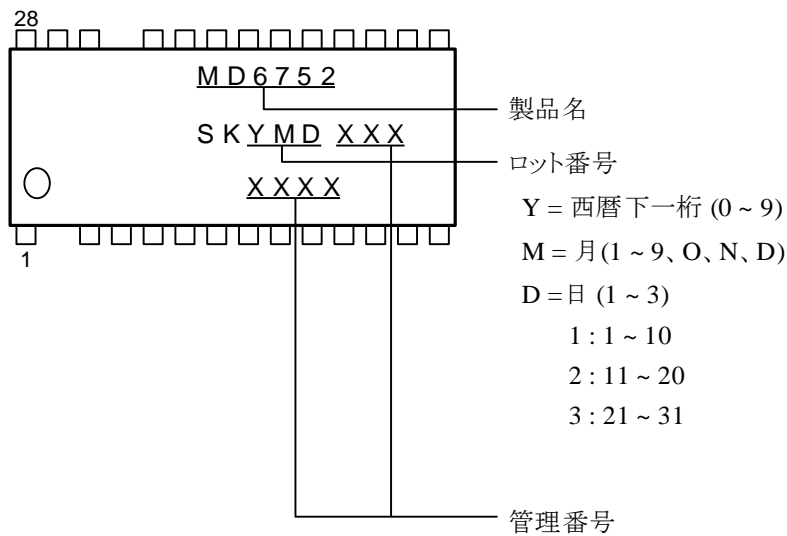
- SOP28



備考：

- 単位：mm
- Pb フリー

7. 捺印仕様



8. 動作説明

特記のない場合の特性数値は Typ. 値を表記します。電流値の極性は、IC を基準にして流入（シンク）を“+”、流出（ソース）を“-”と規定します。また、2 項の電気的特性項目の記号と、5 項の応用回路例の部品記号を使用しています。

8.1. 動作概要

本 IC は、PFC 回路と LLC タイプの電流共振回路をデジタル制御します。

本 IC の PFC 制御は、入力整流用のブリッジ回路が不要です。定常動作時は連続モードで、入力電圧や負荷に応じて最適な周波数で制御します。また、VREF 端子で PFC 回路の出力電圧を検出し、出力が一定になるように VGP 端子のオン時間を制御します。

本 IC は LLC 部のハーフブリッジ回路を駆動するためのハイサイドドライバを内蔵しています。2 次側の出力電圧を、フォトカプラを介して FB 端子で検出し、出力が一定になるように VGH、VGL 端子の発振周波数を制御します（8.10 項）。デッドタイムはソフトウェアで最適値に設定できます（8.11 項）。

PFC 部には、過電流／過負荷保護機能（8.7 項）、出力過電圧保護機能（8.8 項）、低電圧保護機能（8.9 項）を搭載しています。また、LLC 部には、ハイサイドドライバの低入力電圧保護機能（8.12 項）と、過電流／過負荷保護機能（8.13 項）を搭載しています。そのほか、ソフトスタート機能（8.4 項）、VCC 端子の過電圧保護機能（2 次側出力の過電圧保護に使用、8.6 項）、過熱保護機能（8.14 項）などが搭載されています。

8.2. 端子説明

8.2.1. A0 端子

A0 端子はアナログ入力および外部シャットダウン入力端子です。絶対最大定格の範囲内（1 項参照）で使用してください。A0 端子電圧が $V_{A0} = 1.25 \text{ V}$ 以上で 1000 ms 以上継続すると、VGH、VGL、VGP 端子の発振を停止します。その後、保護復帰時間 $t_{AR} = 3000 \text{ ms}$ 以上経過すると、保護を解除し IC が再起動します。

使用しない場合は $1 \text{ k}\Omega$ 程度の抵抗（R22）で、A0 端子をグラウンドにプルダウンしてください。

8.2.2. A2 端子

アナログ信号の入力端子です。A2 端子は IC 内部のコンパレータと AD コンバータに接続できます。使用しない場合はグラウンドにショートするか $0.01 \mu\text{F}$ 程度のコンデンサを接続してください。詳細は MD6603 のデータシートを参照してください。

8.2.3. GND 端子、PGND 端子

GND 端子は IC の制御グラウンド端子、PGND 端子は外付けパワー MOSFET の駆動電流が流れるパワーグラウンド端子です。制御グラウンドの電位が変動すると IC の誤動作の原因となるため、制御グラウンドは、パワー系の電流の影響を受けないように十分に配慮して配線します。パターンレイアウトの注意点は、10 項を参照してください。

8.2.4. VGP 端子

VGP 端子は、PFC 部のパワー MOSFET（Q1、Q2）を駆動するためのドライブ出力です。Q1 と Q2 のゲートに接続します。ドライブ電流は、ソース電流 $I_{GP(SRC)} = -500 \text{ mA}$ 、シンク電流 $I_{GP(SNK)} = 1 \text{ A}$ です。

以下、Q1 の周辺回路を例に説明します。Q2 の周辺回路も同様です。ターンオフ時のゲートの立ち下がりスピードを速くするためには、図 8-1 のようにダイオード D5 を接続します。D5、R1、R2 は、パワー MOSFET の損失、ゲート波形（配線パターンによるリンギングなど）、EMI ノイズを、実際の動作で確認し調整します。R3 は、パワー MOSFET ターンオフ時の急峻な dv/dt による誤動作防止用で、 $10 \text{ k}\Omega \sim 100 \text{ k}\Omega$ 程度です。R3 はパワー MOSFET のゲートとソースの近くに接続します。

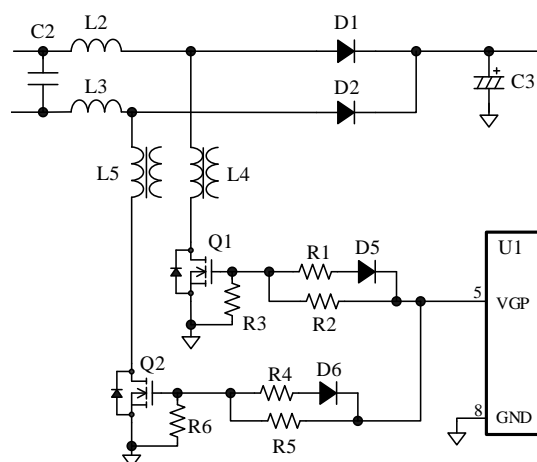


図 8-1 VGP 端子周辺回路

8.2.5. VCC 端子

VCC 端子は IC の制御回路電源入力端子で、外部電源に接続します。VCC 端子電圧が $V_{CC(ON)}$ 以上になると IC は動作を開始し、 $V_{CC(OFF)}$ 以下になると IC は動作を停止します。この動作を VCC 端子低入力電圧保護機能（VCC_UVLO : VCC Pin Undervoltage Lockout）と呼びます。また、VCC 端子には過電圧保護機能（VCC_OVP）が搭載されています。

起動動作については 8.3 項を、VCC_OVP の詳細は、8.6 項を参照してください。電源リップルなどによる IC の誤動作を防止するため、VCC 端子と PGND 端子間、VCC 端子と GND 端子間にそれぞれコンデンサ C11、C12（0.01 μ F \sim 0.1 μ F）をできるだけ短いパターンで接続します。

8.2.6. DVCC 端子、BASE 端子

DVCC 端子は、IC 内部の 3.3 V デジタル電源用端子です。図 8-2 のように外付けのトランジスタを介して、外部電源から DVCC 端子に電力を供給します。BASE 端子には、このトランジスタのベースを接続します。DVCC 端子のコンデンサ C14 はノイズ低減用のコンデンサで、容量は 0.47 μ F 程度です。

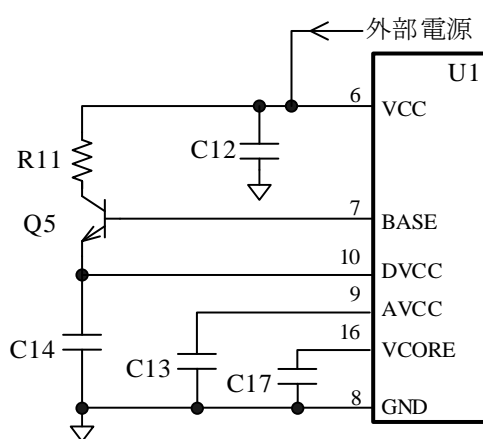


図 8-2 電源部周辺回路

8.2.7. AVCC 端子

AVCC 端子は、IC 内部の 3.3 V アナログ電源用端子です。図 8-2 の C13 は 0.47 μ F 程度を接続してください。AVCC 端子には、このコンデンサ以外接続しないでください。

8.2.8. VREF 端子

VREF 端子には、図 8-3 のように PFC 部の出力電圧 $V_{OUT(PFC)}$ を検出抵抗で分圧した電圧を入力します。この信号は、PFC 部出力の定電圧制御や、過電圧保護機能（8.8 項参照）、低電圧保護機能（8.9 項参照）に使用します。 $V_{OUT(PFC)}$ は、検出抵抗 R12 \sim R16 で決まり、次式で求められます。

$$V_{OUT(PFC)} = \left(\frac{R_{REF1}}{R_{REF2}} + 1 \right) \times V_{REF} \quad (1)$$

ここで、

V_{REF} : VREF 端子しきい電圧 (2.10 V)

R_{REF1} : R12 \sim R15 の合成抵抗値

R_{REF2} : R16 の抵抗値 (10 k Ω \sim 68 k Ω 程度)

R_{REF1} は、高い電圧が印加される高抵抗のため、電食を考慮した抵抗を選択したり、 R_{REF1} を複数の直列抵抗で構成し、個々の抵抗に印加される電圧を下げたりするなどの配慮をします。

R16 は、PFC 部出力、過電圧保護機能、低電圧保護機能を実際の動作で確認し、調整します。

C15 はスイッチングノイズ低減用のコンデンサです。100 pF \sim 1000 pF 程度を VREF 端子の近くに接続します。

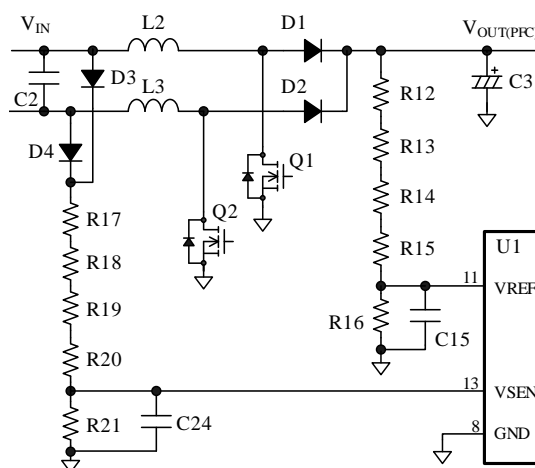


図 8-3 VREF 端子、VSEN 端子周辺回路

8.2.9. CS 端子

PFC 回路のパワー MOSFET のドレイン電流の検出端子です。大電力用途の PFC 回路においては、一般的にカレントトランス (L4、L5) を用いてパワー MOSFET に流れる電流を検出し、CS 端子に入力します (図 8-4 参照)。本 IC は、CS 端子の信号を使用した過電流保護機能と過負荷保護機能を搭

載しています。CS 端子の周辺回路の定数設定方法と、PFC 部過電流保護、PFC 部過負荷保護機能の詳細は 8.7 項を参照してください。

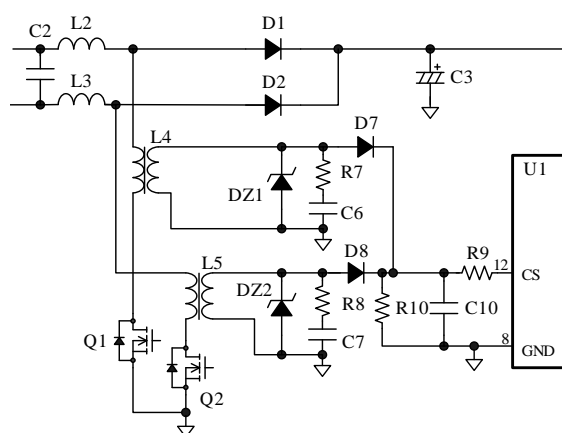


図 8-4 CS 端子周辺回路

8.2.10. VSEN 端子

VSEN 端子には、図 8-3 のように入力電圧 V_{IN} を検出抵抗で分圧した電圧を入力します。この信号は、低入力電圧保護機能や、入力電圧オフの検出に使用します。これらの機能の詳細と VSEN 端子の周辺定数の設定方法は 8.5 項を参照してください。

8.2.11. FB 端子

FB 端子は、LLC 部の定電圧制御に使用する端子で、図 8-5 のようにフォトカプラ PC1 とコンデンサ C16 を接続します。FB 端子は、ハイサイドとローサイドのパワー MOSFET のオン時間を制御します (デューティ 50%)。

定電圧制御の詳細は 8.10 項を参照してください。

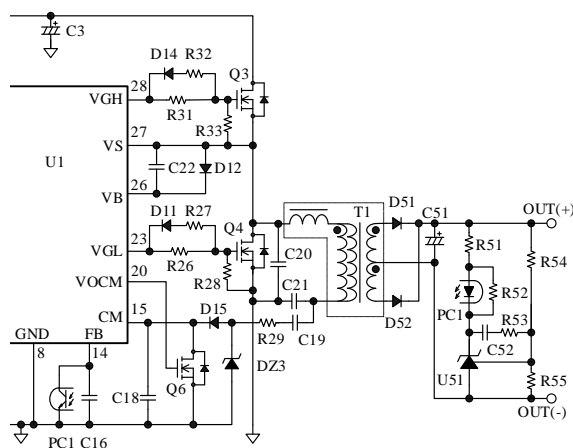


図 8-5 LLC 部回路

8.2.12. CM 端子

CM 端子では、LLC 部のパワー MOSFET に流れる電流を検出します。検出した信号は、カレントモード制御と LLC 部の過電流保護に使用されます。CM 端子の周辺回路の設定方法は 8.10 項を、LLC 部の過電流保護機能の詳細は 8.13 項を参照してください。

8.2.13. VCORE 端子

VCORE 端子は、IC 内部の 1.80 V デジタル電源用端子です。C17 は 0.1 μF のコンデンサを接続してください。VCORE 端子には、このコンデンサ以外、接続しないでください。

8.2.14. GPIO01~GPIO04 端子

GPIO01~GPIO04 端子は汎用入力/出力端子です。詳細は MD6603 のデータシートを参照してください。

GPIO1 端子で LLC 部のオン/オフを制御します。C25 は 0.01 μF のコンデンサを接続してください。GPIO1 端子を“H”にすると、LLC 部はオンします。GPIO1 端子を“L”にすると、LLC 部はオフします。

GPIO04 端子は、AC 電源入力オフ検出機能を搭載しており、AC 電源入力遮断された際に信号を出力します (8.5 項参照)。GPIO02~GPIO04 端子を使用しない場合は、GND 端子とショートしてください。

8.2.15. VOCM 端子

VOCM 端子は、図 8-5 のようにカレントモード制御に使用する小信号用のパワー MOSFET (Q6) のゲートに接続します。VOCM 端子の周辺回路の設定は 8.10 項を参照してください。

8.2.16. SCID 端子

SCID 端子はデバッグ用端子です。ソフトウェアのデバッグやフラッシュメモリ上のソフトウェアのプログラム (イレース、ライト) 方法は MD6603 のデータシートを参照してください。

使用しない場合はオープン状態にしてください。

8.2.17. VGL 端子、VGH 端子

VGL 端子と VGH 端子は、LLC 部のパワー MOSFET を駆動するためのドライブ出力です。

VGL 端子はローサイド、VGH 端子はハイサイドを駆動します。ドライブ電流は、ソース電流 $I_{GL(SRC)} = I_{GH(SRC)} = -300 \text{ mA}$ 、シンク電流 $I_{GL(SNK)} = I_{GH(SNK)} = 550 \text{ mA}$ です。

以下、Q4 の周辺回路を例に説明します。Q3 の周辺回路も同様です。ターンオフ時のゲート立下り速度を速くするためには、図 8-5 のようにダイオード D11 を接続します。R26、R27、D11 は、パワー MOSFET の損失、ゲート波形（配線パターンによるリンギングなど）、EMI ノイズを、実際の動作で確認し調整します。R28 は、パワー MOSFET ターンオフ時の急峻な dv/dt による誤動作防止用で、 $10 \text{ k}\Omega \sim 100 \text{ k}\Omega$ 程度です。R28 はパワー MOSFET のゲートとソースの近くに接続します。なお、ゲート抵抗を調整する際は、パワー MOSFET のゲート波形を確認し、図 8-6 のようにデッドタイムが確保できているか確認する必要があります。

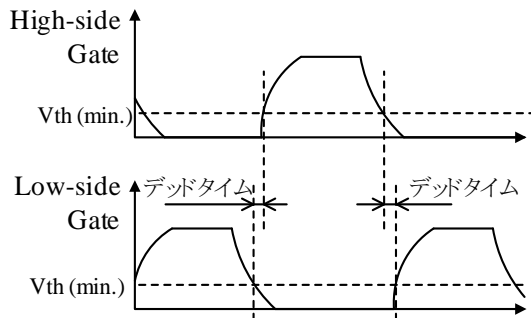


図 8-6 デッドタイムの確認

8.2.18. VB 端子、VS 端子

VB 端子は、ハイサイド・フローティング電源の入力端子で、VS 端子は、ハイサイド・フローティング電源のグランド端子です。VB 端子と VS 端子間には、ハイサイドドライバ低入力電圧保護機能 (VB_UVLO) が搭載されています (8.12 項参照)。

図 8-7 にハイサイドのパワー MOSFET (Q3) を駆動するためのブートストラップ回路を示します。

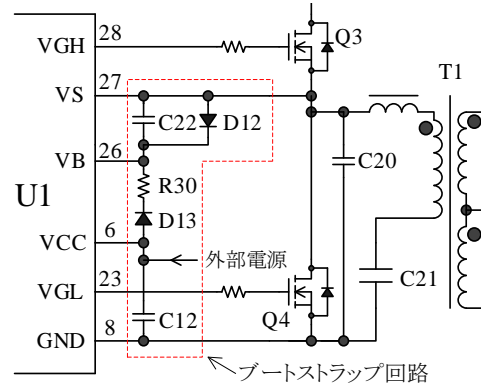


図 8-7 ブートストラップ回路

ハイサイドのパワー MOSFET がオフ、ローサイドのパワー MOSFET (Q4) がオンのとき、VS 端子電圧はグランドとほぼ同じ電位になり、VCC 端子は C22 を充電します。VB 端子と VS 端子間の電圧が $V_{BUV(ON)} = 6.8 \text{ V}$ 以上になると、内部のハイサイドドライバ回路が動作を開始し、 $V_{BUV(OFF)} = 6.4 \text{ V}$ 以下になると動作を停止します (VB_UVLO)。この VB_UVLO により、C22、D12 がショートした場合の保護が可能です。ブートストラップ回路の部品の設定は以下のとおりです。

● D13

D13 は、リカバリー時間が短く、逆電流の少ない高速ダイオードを使用します。電源入力電圧の上限仕様が AC265V の場合は、 $V_{RM} = 600 \text{ V}$ の高速整流ダイオードを推奨します。

● C12、C22、R30

C12 と C22 の容量、R30 の抵抗値は、外付けパワー MOSFET のゲートチャージ電荷量 Q_g と、最低発振周波数で動作しているときの VB と VS 端子間電圧のディップ量で決まります。高圧差動プローブを使用して VB 端子と VS 端子間の電圧を測定し、 $V_{BUV(ON)} = 6.8 \text{ V}$ より高くなるように調整します。C12 と C22 には、低 ESR で漏れ電流の少ないフィルムコンデンサかセラミックコンデンサを使用します。C12 の目安は $0.47 \mu\text{F} \sim 1 \mu\text{F}$ です。C22 と R30 は、時定数が 500 ns 以下になるように設定します。C22 は $0.047 \mu\text{F} \sim 0.1 \mu\text{F}$ 、R30 は $2.2 \Omega \sim 10 \Omega$ 程度です。

● D12

D12 は VS 端子の負電位対策用ダイオードです。D12 は VB 端子と VS 端子間の電圧が、絶対最大定格の -0.3 V 以下にならないよう、順方向電圧 V_F の小さいショットキーダイオードを接続します。

8.3. 起動動作

VCC 端子は、IC の制御回路電源入力端子で、外部電源から電力を供給します。

AC 電源を投入し、外部電源から印加された VCC 端子電圧が $V_{CC(ON)} = 14.0 \text{ V}$ 以上になると、PFC 部の VGP 端子が発振を開始し、PFC 部出力電圧が上昇します。PFC 部の VGP 端子が発振を開始してから 100 ms 以上経過すると、LLC 部の VGH 端子、VGL 端子が発振を開始し、2 次側の出力電圧が上昇します。 $V_{CC(OFF)} = 8.3 \text{ V}$ 以下になると、低入力時動作禁止回路 (UVLO : Undervoltage Lockout) により IC は動作を停止します。

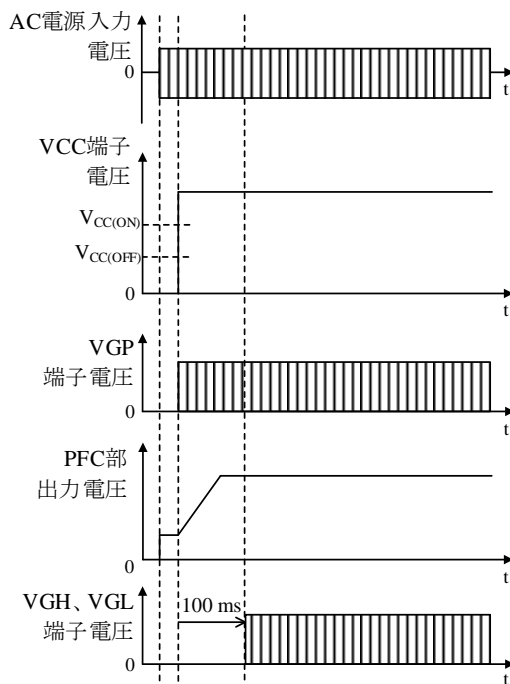


図 8-8 起動時の動作波形

8.4. ソフトスタート機能

図 8-9 に起動時のソフトスタート動作波形を示します。本 IC は部品のストレス低減のため、ソフトスタート機能を搭載しています。ソフトスタート動作時は、VGH、VGL 端子のスイッチング周波数が徐々に低下し、同時に出力電力が増加します。出力電力が増加するにつれて、IC はフィードバック信号によるスイッチング周波数制御で動作します。

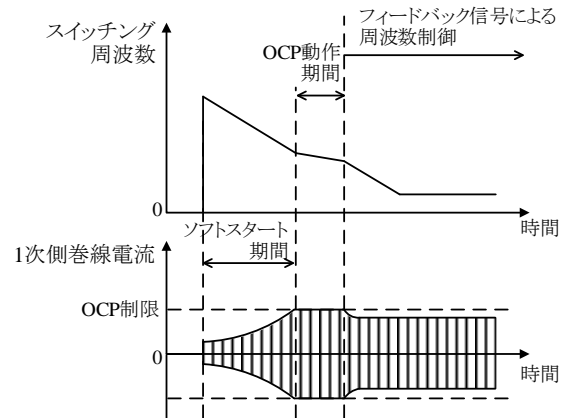


図 8-9 ソフトスタート動作

8.5. AC 電源入力低電圧保護機能、AC 電源入力オフ検出機能

本 IC は、AC 電源入力低電圧保護機能と AC 電源入力オフ検出機能を搭載しています。これにより、AC 電源入力電圧が低いときに VGP 端子のスイッチング動作を停止し、過入力電流や過熱を防止します。

図 8-10 のように、AC 入力電圧は VSEN 端子で検出します。定常動作状態から AC 入力電圧が低下し、VSEN 端子電圧が $V_{SEN(OFF)} = 0.47 \text{ V}$ 以下の状態、または VSEN 端子の電圧変化が無い状態を遅延時間 $t_{VSEN(OFF)} = 10.0 \text{ ms}$ 継続すると、VGP 端子のスイッチング動作を停止 (AC 電源入力低電圧保護機能) し、 $t_{VSEN(AC_OFF)} = 23.0 \text{ ms}$ 継続すると、GPIO4 端子が“L”になります (AC 電源入力オフ検出機能)。図 8-10 のように、フォトカプラなどを使用して、AC 電源入力オフ検出信号を 2 次側のマイコンなどに送ることができます。このとき、LLC 回路は AC オフモードで動作します。

AC 入力電圧が上昇し、IC が動作状態、かつ VSEN 端子電圧が $V_{SEN(ON)} = 0.56 \text{ V}$ 以上になると、VGP 端子は出力負荷に応じてスイッチング動作を開始し、LLC 回路は定常動作に移行します。

VSEN 端子に接続する検出抵抗 R21 の目安は $20 \text{ k}\Omega$ 程度です。R17~R21 は最終的に実機で動作を確認し、定数を調整します。なお、R17~R20 は、高い電圧が印加される高抵抗のため、電食を考慮した抵抗を選択したり、抵抗を直列に接続して、個々の抵抗に印加される電圧を下げたりするなどの配慮をします。

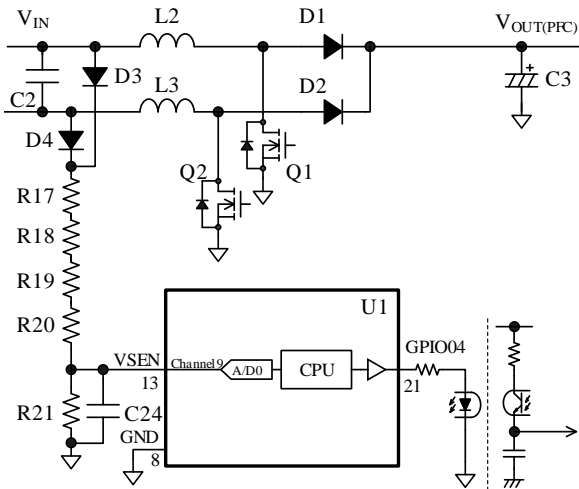


図 8-10 VSEN 端子周辺回路

8.6. VCC 端子過電圧保護機能

VCC 端子と GND 端子間に、VCC 端子 OVP しきい値 $V_{CC(OVP)} = 19.0\text{ V}$ 以上の電圧を印加すると、VCC 端子の過電圧保護機能 (VCC_OVP : VCC Pin Overvoltage Protection) が動作し、スイッチング動作を停止します。

その後、VCC 端子電圧が $V_{CC(P.OFF)} = 8.3\text{ V}$ 以下になると再起動します。過電圧の要因を取り除くと、通常の動作に自動復帰します。

8.7. PFC 部過電流保護機能、PFC 部過負荷保護機能

本 IC は、PFC 部過電流保護機能 (PFC_OCP : PFC Overcurrent Protection) を搭載しています。CS 端子電圧をパルス・バイ・パルスで検出し、CS 端子電圧が PFC_OCP のしきい電圧になると、VGP 端子のオン時間を制限する機能です。PFC_OCP のしきい電圧は、CS 端子で設定でき、しきい電圧の範囲は $V_{CS(LO)} \sim V_{CS(HI)}$ です。

図 8-11 のように、CS 端子電圧が PFC_OCP のしきい電圧を超える状態が、AC 半波単位で $N_{OPP(AC)} = 32$ 回発生すると、PFC 部過負荷保護機能 (PFC_OLP : PFC Overload Protection) が動作し、VGP 端子、VGH 端子、VGL 端子の発振を停止します。その後、保護復帰時間 $t_{AR} = 3000\text{ ms}$ 以上経過すると、PFC 部過負荷保護動作を解除し IC が再起動します。過電流の要因を取り除くと、通常の動作に自動復帰します。

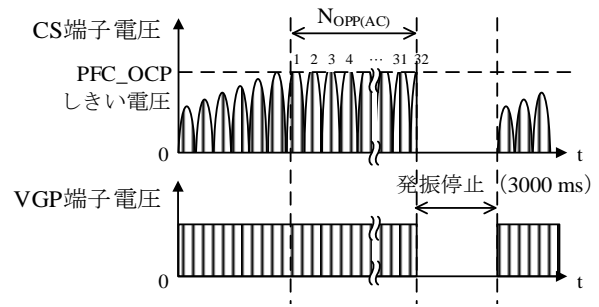


図 8-11 PFC_OCP 動作波形

カレントトランスは、すべての AC 入力電圧設定範囲で CS 端子電圧が $V_{CS(LO)} \sim V_{CS(HI)}$ の範囲になるように設計します。カレントトランスの巻数比 n は、次式で算出できます。

$$n = \frac{I_{D(PEAK)}}{V_{OCP}} \times R_{CS} \quad (2)$$

ここで、

$I_{D(PEAK)}$: 過電流の設定値

R_{CS} : カレントトランスの電流検出抵抗値
(5 項に示す回路例の R10)

V_{OCP} : PFC_OCP しきい電圧 ($V_{CS(HI)}$)

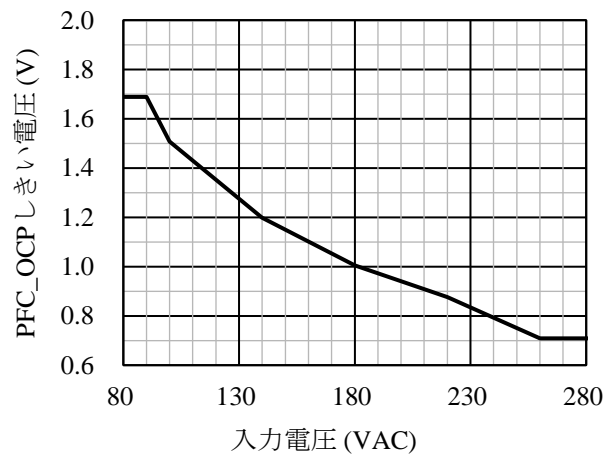


図 8-12 PFC_OCP しきい電圧と入力電圧の関係

8.8. PFC 部出力過電圧保護機能

PFC 部出力の過電圧は、VREF 端子で検出します。図 8-13 に PFC 部出力過電圧保護機能 (PFC_OVP : PFC Overvoltage Protection) の動作波形を示します。VREF 端子電圧が上昇し、 $V_{REF(OVP)} = 2.23 \text{ V}$ 以上になると PFC_OVP が動作し、VGP 端子の発振を停止して出力電圧の上昇を抑制します。出力電圧が低下し、VREF 端子電圧が $V_{REF(OVP_R)} = 2.18 \text{ V}$ 以下になると、発振を再開します。このように、PFC 部出力が過電圧状態の間は間欠発振動作を繰り返します。過電圧の要因を取り除くと、通常の動作に自動復帰します。このとき、LLC 回路の VGH 端子と VGL 端子はスイッチング動作を継続します。

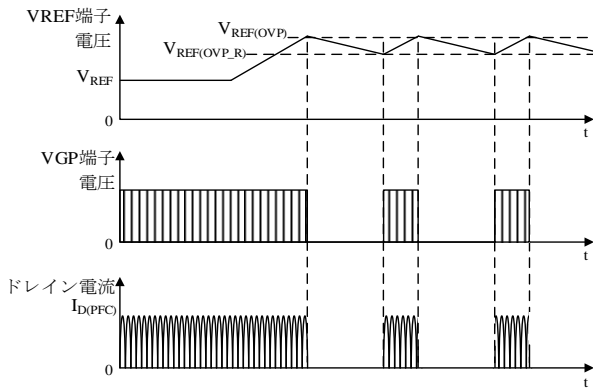


図 8-13 PFC_OVP 動作波形

8.9. PFC 部出力低電圧保護機能

PFC 部出力の低電圧は、VREF 端子で検出します。図 8-14 に PFC 部出力低電圧保護機能 (PFC_UVP : PFC Undervoltage Protection) の動作波形を示します。VREF 端子電圧が低下し、 $V_{REF(UVD)} = V_{REF} - 0.08 \text{ V}$ 以下になると、VGP 端子のオン幅を広げます。VREF 端子電圧がさらに低下し、 $V_{REF(UVP)} = 1.10 \text{ V}$ 以下になると、PFC_UVP が動作し VGP 端子の発振を停止します。その後、VREF 端子電圧が低下し、VREF 端子電圧が $V_{REF(UVP_R)} = 0.55 \text{ V}$ 以下になると、VGP 端子の発振を再開します。VGP 端子の発振停止後、復帰遅延時間 $t_{UVP_R} = 819 \text{ ms}$ 以内に VREF 端子電圧が $V_{REF(UVP_R)}$ 以下にならなかった場合は、 t_{UVP_R} 経過した時点で VGP 端子の発振を再開します。このように、出力低電圧状態の間は間欠発振動作を繰り返します。低電圧の要因を取り除くと、通常の動作に自動復帰します。

このとき、LLC 回路の VGH 端子と VGL 端子はスイッチング動作を継続します。

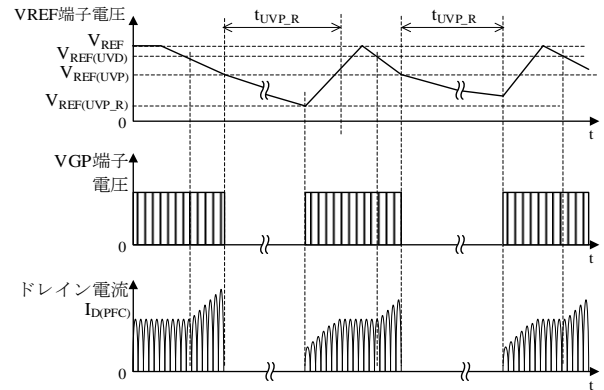


図 8-14 PFC_UVP 動作波形

8.10. LLC 部定電圧制御

図 8-15 に FB 端子と CM 端子、VOCM 端子の周辺回路を示します。VGH 端子のオン時間は、CM 端子電圧と FB 端子電圧で決まります。VGL 端子のオン時間は、VGH 端子と同じです。デッドタイムを含む VGH 端子と VGL 端子のオン時間は、デューティ 50% で制御され、オン時間が短いほど動作周波数は高くなります。

CM 端子にはコンデンサ C18 を接続します。ハイサイドのパワー MOSFET がオンすると、C18 が充電され、CM 端子電圧 V_{CM} が上昇します。FB 端子には、コンデンサ C16 とフォトカプラ PC1 を接続します。フォトカプラは、負荷に応じて FB 端子からフィードバック電流を引き抜き、FB 端子電圧 V_{FB} を調整します。本 IC は、内部のコンパレータで V_{CM} と V_{FB} を比較し、 V_{CM} が V_{FB} になるまでの時間をオン時間とします。また $V_{CM} \approx V_{FB}$ になると VOCM 端子を“H”にして Q6 をターンオンします。これにより、C18 を放電し、CM 端子電圧を初期値 (0 V) に戻します。

軽負荷時は FB 端子からの引き抜き電流が増加し、 V_{FB} が低下するため、オン時間が減少して、動作周波数が高くなります。重負荷時はこの逆の動作になり、 V_{FB} が上昇するため、オン時間が増加して、周波数が低くなります。このように発振周波数を制御して、出力電圧を一定にします (制御はインダクタンス領域)。

重負荷時、 V_{FB} の上昇に伴い V_{CM} のピーク値が $V_{CM(MAX)} = 2.00 \text{ V}$ 以上になると、LLC 部過電流保護機能 (LLC_OCP) が動作し、パルス・バイ・パルスで電流を制限します。LLC_OCP の詳細は、8.13 項を参照してください。

C18 は $1000 \text{ pF} \sim 0.01 \mu\text{F}$ 程度です。C18 の値は最大出力電力に依存するため注意が必要です。

2 次側エラーアンプ回路部の定数は、フォトカプラ PC1 のコレクタ電流が FB 端子の最大ソース電

流の絶対値 330 μA より多く流せるように設定します。特に、フォトカプラの電流伝達率 CTR は経年変化を考慮した設計が必要です。C16 は 1000 pF 程度です。

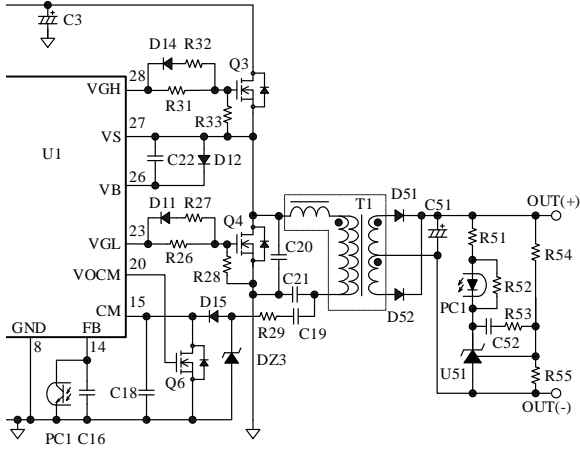


図 8-15 FB 端子周辺回路

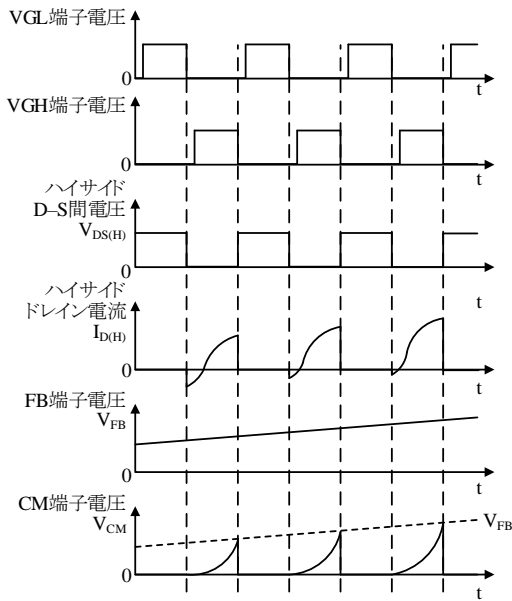


図 8-16 カレントモード制御動作波形

8.11. LLC 部デッドタイム

デッドタイムは、LLC 部のハイサイドとローサイドのパワーMOSFET が両方ともオフする期間です。デッドタイム期間が電圧共振期間より短い場合は、図 8-17 のように電圧共振期間の途中でパワーMOSFET がターンオン、ターンオフします。この場合、パワーMOSFET はハードスイッチング動作になり、スイッチング損失が増大します。

デッドタイムは、電源のすべての動作範囲で

図 8-17 のようにならないように、 $t_{d(\text{MIN})} = 0.47 \mu\text{s} \sim t_{d(\text{MAX})} = 0.56 \mu\text{s}$ の間で設定してください。

デッドタイムは FB 端子電圧に依存して図 8-19 のように変化します。また、入力電圧上限で負荷下限、入力電圧下限で負荷上限の条件において、図 8-18 のドレイン電流がボディダイオードに流れる期間がデッドタイムより長くなるようにマージンを確保し、ZCS (Zero Current Switching) 動作をしているか実働で確認が必要です。

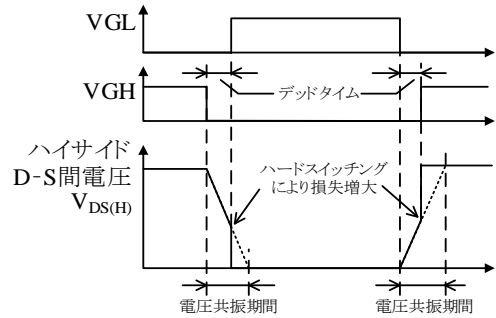


図 8-17 ZVS 不具合波形

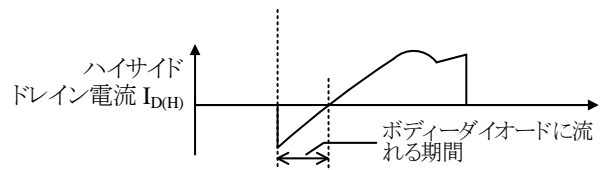


図 8-18 ZCS 確認箇所

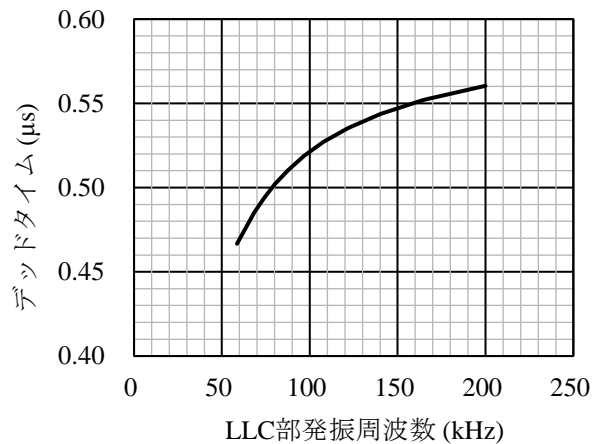


図 8-19 デッドタイムと LLC 部発振周波数の関係

8.12. LLC 部ハイサイドドライバ低入力電圧保護機能

VB 端子と VS 端子間には、ハイサイドドライバ低入力電圧保護機能（VB_UVLO：VB Pin Undervoltage Lockout）が搭載されています。

VB-VS 間の電圧が $V_{BUV(ON)} = 6.8 \text{ V}$ 以上になると、内部のハイサイドドライバ回路が動作を開始し、 $V_{BUV(OFF)} = 6.4 \text{ V}$ 以下になると動作を停止します。この VB_UVLO により、ブートストラップ回路用コンデンサ C22 や保護ダイオード D12 がショートした場合の保護が可能です。

8.13. LLC 部過電流保護機能、LLC 部過負荷保護機能

LLC 部過電流保護機能（LLC_OCP：LLC Overcurrent Protection）は、パワー-MOSFET のピークドレイン電流をパルス・バイ・パルスで検出して、出力電力を制限します。パワー-MOSFET に流れる電流は、CM 端子で検出します。重負荷時、FB 端子電圧 V_{FB} が上昇すると、CM 端子電圧 V_{CM} のピーク値も上昇します。 V_{CM} が $V_{CM(MAX)} = 2.00 \text{ V}$ 以上になると、LLC_OCP が動作し、発振周波数を上昇させ、ドレイン電流を制限します。

LLC_OCP の状態が $t_{OLPI} = 5.0 \text{ ms}$ 以上継続すると、LLC 部過負荷保護機能（LLC_OLP：LLC Overload Protection）が動作し、VGH、VGL、VGP 端子の発振を停止します。その後、保護復帰時間 $t_{AR} = 3000 \text{ ms}$ 以上経過すると、LLC 部過負荷保護動作を解除し IC が再起動します。過負荷の要因を取り除くと、通常の動作に自動復帰します。

LLC_OCP 作動時の最大出力電力 P_{MAX} は、CM 端子のコンデンサ C18 の容量に依存します。C18 が小さいほど周波数が上昇し、 P_{MAX} は小さくなります。C18 の目安は $1000 \text{ pF} \sim 0.01 \mu\text{F}$ です。

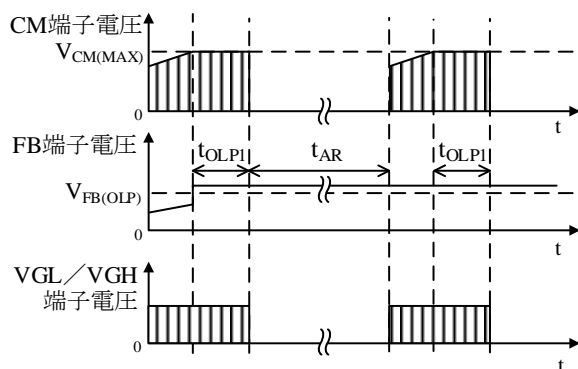


図 8-20 LLC_OCP、LLC_OLP 動作波形

8.14. 過熱保護機能

IC の制御回路部の温度が、 $T_{J(TSD)} = 125 \text{ }^\circ\text{C}$ に達すると、過熱保護機能（TSD：Thermal Shutdown）が動作し、スイッチング動作を停止します。VCC 端子電圧が $V_{CC(P.OFF)} = 8.3 \text{ V}$ 以下、かつ IC の制御回路部の温度が $T_{J(TSD)}$ 未満になると再起動します。TSD 動作期間は IC の動作を停止します。過熱の要因を取り除くと、通常の動作に自動復帰します。

9. 外付け部品

9.1. 共振トランス

共振電源は、トランスのリーケージインダクタンスを用いるため、トランスの巻線は線径の細いリッツ線を束にしたものを使用し、渦電流、表皮効果の影響を小さくします。

9.2. PFC 部のインダクタ

インダクタは、銅損・鉄損による温度上昇や磁気飽和に対し、適宜マージンを設けます。

9.3. パワーMOSFET

パワーMOSFET の耐圧 V_{DSS} は、PFC 部の出力電圧 $V_{OUT(PFC)}$ に対して十分にマージンがあるものを選定します。また、放熱器のサイズは、パワーMOSFET のスイッチング損失とオン抵抗による損失を考慮して選定します。

9.4. PFC ブーストダイオード (D1、D2)

PFC 回路のブーストダイオード D1、D2 のピーク逆電圧 V_{RSM} は、PFC 部の出力電圧 $V_{OUT(PFC)}$ に対して十分にマージンがあるものを選定します。また、ノイズや損失を低減するため、逆回復時間 t_r の短い高速ダイオードを推奨します。放熱器のサイズは、順方向降下電圧 V_F による損失と、リカバリ電流による損失を考慮して選定します。

9.5. 入力フィルタ

入力部は C1、C2、L1 の π 型フィルタに加えて、C8、C9、D9、D10 を接続します。C8、C9 は $600\text{ V} / 0.1\ \mu\text{F} \sim 1.0\ \mu\text{F}$ 程度のフィルムコンデンサを使用します。D9、D10 は一般整流ダイオードを使用します。最終的に実機で動作を確認し、定数を調整します。

9.6. 出力コンデンサ (C51)

出力の平滑用の電解コンデンサは、リップル電流、電圧、温度上昇に対し、適宜設計マージンを設けます。また、リップル電圧を低減するため、スイッチング電源設計に適した、低 ESR タイプを使用してください。

9.7. 電流共振用コンデンサ (C21)

C21 には、大きな共振電流が流れます。C21 は、損失が少ない大電流用のポリプロピレンフィルムコンデンサなどを使用します。また、C21 には高周波数の電流が流れるため、コンデンサの周波数特性を考慮する必要があります。

10. パターンレイアウト

スイッチング電源は、高周波かつ高電圧の電流経路が存在し、基板のパターンや部品の実装条件が、動作、ノイズ、損失などに大きく影響します。そのため、図 10-1 に示す高周波電流ループは極力小さくし、パターンを太くして、ラインインピーダンスを低くする必要があります。また、グラウンドラインは輻射ノイズに大きな影響を与えるため、極力太く、短く配線します。

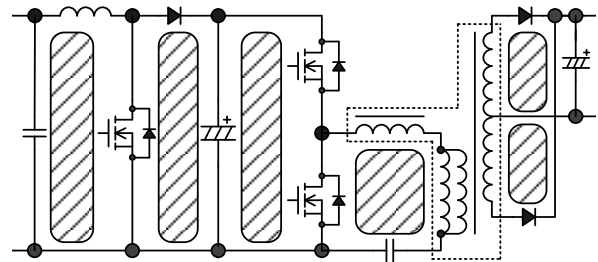


図 10-1 高周波電流ループ

図 10-2 に IC 周辺回路の接続例を示します。以下に示す内容も配慮してパターンを設計する必要があります。

1) 主回路パターン

PFC 回路、LLC 回路のスイッチング電流が流れる主回路パターンは、極力太く、電流ループを小さく配線します。

2) 制御系グラウンドパターン

制御系のグラウンドパターンに主回路の大電流が流れると、制御グラウンドの電位が変動し、IC の誤動作の原因になります。グラウンドパターンは、できるだけ太く、短く配線してください。

IC の制御系のグラウンドは、主回路パターンの配線と分けて、GND 端子のできるだけ近くに 1 点で配線します。このとき、PGND 端子には配線しないでください。また、グラウンドの配線 (GND 端子、PGND 端子、VCC 端子のコンデンサ) は、それぞれ個別の配線で、PFC 回路の出力コンデンサ C3 の根元に 1 点で接続します。

3) VCC 端子周り

IC の電源供給用パターンのため、極力電流ループを小さく配線します。VCC 端子と GND 端子の近くには、フィルムコンデンサ C12 (0.1 μ F ~ 1.0 μ F 程度)などを追加します。

4) VB 端子周り

VCC 端子と VB 端子間に接続するブートストラップ回路の部品 (D13、R30) は、IC のできるだけ近くに配置し、極力電流ループを小さく配線します。VB 端子と VS 端子間のコンデンサ C22 も、短く配線してください。

5) IC の制御信号系部品

IC の制御信号系部品は、IC の近くに配置し、できるだけ短いパターンで IC の端子に接続します。

6) 2 次側整流平滑回路

スイッチング電流が流れる 2 次側主回路パターンです。このパターンは極力太く、電流ループを小さく配線します。

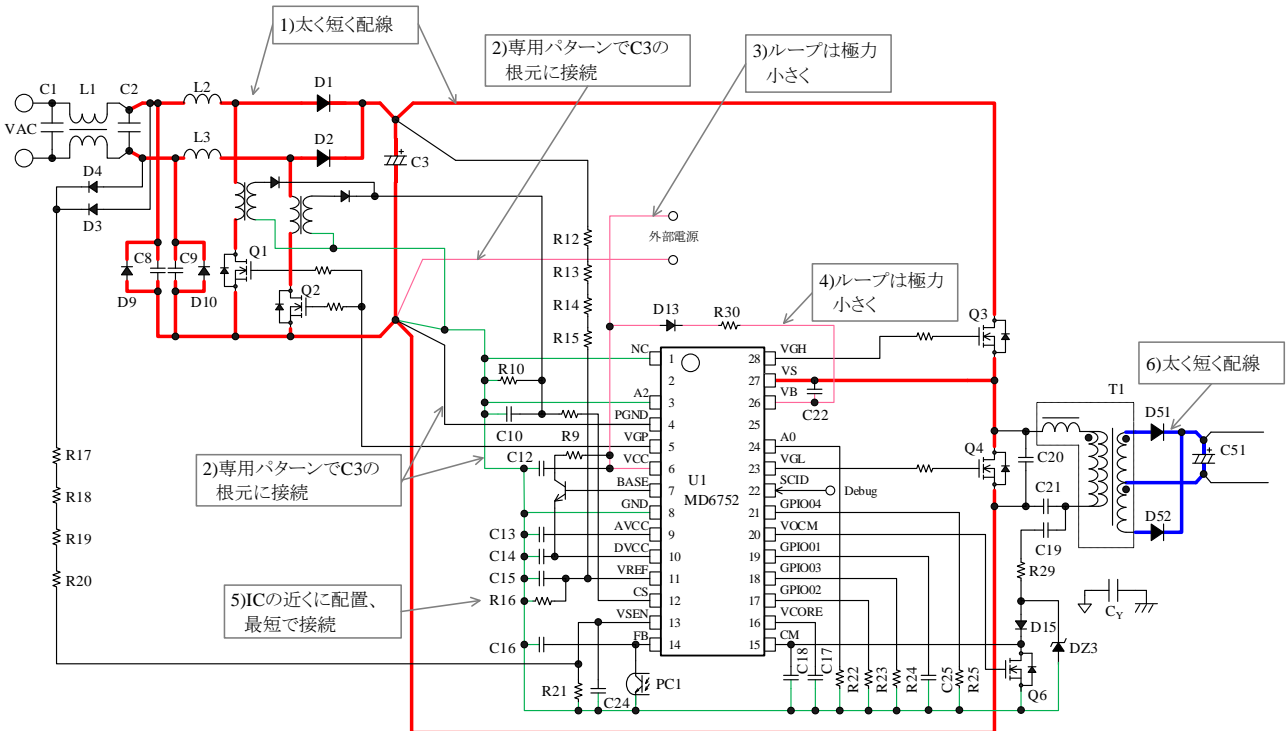


図 10-2 IC 周辺回路の接続例

注意書き

- 本書に記載している製品（以下、「本製品」という）のデータ、図、表、およびその他の情報（以下、「本情報」という）は、本書発行時点のものであります。本情報は、改良などで予告なく変更することがあります。本製品を使用する際は、本情報が最新であることを弊社販売窓口を確認してください。
- 本製品は、一般電子機器（家電製品、事務機器、通信端末機器、計測機器など）の部品に使用されることを意図しております。本製品を使用する際は、納入仕様書に署名または記名押印のうえ、返却をお願いします。高い信頼性が要求される装置（輸送機器とその制御装置、交通信号制御装置、防災装置、防犯装置、各種安全装置など）に本製品を使用することを検討する際は、必ず事前にその使用の適否について弊社販売窓口へ相談いただき、納入仕様書に署名または記名押印のうえ、返却をお願いします。本製品は、極めて高い信頼性が要求される機器または装置（航空宇宙機器、原子力制御、その故障や誤動作が生命や人体に危害を及ぼす恐れのある医療機器（日本における法令でクラスⅢ以上）など）（以下「特定用途」という）に使用されることは意図されておられません。特定用途に本製品を使用したことでお客様または第三者に生じた損害などに関して、弊社は一切その責任を負いません。
- 本製品を使用するにあたり、本製品に他の製品や部材を組み合わせる際、あるいはこれらの製品に物理的、化学的、その他の何らかの加工や処理を施す際は、使用者の責任においてそのリスクを必ず検討したうえで行ってください。
- 弊社は、品質や信頼性の向上に努めていますが、半導体製品は、ある確率で欠陥や故障が発生することは避けられません。本製品が故障し、その結果として人身事故、火災事故、社会的な損害などが発生しないように、故障発生率やディレーティングなどを考慮したうえで、使用者の責任において、本製品が使用される装置やシステム上で、十分な安全設計および確認を含む予防措置を必ず行ってください。ディレーティングについては、納入仕様書および弊社ホームページを参照してください。
- 本製品は、耐放射線設計をしておりません。
- 本書に記載している回路定数、動作例、回路例、パターンレイアウト例、設計例、推奨例、本書に記載しているすべての情報、およびこれらに基づく評価結果などは、使用上の参考として示したものです。
- 本情報に起因する使用者または第三者のいかなる損害、および使用者または第三者の知的財産権を含む財産権とその他一切の権利の侵害問題について、弊社は一切その責任を負いません。
- 本情報を、文書による弊社の承諾なしに転記や複製をすることを禁じます。
- 本情報について、弊社の所有する知的財産権およびその他の権利の実施、使用または利用を許諾するものではありません。
- 使用者と弊社との間で別途文書による合意がない限り、弊社は、本製品の品質（商品性、および特定目的または特別環境に対する適合性を含む）ならびに本情報（正確性、有用性、および信頼性を含む）について、明示的か黙示的かを問わず、いかなる保証もしておりません。
- 本製品を使用する際は、特定の物質の含有や使用を規制する RoHS 指令など、適用される可能性がある環境関連法令を十分に調査したうえで、当該法令に適合するように使用してください。
- 本製品および本情報を、大量破壊兵器の開発を含む軍事用途やその他軍事利用の目的で使用しないでください。また、本製品および本情報を輸出または非居住者などに提供する際は、「米国輸出管理規則」や「外国為替及び外国貿易法」など、各国で適用される輸出管理法令などを遵守してください。
- 弊社物流網以外における本製品の落下などの輸送中のトラブルについて、弊社は一切その責任を負いません。
- 本書は、正確を期すために慎重に製作したのですが、本書に誤りがないことを保証するものではありません。万一、本情報の誤りや欠落に起因して、使用者に損害が生じた場合においても、弊社は一切その責任を負いません。
- 本製品を使用する際の一般的な使用上の注意は弊社ホームページを、特に注意する内容は納入仕様書を参照してください。
- 本書で使用されている個々の商標、商号に関する権利は、弊社を含むその他の原権利者に帰属します。