

1 次側検出制御 PWM オフラインスイッチング電源用 IC SFA0006A

概要

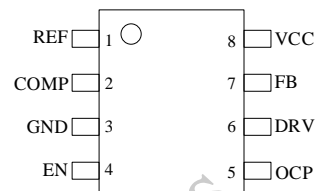
SFA0006A は、車載システムのスイッチング電源の制御に最適な 1 次側検出制御の電流モード型 PWM 制御 IC です。1 次側検出制御は構成部品が少ないため、電源の小型化を実現できます。また、低消費電力と低スタンバイ電力に対応するため、オートスタンバイ機能を内蔵しています。通常動作時は PWM モード、スタンバイ時はバースト発振モードへ自動的に切り替わります。充実した保護機能により、構成部品が少なく、コストパフォーマンスの高い電源システムを容易に構成できます。

特長

- AEC-Q100 準拠
- 端子部 Pb フリー (RoHS 対応)
- 1 次側検出制御
フォトカプラ不要
外付け抵抗とトランスの巻線数比で出力電圧を設定
- 電流モード型 PWM 制御
- 定電圧 (CV)、定電流 (CC) 制御
- オートスタンバイ機能
- 動作モード
通常時：PWM モード
軽負荷時：グリーンモード
スタンバイ時：バースト発振モード
- イネーブル機能
(EN 端子が“L”のとき IC の動作停止)
- ランダムスイッチング機能
- スロープ補正機能 (サブハーモニック発振抑制)
- リーディング・エッジ・ブランキング機能
- 保護機能
過電流保護 (OCP) : パルス・バイ・パルス
タイマー内蔵過負荷保護 (OLP) : 自動復帰
過電圧保護 (OVP) : 自動復帰
過熱保護 (TSD) : 自動復帰

パッケージ

SOP8



原寸大ではありません。

主要特性

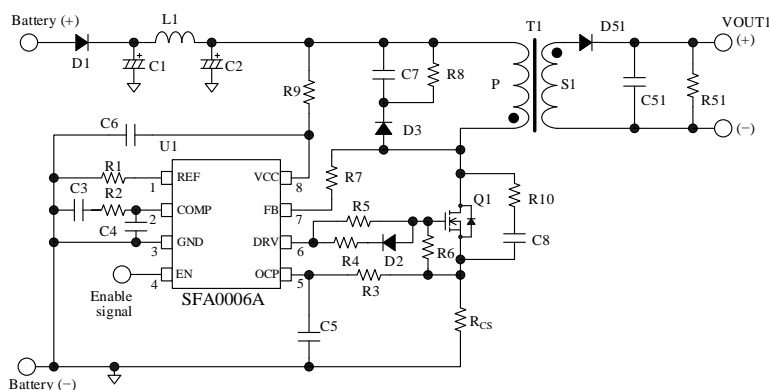
- 最大 VCC 端子電圧 : 40 V
- DRV 端子ソース電流 (ピーク) : -270 mA
- DRV 端子シンク電流 (ピーク) : 540 mA

アプリケーション

以下のような 12 V、24 V バッテリーに接続する車載向けスイッチング電源回路

- 補助電源
- 降圧回路

応用回路例



目次

概要	1
目次	2
1. 絶対最大定格	3
2. 推奨動作条件	3
3. 電気的特性	4
4. 機械的特性	5
5. ブロックダイアグラム	6
6. 各端子機能	6
7. 応用回路例	7
8. 外形図	8
9. 捺印仕様	9
10. 動作説明	10
10.1. 起動/停止動作、イネーブル機能	10
10.2. ソフトスタート機能	10
10.3. 1次側検出制御 (PSR)	11
10.4. 定電圧 (CV) 制御	11
10.5. 定電流 (CC) 動作	12
10.6. ランダムスイッチング機能	12
10.7. オートスタンバイ機能	12
10.8. 過電流保護機能 (OCP)、過負荷保護機能 (OLP)	13
10.8.1. リーディング・エッジ・ブランキング機能	13
10.8.2. 入力補正機能	13
10.9. 過電圧保護機能 (OVP)	14
10.10. FB 端子オープン保護機能	14
10.11. 過熱保護機能 (TSD)	14
11. 設計上の注意点	14
11.1. 外付け部品	14
11.1.1. 入力、出力の平滑用電解コンデンサ	14
11.1.2. VCC 端子周辺回路	15
11.1.3. FB 端子と REF 端子の周辺回路	15
11.1.4. COMP 端子周辺回路	15
11.1.5. OCP 端子周辺回路	15
11.1.6. DRV 端子周辺回路	15
11.2. パターン設計	16
注意書き	17

1. 絶対最大定格

電流値の極性は、IC を基準として流入（シンク）を“+”、流出（ソース）を“-”と規定します。
特記がない場合の条件は、 $T_A = 25\text{ }^\circ\text{C}$ です。

項目	記号	測定条件	端子	定格	単位
REF 端子電圧	V_{REF}		1-3	-0.3~5.5	V
COMP 端子電圧	V_{COMP}		2-3	-0.3~5.5	V
EN 端子電圧	V_{EN}		4-3	-0.3~40	V
OCP 端子電圧	V_{OCP}		5-3	-2.0~40	V
DRV 端子電圧	V_{DRV}		6-3	-0.3~9.0	V
DRV 端子ソース電流 (ピーク)	$I_{DRV(SO)}$		6-3	-270	mA
DRV 端子ソース電流 (DC)	$I_{DRV(SO)DC}$		6-3	-90	mA
DRV 端子シンク電流 (ピーク)	$I_{DRV(SI)}$		6-3	540	mA
DRV 端子シンク電流 (DC)	$I_{DRV(SI)DC}$		6-3	180	mA
FB 端子電圧	V_{FB}		7-3	-2.0~40	V
FB 端子電流	I_{FB}		7-3	1.0	mA
VCC 端子電圧	V_{CC}		8-3	-0.3~40	V
制御部許容損失	P_D	基板実装時*	—	1.04	W
動作周囲温度	T_{OP}		—	-40~125	$^\circ\text{C}$
保存温度	T_{STG}		—	-40~150	$^\circ\text{C}$
ジャンクション温度	T_J		—	150	$^\circ\text{C}$

* ガラスエポキシ基板(基板サイズ:42 mm × 32 mm、厚さ:1 mm)

2. 推奨動作条件

項目	記号	測定条件	端子	Min.	Typ.	Max.	単位
VCC 端子電圧	V_{CC}		8-3	5.5	—	32	V

3. 電気的特性

以下に示す電気的特性は、 $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$ における設計保証値です。電流値の極性は、IC を基準として流入（シンク）を“+”、流出（ソース）を“-”と規定します。

項目	記号	測定条件	端子	Min.	Typ.	Max.	単位
電源起動動作							
動作開始電源電圧	$V_{CC(ON)}$		8-3	4.4	4.80	5.3	V
動作停止電源電圧	$V_{CC(OFF)}$		8-3	4.0	4.40	4.8	V
動作電源電圧ヒステリシス	$V_{CC(HYS)}$		8-3	0.19	0.40	0.63	V
起動前回路電流	$I_{CC(OFF)}$	$V_{CC} = 14\text{ V}$	8-3	76	250	525	μA
動作時回路電流	$I_{CC(OP)}$	$V_{CC} = 14\text{ V}$ 、 $C_{DRV} = 2\text{ nF}$	8-3	0.49	2.90	5.00	mA
イネーブル動作時回路電流	$I_{CC(EN)}$	$V_{CC} = 14\text{ V}$	8-3	—	—	6	μA
イネーブル動作							
EN 端子オンしきい電圧	$V_{EN(ON)}$		4-3	0.43	1.88	2.94	V
EN 端子オフしきい電圧	$V_{EN(OFF)}$		4-3	0.38	1.28	2.10	V
EN 端子ヒステリシス電圧	$V_{EN(HYS)}$		4-3	—	0.60	1.26	V
EN 端子抵抗	R_{EN}		4-3	0.38	1.00	2.10	$\text{M}\Omega$
フィードバック動作							
FB 端子電流-REF 端子電流比	I_{REF}/I_{FB}		7-3	96	100	—	%
FB 端子オープン保護マスク期間（内部クロックサイクル）	$t_{FB(OPEN)}$		7-3	—	3	4	Cycles
REF 端子動作							
REF 端子基準電圧	V_{REF}		1-3	1.268	1.300	1.333	V
REF 端子過電圧しきい電圧	$V_{REF(OVP)}$		1-3	1.71	1.90	2.10	V
REF 端子マスク時間	t_{MASK}		1-3	0.70	1.00	1.33	μs
COMP 動作							
COMP 端子シンク電流	$I_{COMP(SI)}$		2-3	13.3	20.0	28.4	μA
COMP 端子ソース電流	$I_{COMP(SO)}$		2-3	-28.4	-20.0	-13.3	μA
COMP 端子過負荷しきい電圧	$V_{COMP(OLP)}$		2-3	2.38	2.80	3.26	V
周波数可変開始電圧	$V_{FDOWN(H)}$		2-3	1.05	1.20	1.37	V
周波数可変停止電圧	$V_{FDOWN(L)}$		2-3	0.50	0.60	0.70	V
発振停止 COMP 端子しきい電圧	$V_{COMP(OFF)}$		2-3	0.42	0.50	0.59	V
DRV 動作							
DRV 端子出力電圧	V_{DRV}		6-3	6.7	8.0	9.0	V
最小ドライブ電圧	$V_{DRIVE(MIN)}$	$V_{CC} = 5.2\text{ V}$	6-3	4.8	—	—	V
DRV 端子内部ソース抵抗値	$R_{DRV(SO)}$		6-3	0.45	5.0	22.1	Ω
DRV 端子内部シンク抵抗値	$R_{DRV(SI)}$		6-3	0.45	4.5	21.1	Ω
DRV 端子非動作時出力電圧	$V_{DRV(OFF)}$		6-3	0.095	0.800	1.200	V

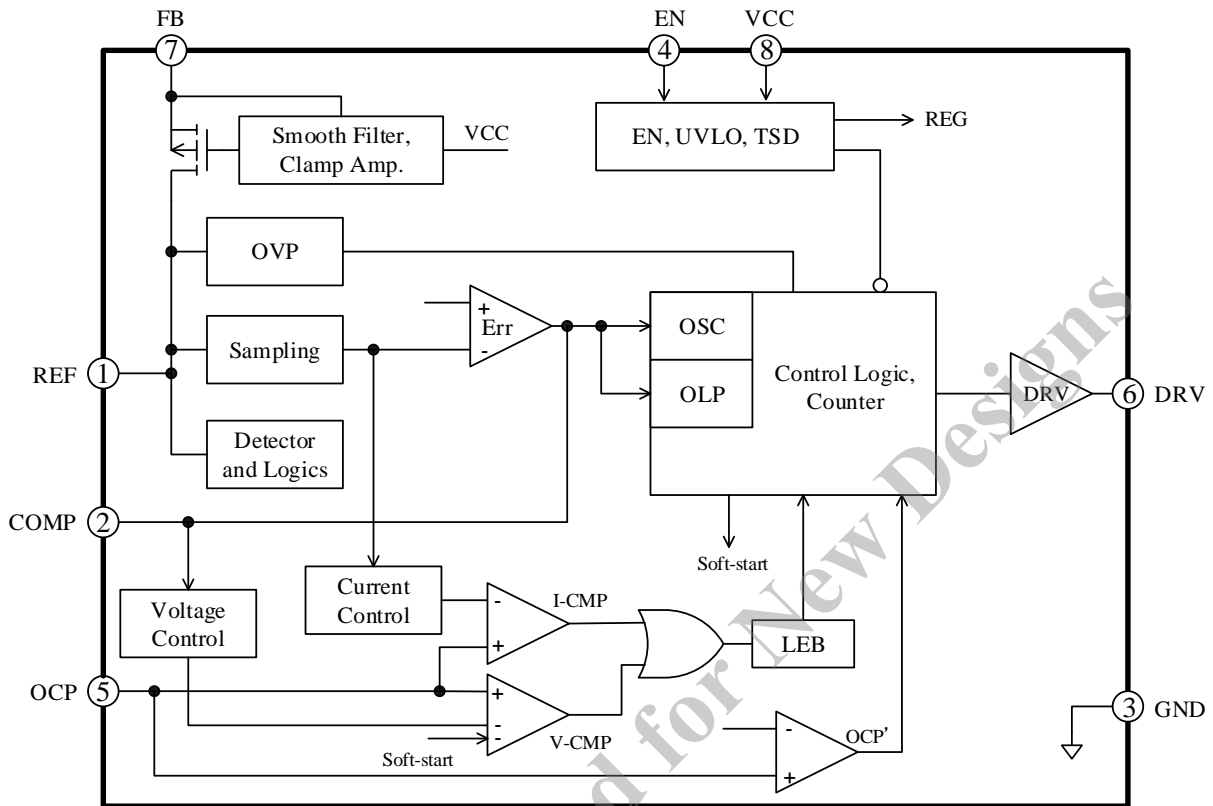
項目	記号	測定条件	端子	Min.	Typ.	Max.	単位
DRV 端子立ち上がり時間*	$t_{r(DRV)}$	$C_{DRV} = 2 \text{ nF}$	6-3	—	60	—	ns
DRV 端子立ち下がり時間*	$t_{f(DRV)}$	$C_{DRV} = 2 \text{ nF}$	6-3	—	30	—	ns
PWM 動作							
平均発振周波数	$f_{OSC(AVG)}$	$V_{COMP} = 2 \text{ V}$	6-3	50.0	60.0	70.0	kHz
最低発振周波数	$f_{OSC(MIN)}$	$V_{COMP} = 0.5 \text{ V}$	6-3	16.0	20.0	24.0	kHz
最大オンデューティ	D_{MAX}		6-3	72.0	81.5	88.0	%
周波数変動幅*	Δf		6-3	—	5.4	—	kHz
ソフトスタート時間	t_{SS}		6-3	9.9	13.5	18.4	ms
過負荷保護遅延時間	$t_{OLP(ON)}$		6-3	59.0	93.1	140.0	ms
過負荷保護停止期間	$t_{OLP(OFF)}$		6-3	1.292	1.730	2.300	s
過電流保護動作							
35% オンデューティ時 OCP しきい電圧	$V_{OCP(H)}$		5-3	247	300	347	mV
LEB (t_{BW}) 時 OCP しきい電圧	$V_{OCP(LEB)}$		5-3	455	600	770	mV
過電流補正制限 オンデューティ*	D_{DPC}		5-3	—	35	—	%
ゼロオンデューティ時 OCP しきい電圧	$V_{OCP(L)}$		5-3	228	270	315	mV
OCP 端子ソース電流	I_{OCP}	$V_{OCP} = 0 \text{ V}$	5-3	0.95	14.5	47.0	μA
リーディング・エッジ・ブ ランキング時間*	t_{LEB}		5-3	170	300	420	ns
過熱保護動作							
過熱保護動作温度*	T_{TSD}		8-3	150	165	180	$^{\circ}\text{C}$
過熱保護ヒステリシス温度*	$T_{TSD(HYS)}$		8-3	—	13	—	$^{\circ}\text{C}$

*設計保証

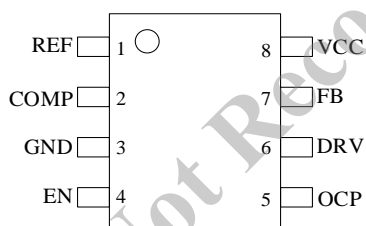
4. 機械的特性

項目	測定条件	Min.	Typ.	Max.	単位
質量		—	0.084	—	g

5. ブロックダイアグラム



6. 各端子機能



端子番号	端子名	機能
1	REF	出力電圧設定
2	COMP	位相補償
3	GND	回路グラウンド
4	EN	イネーブル信号入力
5	OCP	過電流信号入力
6	DRV	ゲートドライブ出力
7	FB	パワーMOSFET ドレイン電圧検出
8	VCC	電源入力

7. 応用回路例

図 7-1 に、本 IC を用いた回路例を示します。外付けパワー-MOSFET のドレイン端子のサージ電圧が大きくなる電源仕様の場合は、P 巻線間に CRD クランプスナバ (C7、R8、D3) 回路や、パワー-MOSFET のドレインとソース端子間に C または RC ダンパースナバ回路 (R10、C8) を追加します。

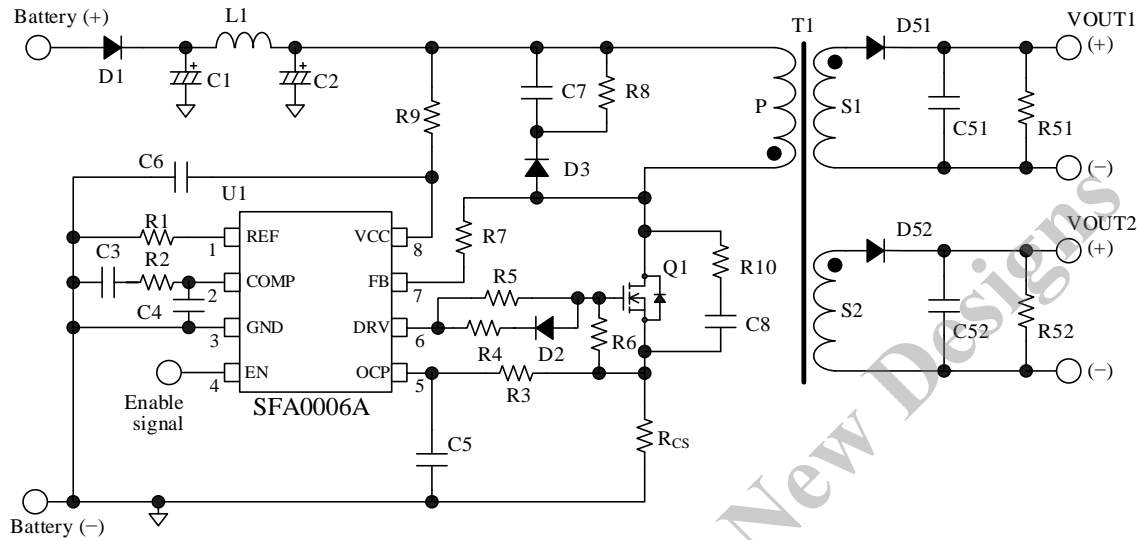
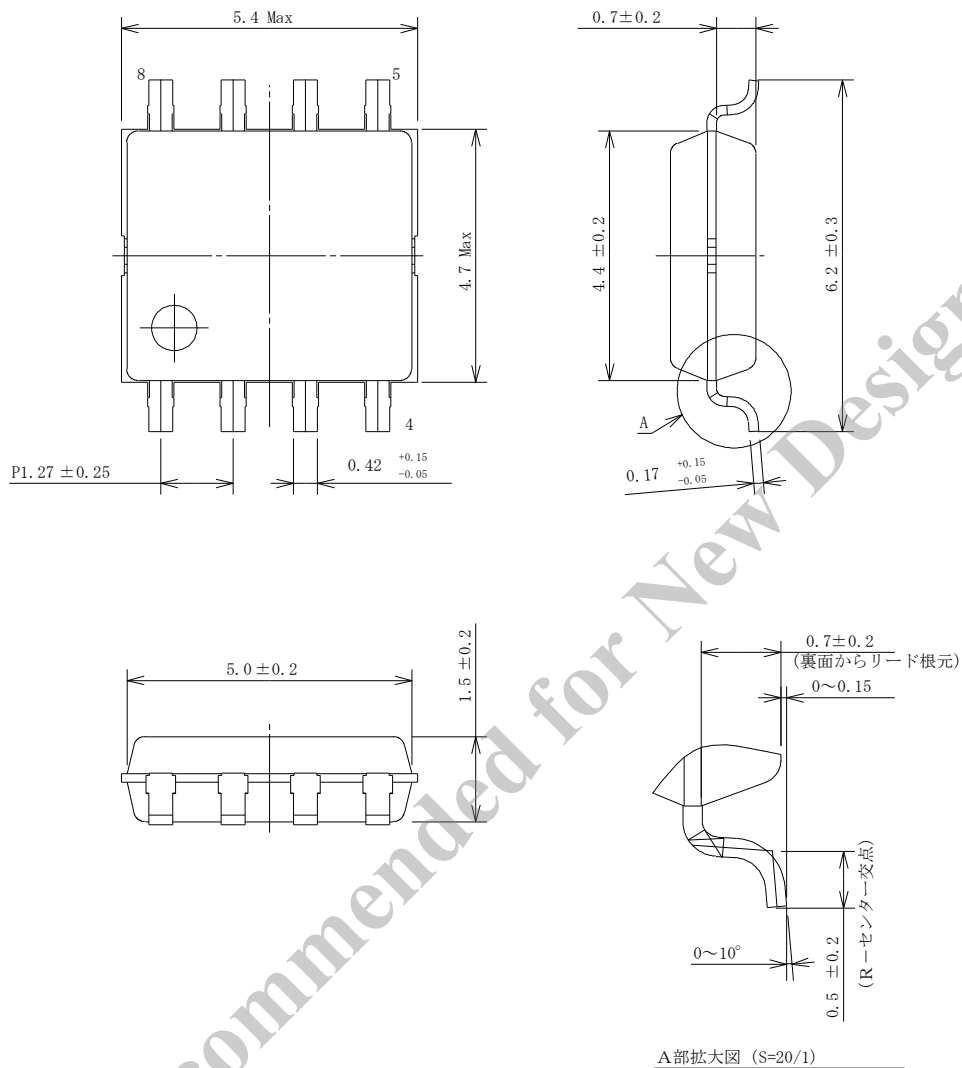


図 7-1 ドレイン電圧を検出する場合

8. 外形図

● SOP8 パッケージ

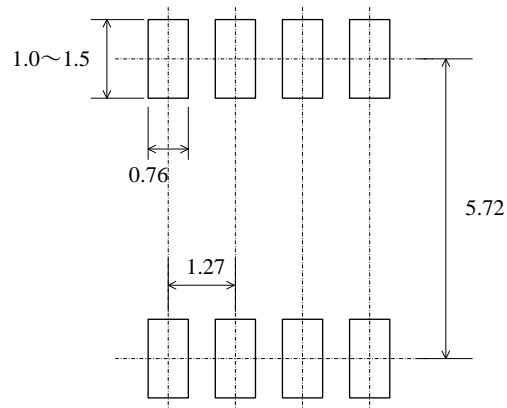


備考:

- 単位: mm
- 端子部 Pb フリー (RoHS 対応)
- リフロー (MSL3)

SFA0006A

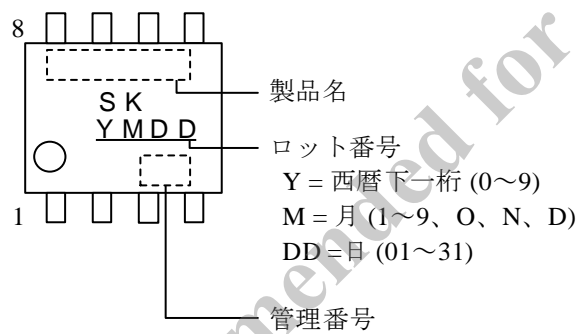
● SOP8 ランドパターン例



備考：

- 単位：mm

9. 捺印仕様



10. 動作説明

特記がない場合の特性数値は Typ. 値を表記します。電流値の極性は、IC を基準として流入（シンク）を“+”、流出（ソース）を“-”と規定します。

10.1. 起動/停止動作、イネーブル機能

図 10-1 に VCC 端子と EN 端子の内部回路、図 10-2 に起動時の動作波形を示します。

本 IC は起動時、VCC 端子電圧が動作開始電源電圧 $V_{CC(ON)}=4.80\text{ V}$ 以上、かつ EN 端子電圧がオンしきい電圧 $V_{EN(ON)}=1.88\text{ V}$ になると内部電源（REG）が動作します。内部電源が動作すると、内部発振器とソフトスタート機能（10.2 項参照）が動作し、図 10-3 のように回路電流が増加します。

VCC 端子電圧が動作停止電源電圧 $V_{CC(OFF)}=4.40\text{ V}$ 以下になると、低入力電圧保護（UVLO：Undervoltage Lockout）回路により、制御回路の動作を停止し、IC は再び起動前の状態に戻ります。

本 IC はイネーブル機能を搭載しており、VCC 端子電圧が $V_{CC(OFF)}$ より高い状態で EN 端子にオン/オフ信号を入力すると、IC を動作/停止できます。図 10-2 のように、EN 端子電圧がオンしきい電圧 $V_{EN(ON)}=1.88\text{ V}$ になると IC は動作を開始し、EN 端子電圧がオフしきい電圧 $V_{EN(OFF)}=1.28\text{ V}$ 以下になると、本 IC は動作を停止します。

イネーブル機能を使用しない場合は、EN 端子を VCC 端子とショートしてください。

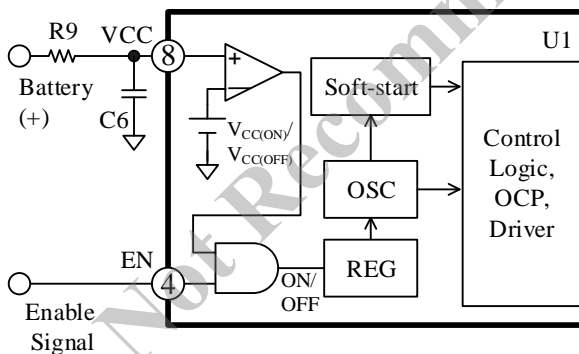


図 10-1 VCC 端子と EN 端子の動作回路

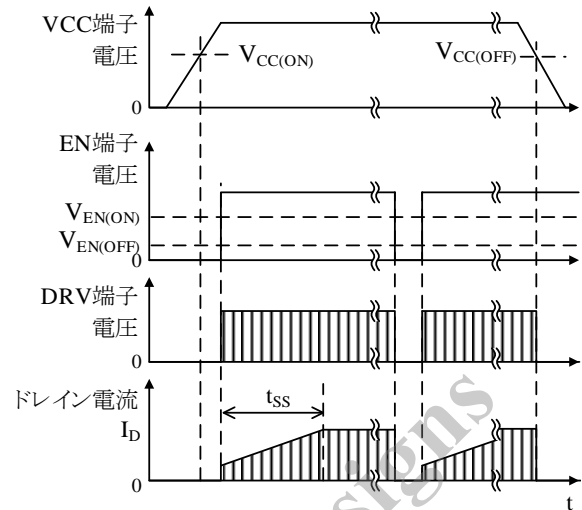


図 10-2 起動時の動作波形

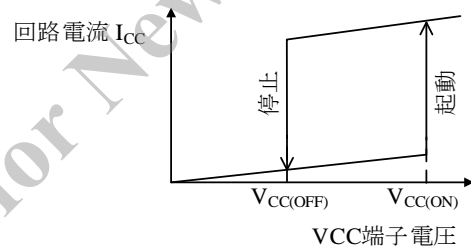


図 10-3 VCC 端子電圧と回路電流 ($V_{EN} \geq V_{EN(ON)}$)

10.2. ソフトスタート機能

本 IC は、起動時にソフトスタートで動作します。これにより、外付けパワー MOSFET や 2 次側整流ダイオードの電圧、電流ストレスを低減します。電源の起動時、VCC 端子電圧が $V_{CC(ON)}$ 以上、かつ EN 端子電圧が $V_{EN(ON)}$ 以上になると、IC はソフトスタート動作で発振を開始し、ドレイン電流を徐々に上昇させます。ソフトスタート時間 t_{SS} は、あらかじめ内部で 13.5 ms に設定されています。

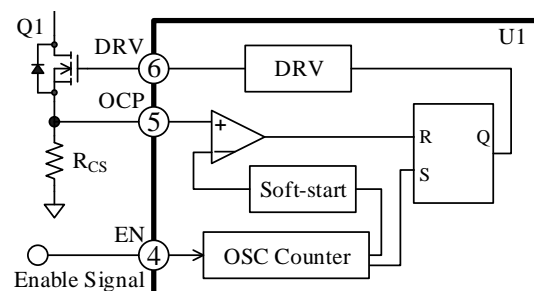


図 10-4 ソフトスタート動作

10.3. 1次側検出制御 (PSR)

本 IC は、1 次側検出制御 (PSR : Primary Side Regulation) 方式の電源 IC です。PSR 方式では、1 次側の巻線電圧を、図 10-5 のように抵抗を介して FB 端子に入力します。この FB 端子電圧を使用して、出力を一定電圧に制御します。

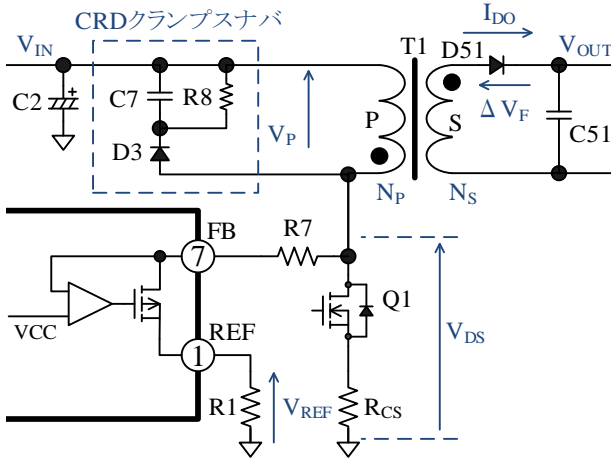


図 10-5 1 次側検出制御回路

図 10-6 にドレイン電圧 V_{DS} の検出タイミングを示します。パワーMOSFET がオフすると、トランスに蓄えたエネルギーを 2 次側に供給し、2 次側整流ダイオードには電流 I_{DO} が流れます。トランスのエネルギーを放出した後、パワーMOSFET はオフを継続するため、 V_{DS} は自由振動します。この自由振動の期間の I_{DO} は 0 A です。

本 IC は、 V_{DS} 波形の肩電圧を REF 端子電圧 V_{REF} でサンプリング (図 10-6 の A 点) することで、2 次側整流ダイオードの ΔV_F の影響を最小限にしたフィードバック信号を生成します。本 IC は、 t_{MASK} を含む、約 1.65 μs 以上のサンプリング期間が必要です。サンプリング期間が最も短くなるバースト動作時 (10.7 項参照) においても、DRV 端子がターンオフしてから REF 端子電圧の立下り開始までの期間を 1.65 μs 以上確保する必要があります (図 10-6 参照)。図 10-6 の V_{DS} 波形は理想的な波形です。ターンオフ時のサージ電圧を抑制するために、図 10-5 のように P 巻線間に CRD クランプスナバ回路を追加してください。

本 IC は、サンプリング精度を上げるために、サンプル遅延時間 t_{MASK} を設け、ターンオフ時の V_{REF} のサージ成分をサンプリングしないようにしています。サージ部分が t_{MASK} を超える場合は、C7 と R8 を調整し、サージのピークと幅を抑え、 t_{MASK} 以下になるようにしてください。また、 V_{REF} の立ち上がり時間は、REF 端子の抵抗 R1 と DRV 端子

抵抗 R4、R5 の値が影響します。DRV 端子が“L”になってから V_{REF} が最大になるまでの期間が $t_{MASK} \equiv 0.70 \mu s$ (min.) 以下になるように R1、R4、R5 を調整してください。

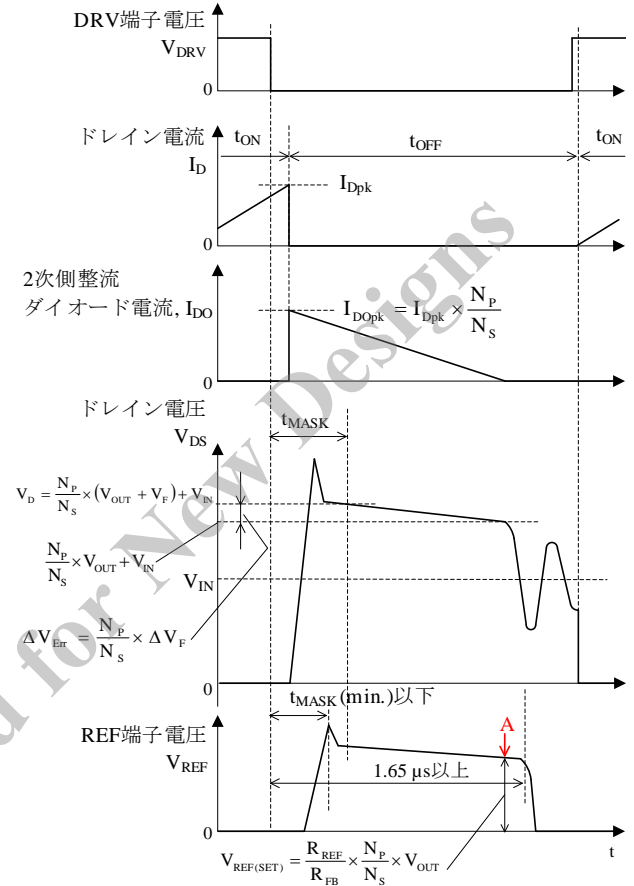


図 10-6 1 次側巻線電圧の検出タイミング

10.4. 定電圧 (CV) 制御

本 IC は、出力電圧の定電圧 (CV : Constant Voltage) 制御に、過渡応答と安定性に優れたピーク電流モード制御を使用しています。本 IC は、電流検出抵抗 R_{CS} の両端電圧 V_{RCS} と内部の基準電圧 V_{KCOMP} を内部のコンパレータ (OCPV's) で比較し、 V_{RCS} のピーク値が V_{KCOMP} に近づくように制御します。REF 端子電圧は、FB 端子電圧から生成されます。 V_{KCOMP} は、REF 端子電圧をサンプリングしてエラーアンプで反転した値です (図 10-7、図 10-8 参照)。REF 端子電圧と FB 端子電流には、次の関係があります。

$$V_{REF} = I_{FB} \times R_{REF} \tag{1}$$

- 軽負荷時動作

負荷が軽くなると出力電圧が上昇し、これに伴い REF 端子のサンプリング値も上昇します。これにより、 V_{KCOMP} が下がるため、IC は、 V_{RCS} のピーク値を下げるように制御します。その結果、ドレイン電流のピーク値が減少し、出力電圧の上昇を抑えます。

● 重負荷時動作

負荷が重くなると、軽負荷時の逆の動作になり、 V_{KCOMP} が高くなるため、ドレイン電流のピーク値が増加し、出力電圧の低下を抑えます。

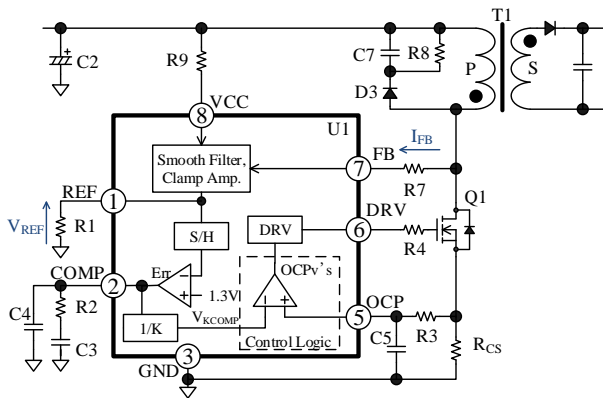


図 10-7 定電圧制御回路

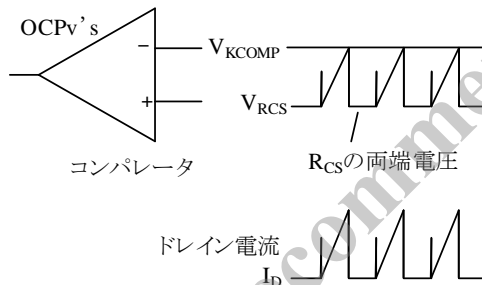


図 10-8 定常時の I_D と OCPV's コンパレータ動作

ピーク電流モードの PWM 制御において、連続モードで動作すると、ドレイン電流波形が台形波状になります。この場合、制御量（目標電圧 V_{KCOMP} ）で決まるドレインピーク電流値が一定でも、オン期間がドレイン電流の初期値により変化するため、サブハーモニック発振が生じます。サブハーモニック発振とは、オン期間がスイッチング周期の整数倍で変動する動作です。これを防ぐため、OCP 端子電圧信号にスロープ補正信号を加えて目標電圧 V_{KCOMP} を作り、サブハーモニック発振を抑える制御を行います。なお、フィードバック制御が外れる電源過渡状態（電源起動時、過負荷時、負荷短絡時など）では、サブハーモニック

発振が発生する場合がありますが、動作上の問題はありません。

10.5. 定電流 (CC) 動作

出力電流が増加すると、パワーMOSFET のドレイン電流は、電流検出抵抗 R_{CS} で設定した値に制限されます。この制限された状態が過負荷保護遅延時間 $t_{OLP(ON)} = 93.1 \text{ ms}$ 以上継続すると、定電圧 (CV : Constant Voltage) 制御から定電流 (CC : Constant Current) 制御に切り換わります。図 10-9 に CV/CC 特性を示します。

出力電流が増加し、ドレイン電流が制限されると、出力電圧が低下します。本 IC は、出力電圧の低下に応じて、発振周波数とドレイン電流の制限値を下げて、定電流制御をしています。

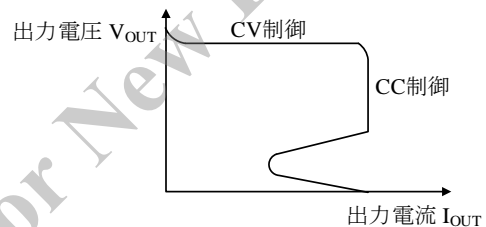


図 10-9 CV/CC 特性

10.6. ランダムスイッチング機能

本 IC は、PWM 平均発振周波数 $f_{OSC(AVG)}$ に周波数変動を重畳する機能を内蔵しています。スイッチング動作中は、 $f_{OSC(AVG)}$ に対してランダムに微変動します。これにより、コンダクションノイズが低減され、入力部のノイズフィルタなどを簡略化できます。

10.7. オートスタンバイ機能

本 IC は、軽負荷時の効率を改善するため、オートスタンバイ機能を搭載しています。

オートスタンバイ機能は、出力負荷の低下に応じて、定常動作から、グリーンモード、バースト発振モードに自動的に切り替わります (図 10-10 参照)。グリーンモードとバースト発振モードにより、軽負荷時のスイッチング損失を低減します。グリーンモード時は、パワーMOSFET のドレイン電流 I_D の減少と共に、徐々に周波数が低下します (60.0 kHz ~ 20.0 kHz)。バースト発振モードとは、図 10-11 のように、発振と発振停止を繰り返す動作です。バースト発振動作の周期は、約 1.16 ms、発振時の周波数は、 $f_{OSC(MIN)} = 20.0 \text{ kHz}$ で動作します。

なお、バースト発振モードでは、周期を決める発振器と、発振周波数を決める発振器は同期していないため、バースト発振モードに切り換わるたびに、発振周波数が高くなる場合があります。

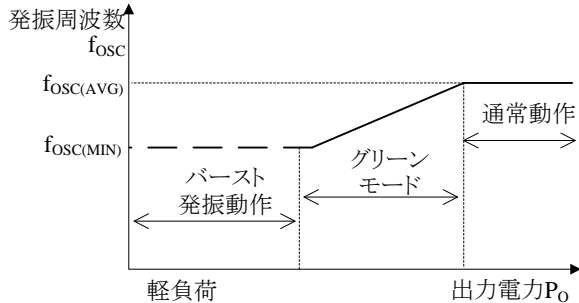


図 10-10 オートスタンバイ機能

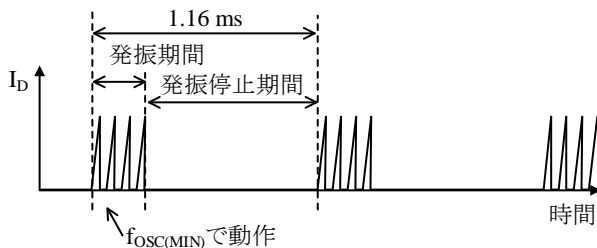


図 10-11 バースト発振動作波形

10.8. 過電流保護機能（OCP）、過負荷保護機能（OLP）

本 IC の過電流保護機能（OCP：Overcurrent Protection）は、パルス・バイ・パルス方式で出力電力を制御します。外付けのパワー・MOSFET に流れるドレイン電流のピーク値が、電流検出抵抗 R_{CS} で設定した制限値（OCP 動作点）に達すると、パワー・MOSFET をターンオフします。過電流保護状態が継続すると、COMP 端子電圧が上昇します。COMP 端子電圧が、過負荷しきい電圧 $V_{COMP(OLP)} = 2.80 \text{ V}$ を超えている状態が、過負荷保護遅延時間 $t_{OLP(ON)} = 93.1 \text{ ms}$ 以上継続すると、過負荷保護機能（OLP：Overload Protection）が動作し、定電流（CC）制御に切り換わります（10.5 項参照）。過負荷の要因を取り除くと、通常の動作に自動復帰します。

OCP には、リーディング・エッジ・ブランキング機能と、入力補正機能が搭載されています。これらの詳細は、それぞれ 10.8.1 項と 10.8.2 項を参照してください。

10.8.1. リーディング・エッジ・ブランキング機能

本 IC は出力電圧を一定に制御するために、ピーク電流モード制御を使用しています。この制御方式の場合、パワー・MOSFET がターンオンしたときに発生する急峻なサージに過電流保護回路が応答し、パワー・MOSFET がオフする可能性があります。この現象を防ぐために、リーディング・エッジ・ブランキング時間 $t_{LEB} = 300 \text{ ns}$ を設け、ターンオン時のドレイン電流サージに応答しないようにしています。

10.8.2. 入力補正機能

入力補正機能とは、入力電圧に応じて OCP 動作点を調整する機能です。

一般的な PWM 制御 IC は、制御系を含めた回路に伝播遅延時間があります。そのため、電源の入力電圧が高くなるほど、ドレイン電流傾斜が急峻になります。その結果、実際に流れるドレインピーク電流は、OCP 動作点のドレインピーク電流よりも大きくなります。このドレインピーク電流のばらつきを低減するため、図 10-12 のような一定の傾斜を持つ補正信号を IC 内部のドレイン電流検出信号に重畳して、内部のしきい電圧を調整します（入力補正機能）。

入力電圧が高い（オンデューティが小さい）ときと、入力電圧が低い（オンデューティが大きい）ときの OCP しきい電圧の差を小さくするため、図 10-12 のように、入力電圧が低いときは、OCP しきい電圧が高くなるように補正されます。

補正信号量はオンデューティに依存し、オンデューティに対する補正後の OCP しきい電圧 V_{OCP}' は次式で算出できます。ただし、オンデューティが $D_{DPC} = 35\%$ 以上では、 V_{OCP}' が一定になります。

$$V_{OCP}' = \frac{V_{OCP(H)} - V_{OCP(L)}}{D_{DPC}} \times \text{Duty} + V_{OCP(L)} \quad (2)$$

ここで、

$V_{OCP(H)}$: 35% オンデューティ時

OCP しきい電圧 (300 mV)

$V_{OCP(L)}$: ゼロオンデューティ時

OCP しきい電圧 (270 mV)

D_{DPC} : 過電流補正制限オンデューティ (35%)

Duty : オンデューティ (%)

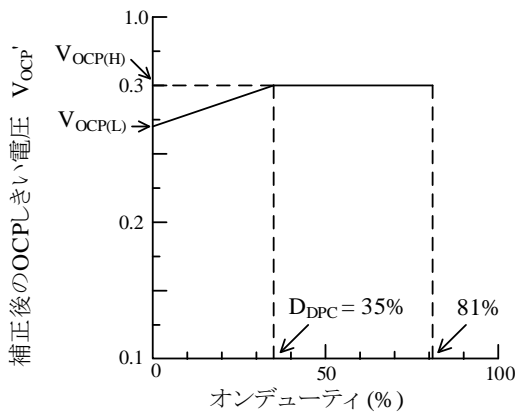


図 10-12 オンデューティと電流制限しきい電圧値

10.9. 過電圧保護機能 (OVP)

本 IC は、REF 端子の過電圧保護機能 (OVP : Overvoltage Protection) を搭載しています。REF 端子電圧が、過電圧しきい電圧 $V_{REF(OVP)} = 1.90\text{ V}$ に達すると、OVP が動作してスイッチング動作を停止します。OVP が動作してから $t_{OLP(OFF)} = 1.730\text{ s}$ 経過すると、IC は自動的に発振を再開します。

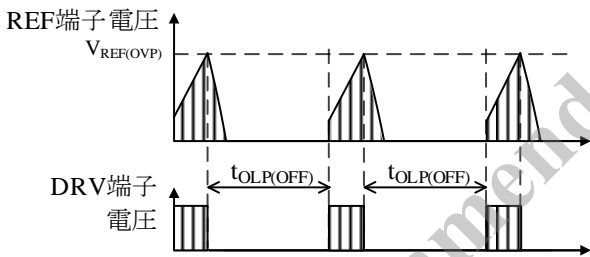


図 10-13 OVP 動作波形

10.10. FB 端子オープン保護機能

本 IC は、FB 端子のオープン保護機能を搭載しています。FB 端子に接続される配線が、何らかの理由でオープン状態になり、DRV 端子が“H”の信号を3回出力する期間、その状態を継続すると、本機能が動作し、スイッチング動作を停止します。スイッチング動作を停止してから $t_{OLP(OFF)} = 1.730\text{ s}$ 経過すると、IC は自動的に発振を再開します。

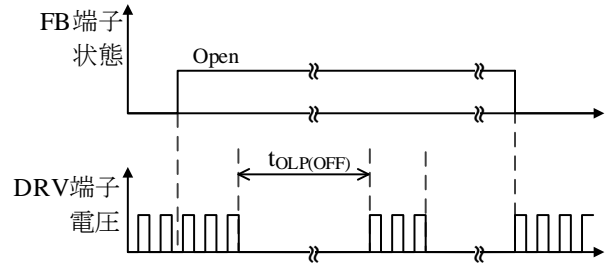


図 10-14 FB 端子オープン保護機能

10.11. 過熱保護機能 (TSD)

本 IC は、ヒステリシス付きの過熱保護機能 (TSD : Thermal Shutdown) を搭載しています。IC のジャンクション温度が、過熱保護動作温度 $T_{TSD} = 165\text{ }^\circ\text{C}$ に達すると、TSD が動作してスイッチング動作を停止します。ジャンクション温度が低下し、 $T_{TSD} - T_{TSD(HYS)}$ 以下になると、IC は再度起動します。

11. 設計上の注意点

11.1. 外付け部品

各部品は使用条件に適合したものを使用します。

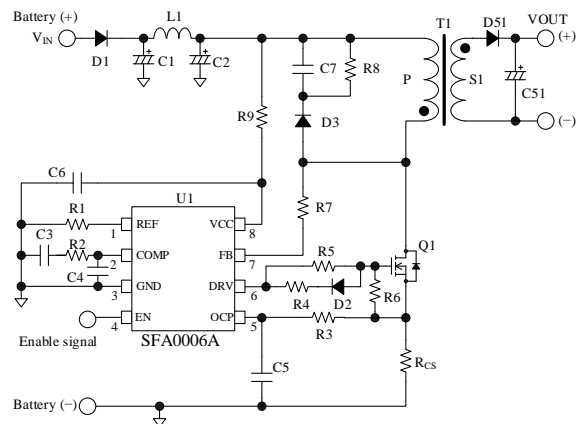


図 11-1 IC 周辺回路

11.1.1. 入力、出力の平滑用電解コンデンサ

入力、出力の電解コンデンサは、リップル電流・電圧・温度上昇に対し、適宜設計マージンを設けます。また、出力側の電解コンデンサはリップル電

圧を低減するため、スイッチング電源設計に適した低 ESR タイプを推奨します。

11.1.2. VCC 端子周辺回路

図 11-1 の抵抗 R9、コンデンサ C6 はノイズ低減用です。R9 は $1\ \Omega \sim 10\ \Omega$ 以下、C6 は $0.01\ \mu\text{F} \sim 0.1\ \mu\text{F}$ が目安です。電源の起動、停止などを含むすべての動作条件において、VCC 端子電圧の電圧変動時間が $3\ \text{V}/\mu\text{s}$ 以下になるように R9 と C6 を調整してください。

11.1.3. FB 端子と REF 端子の周辺回路

REF 端子電圧 V_{REF} の立ち上がり時間は、REF 端子の抵抗 R1 と DRV 端子抵抗 R4、R5 の値が影響します。DRV 端子が“L”になってから V_{REF} が最大になるまでの期間が $t_{\text{MASK}} = 0.70\ \mu\text{s}$ (min.)以下になるように (図 11-2 参照) R1、R4、R5 を調整してください。また、REF 端子電圧をサンプリングするために、DRV 端子が“L”になってから約 $1.65\ \mu\text{s}$ 以上のサンプリング期間が必要です。R1 は、 $2.7\ \text{k}\Omega \sim 3.9\ \text{k}\Omega$ が目安です。

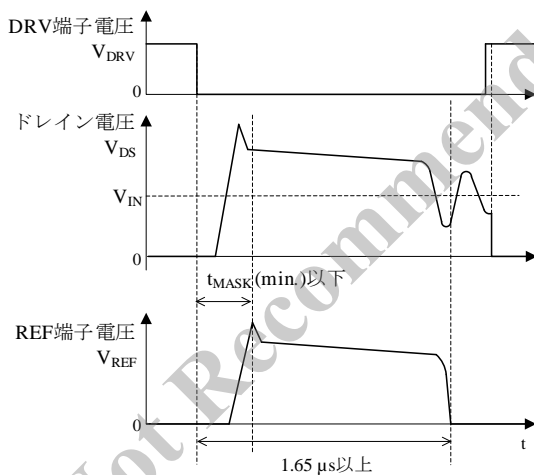


図 11-2 REF 端子電圧

11.1.4. COMP 端子周辺回路

図 11-3 に COMP 端子の周辺回路を示します。

COMP 端子と GND 端子間のコンデンサ C3、C4、抵抗 R2 は、高周波ノイズ除去および位相補償用です。これらの部品は COMP 端子と GND 端子に最短で接続してください。C4 は $1000\ \text{pF} \sim 0.01\ \mu\text{F}$ 程度、C3 は $1000\ \text{pF}$ 程度、R2 は $220\ \text{k}\Omega \sim 820\ \text{k}\Omega$ 程度が目安です。

最終的に実機で動作を確認し、定数を調整します。また、COMP 端子は内部のインピーダンスが高いため、オシロスコープで波形を測定する場合には注意が必要です。特に軽負荷時は、COMP 端子に直接プローブを接続すると、制御に影響する可能性があります。そのため、波形を測定する際は、図 11-3 のように、インピーダンスが高いオペアンプで構成したボルテージ・フォロワ (バッファ) 回路を COMP 端子に接続してください。

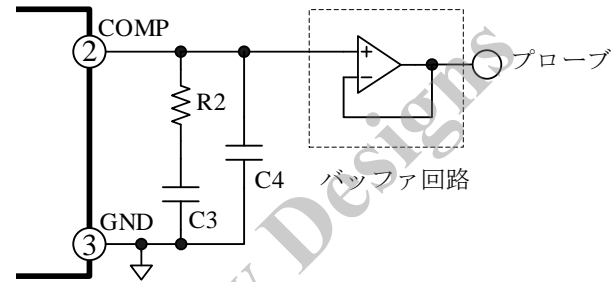


図 11-3 COMP 端子の波形を測定する場合

11.1.5. OCP 端子周辺回路

OCP 端子は、外付けのパワー-MOSFET に流れるドレイン電流を抵抗 R_{CS} で検出します。C5 と R3 は、パワー-MOSFET のターンオン時のノイズ低減用フィルタ回路です。ここで、R3 は $50\ \Omega$ 以下に設定し、C5 を調整してください。

OCP 端子と GND 端子間の部品は最短で接続し、配線のループをできるだけ小さくする必要があります。

11.1.6. DRV 端子周辺回路

DRV 端子は、外付けパワー-MOSFET のゲートドライブ端子で、ゲートドライブ電圧 $V_{\text{DRV}} = 8.0\ \text{V}$ 、ピークソース電流 $I_{\text{DRV(SO)}} = -270\ \text{mA}$ 、ピークシンク電流 $I_{\text{DRV(SI)}} = 540\ \text{mA}$ です。パワー-MOSFET のゲートのしきい電圧 $V_{\text{GS(th)}}$ が、全使用温度範囲で V_{DRV} より十分に小さくなるパワー-MOSFET を選定します。DRV 端子内部の抵抗値は、ソース側 $R_{\text{DRV(SO)}} = 5.0\ \Omega$ 、シンク側 $R_{\text{DRV(SI)}} = 4.5\ \Omega$ です。

図 11-1 の R4、R5、D2 は、実機でパワー-MOSFET の損失やゲート波形 (配線パターンによるリングング低減など)、EMI ノイズなどを確認し、定数を調整します。R6 は、パワー-MOSFET ターンオフ時の急峻な dv/dt による誤動作防止用です。 $10\ \text{k}\Omega \sim 100\ \text{k}\Omega$ 程度をパワー-MOSFET のゲートとソースの近くに接続します。

また、VCC 端子に電圧が印加されていない状態

から、入力電圧 V_{IN} が急峻に上昇した場合、外付けパワーMOSFET のドレイン-ゲート間の寄生容量の影響で、ゲート電圧が上昇し、パワーMOSFET がターンオンする可能性があります。そこで、DRV端子には、ゲート電圧を1V未満にクランプする内部回路（最大電流 5 mA）が接続されています。したがって、パワーMOSFET のゲートに接続するシンク抵抗 $R_{G(SI)}$ は、次式を満たすように設定してください。

$$R_{G(SI)} < \frac{V_{TH} - (1V + V_F)}{5 \text{ mA}} \quad (3)$$

ここで

$R_{G(SI)}$: シンク抵抗値

$$R_{G(SI)} = \frac{R4 \times R5}{R4 + R5}$$

V_{TH} : パワーMOSFET のしきい電圧の最大値

V_F : D2 の順方向電圧

11.2. パターン設計

図 11-4 に IC 周辺回路の接続例を示します。スイッチング電源は、高周波かつ高電圧の電流経路が存在し、基板のパターンや部品の実装条件が、動作、ノイズ、損失などに大きく影響します。そのため、高周波電流ループは極力小さくし、パターンを太くして、ラインインピーダンスを低くする必要があります。また、グラウンドラインは幅

射ノイズに大きな影響を与えるため、極力太く、短く配線します。

さらに、以下に示す内容を配慮したパターン設計が必要です。

1) 主回路

スイッチング電流が流れる主回路パターンは極力太く、電流ループを小さく配線します。

2) 制御系グラウンドパターン

制御系グラウンドパターンに主回路の大電流が流れると、IC の動作に影響を与える可能性があります。制御系のグラウンドは主回路パターンとの配線と分けて、GND 端子のできるだけ近くに一点で配線します。

3) VCC 端子周り

IC の電源供給用パターンのため、電流ループを極力小さく配線します。コンデンサ C6 は、VCC 端子と GND 端子の直近に接続します。

4) IC の周辺部品

IC に接続する制御部品は、IC の近くに配置し、できるだけ短いパターンで IC の端子に接続します。

5) 2次側整流平滑回路

スイッチング電流が流れる2次側主回路パターンです。このパターンは極力太く、電流ループを小さく配線します。

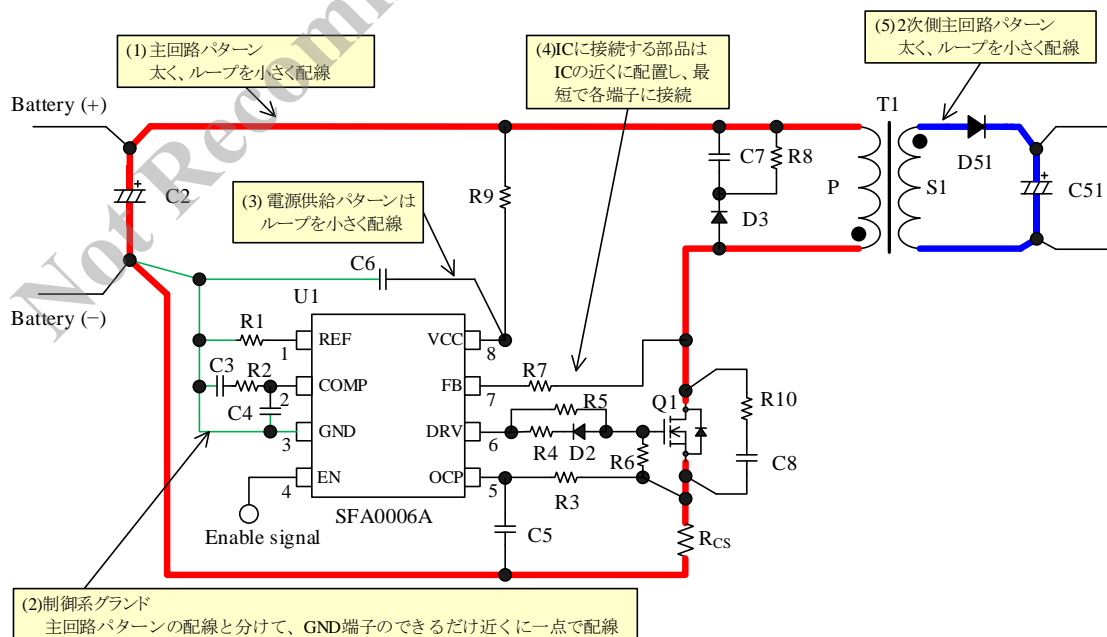


図 11-4 電源 IC 周辺回路の接続例

注意書き

- 本書に記載している製品（以下、「本製品」という）のデータ、図、表、およびその他の情報（以下、「本情報」という）は、本書発行時点のものであります。本情報は、改良などで予告なく変更することがあります。本製品を使用する際は、本情報が最新であることを弊社販売窓口を確認してください。
- 本製品は、電子機器（輸送機器とその制御装置、家電製品、事務機器、通信端末機器、計測機器など）の部品に使用されることを意図しております。本製品を使用する際は、納入仕様書に署名または記名押印のうえ返却をお願いします。高い信頼性が要求される装置（交通信号制御装置、防災装置、防犯装置など）に本製品を使用することを検討する際は、必ず事前にその使用の適否について弊社販売窓口へ相談いただき、納入仕様書に署名または記名押印のうえ、返却をお願いします。本製品は、極めて高い信頼性が要求される機器または装置（航空宇宙機器、原子力制御、その故障や誤動作が生命や人体に危害を及ぼす恐れのある医療機器（日本における法令でクラスⅢ以上）など）（以下「特定用途」という）に使用されることは意図されておられません。特定用途に本製品を使用したことでお客様または第三者に生じた損害などに関して、弊社は一切その責任を負いません。
- 本製品を使用するにあたり、本製品に他の製品や部材を組み合わせる際、あるいはこれらの製品に物理的、化学的、その他の何らかの加工や処理を施す際は、使用者の責任においてそのリスクを必ず検討したうえで行ってください。
- 弊社は、品質や信頼性の向上に努めていますが、半導体製品は、ある確率で欠陥や故障が発生することは避けられません。本製品が故障し、その結果として人身事故、火災事故、社会的な損害などが発生しないように、故障発生率やディレーティングなどを考慮したうえで、使用者の責任において、本製品が使用される装置やシステム上で、十分な安全設計および確認を含む予防措置を必ず行ってください。ディレーティングについては、納入仕様書および弊社ホームページを参照してください。
- 本製品は、耐放射線設計をしておりません。
- 本書に記載している回路定数、動作例、回路例、パターンレイアウト例、設計例、推奨例、本書に記載しているすべての情報、およびこれらに基づく評価結果などは、使用上の参考として示したものです。
- 本情報に起因する使用者または第三者のいかなる損害、および使用者または第三者の知的財産権を含む財産権とその他一切の権利の侵害問題について、弊社は一切その責任を負いません。
- 本情報を、文書による弊社の承諾なしに転記や複製することを禁じます。
- 本情報について、弊社の所有する知的財産権およびその他の権利の実施、使用または利用を許諾するものではありません。
- 使用者と弊社との間で別途文書による合意がない限り、弊社は、本製品の品質（商品性、および特定目的または特別環境に対する適合性を含む）ならびに本情報（正確性、有用性、および信頼性を含む）について、明示的か黙示的かを問わず、いかなる保証もしておりません。
- 本製品を使用する際は、特定の物質の含有や使用を規制する RoHS 指令など、適用される可能性がある環境関連法令を十分に調査したうえで、当該法令に適合するように使用してください。
- 本製品および本情報を、大量破壊兵器の開発を含む軍事用途やその他軍事利用の目的で使用しないでください。また、本製品および本情報を輸出または非居住者などに提供する際は、「米国輸出管理規則」や「外国為替及び外国貿易法」など、各国で適用される輸出管理法令などを遵守してください。
- 弊社物流網以外における本製品の落下などの輸送中のトラブルについて、弊社は一切その責任を負いません。
- 本書は、正確を期すために慎重に製作したのですが、本書に誤りがないことを保証するものではありません。万一、本情報の誤りや欠落に起因して、使用者に損害が生じた場合においても、弊社は一切その責任を負いません。
- 本製品を使用する際の一般的な使用上の注意は弊社ホームページを、特に注意する内容は納入仕様書を参照してください。
- 本書で使用されている個々の商標、商号に関する権利は、弊社を含むその他の原権利者に帰属します。

DSGN-AJZ-16003