

150V 耐圧 ハーフブリッジプリドライバ IC SPF6001 (補助電源搭載)

■特徴

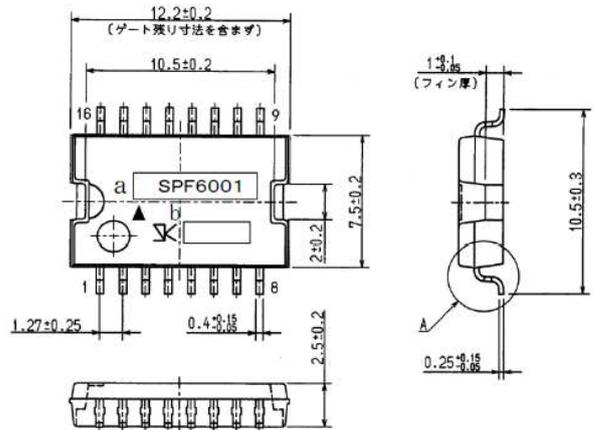
- 150V 耐圧ブートストラップ回路駆動方式
- チャージポンプ回路/補助電源搭載
- 当社オリジナルパワー面実装に搭載

■絶対最大定格

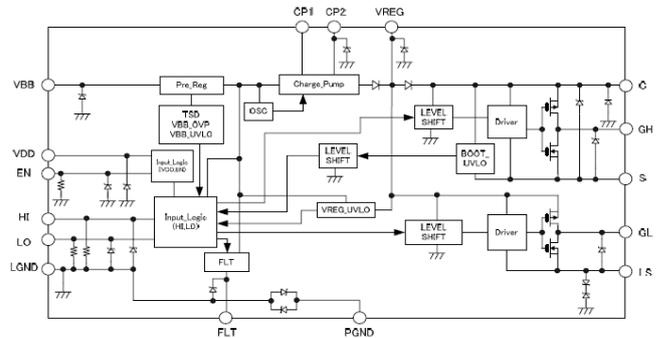
項目	記号	規格値	単位	備考
直流入力電圧	VBB	-0.6 ~ 35	V	40V T<400ms
ゲート端子制御用 VREG 電源電圧	VREG	-0.6 ~ 18	V	
ロジック回路用電源電圧	VDD	-0.3 ~ 6	V	
入力端子制御電圧	HI, LO, EN	-0.3 ~ 6	V	
L/S LS 端子耐圧	LS	-4 ~ 4	V	
L/S GL 端子耐圧	GL	-4 ~ 18	V	
H/S S 端子耐圧	S	-4 ~ 75	V	
H/S GH 端子耐圧	GH	-4 ~ 90	V	
H/S C 端子耐圧	C	-0.3 ~ 90	V	
FLT 端子耐圧	VFLT	-0.3 ~ 6	V	
CP1 端子耐圧	CP1	-0.3 ~ 18	V	
CP2 端子耐圧	CP2	-0.3 ~ 18	V	
許容損失	PD1	18.6	W	無限大放熱板使用時
	PD2	2.97	W	
接合温度	Tj	-40 ~ 150	°C	
動作周囲温度	Top	-40 ~ 105	°C	
保存温度	Tstg	-40 ~ 150	°C	
熱抵抗(接合-ケース間)	θ_{j-c}	6.7	°C/W	
熱抵抗(接合-周囲間)	θ_{j-a}	42	°C/W	

*1 ガラスエポキシ+銅箔 基板(サイズ 5.0×7.4 cm, t: ガラスエポキシ=1.6mm, 銅箔=18μm) 使用時

■外形図



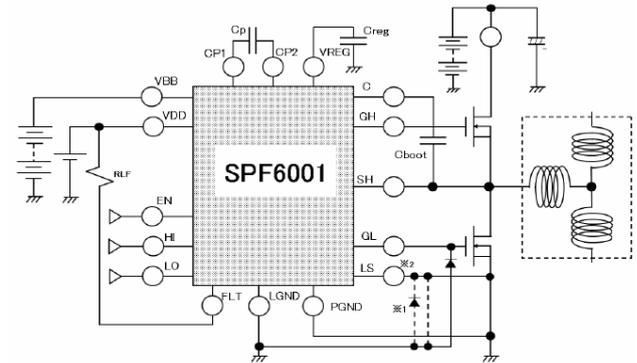
■回路ブロック図



■電気的特性 (Tj=25°C)

項目	記号	規格値Limits			単位	測定条件
Characteristic	Symbol	MIN	TYP	MAX	Unit	Iset Conditions
入力電源電圧	VBB	7	14	18	V	-
	VDD	4.5	5	5.5	V	-
VBB 入力電流	IBB1	-	3	-	mA	VDD=EN=0V, HI=LO=0V 定常時 (無負荷)
	IBB2	-	4	-	mA	HI=LO=0V 定常時 (無負荷)
VDD 入力電流	IDD	-	1.0	5.0	mA	HI=LO=0V 定常時 (無負荷)
C, GH, S-LGND 電流	ICL	-	-	100	μA	C=GH=S=90V
VREG 出力電圧	VREG1	10	12	18	V	7V<VBB<8V
	VREG2	12	15	18	V	8V≤VBB
EN 端子・入力制御電圧	VENH	2.0	-	-	V	HI=5V, LS=S-LGND
	VENL	-	-	0.8	V	EN 入力後、LO=0V→5V (GL ≠?)
	ΔVEN	-	0.15	-	V	
HI, LO 端子・入力制御電圧	VhiH	2.0	-	-	V	LO=5V, LS=S-LGND
	VhiL	-	-	0.8	V	EN 入力後、HI=0V→5V (GH ≠?)
	Δvhi	-	0.15	-	V	
	VloH	2.0	-	-	V	HI=5V, LS=S-LGND
	VloL	-	-	0.8	V	EN 入力後、LO=0V→5V (GL ≠?)
Δvlo	-	0.15	-	V		
EN 端子・入力制御電流	IENH	-	100	500	μA	EN=5V
	IENL	-100	-	-	μA	EN=0V
HI, LO 端子・入力制御電流	IhiH	-	100	500	μA	HI=5V
	IhiL	-100	-	-	μA	HI=0V
	IloH	-	100	500	μA	LO=5V
	IloL	-100	-	-	μA	LO=0V
	FLT 端子・出力飽和電圧	VFLT	-	-	0.4	V
Boot Strap Di Vth	BdiVth	0.4	1.2	1.7	V	
GH 端子・Source RDS (ON)	RDSsecGH	6	9	15	Ω	HI=5V, LO=0V, LS=S-LGND, C10V, VREG=10V
GH 端子・Sink RDS (ON)	RDSsigH	4	6	10	Ω	HI=5V, LO=0V, LS=S-LGND, C10V, VREG=10V
GH 端子・立ち上がり時間	t rGH	10	50	100	nS	VGH=20%→80%, Ciss=3300pF
GH 端子・立下り時間	t fGH	10	50	100	nS	VGH=80%→20%, Ciss=3300pF
GL 端子・Source RDS (ON)	RDSsecGL	6	9	15	Ω	HI=0V, LO=5V, LS=S-LGND, C10V, VREG=10V
GL 端子・Sink RDS (ON)	RDSsigL	4	6	10	Ω	HI=0V, LO=5V, LS=S-LGND, C10V, VREG=10V
GL 端子・立ち上がり時間	t rGL	10	50	100	nS	VGL=20%→80%, Ciss=3300pF
GL 端子・立下り時間	t fGL	10	50	100	nS	VGL=80%→20%, Ciss=3300pF
出力遅延時間	t onH	150	250	420	nS	VhiH→VGH=10%, Ciss=3300pF
	t offH	150	250	410	nS	VhiL→VGH=90%, Ciss=3300pF
	t onL	150	250	420	nS	VloH→VGH=10%, Ciss=3300pF
	t offL	150	250	410	nS	VloL→VGH=90%, Ciss=3300pF
	VDD 低電圧保護解除電圧	VuvddH	3.5	4.0	4.5	V
VDD 低電圧保護動作電圧	VuvddL	3.3	3.8	4.3	V	(GH, GL, FLT ≠?)
VDD 低電圧保護ヒステリシス	ΔVuvdd	-	200	-	mV	
VBB 過電圧保護解除電圧	VovbbH	24	28	32	V	
VBB 過電圧保護動作電圧	VovbbL	22	25	31	V	(GH, GL, FLT ≠?)
VBB 過電圧保護ヒステリシス	ΔVovbb	-	3	-	V	
VBB 低電圧保護解除電圧	VuvbbH	6.0	6.5	7.0	V	
VBB 低電圧保護動作電圧	VuvbbL	5.5	6.1	6.6	V	(GH, GL, FLT ≠?)
VBB 低電圧保護ヒステリシス	ΔVuvbb	-	400	-	mV	

■標準接続回路図



■タイミングチャート

