

SPI-7210M/7215M 2相~W1-2相励磁

■特長

- ・電源電圧:V_{BB}=8~30V
- ・Logic電圧:V_{CC}=3~5.5V
- ・出力電流:I_O=1.0A(max)SPI-7210M
1.5A(max) SPI-7215M
- ・他励式PWM電流制御方式
- ・2相/1-2/W1-2相励磁対応
- ・外付け部品が少ない
- ・TSD&UVLO保護回路搭載
- ・SOIC16Pinパッケージ使用

■絶対最大定格

項目	記号	定格値		単位
		SPI-7210M	SPI-7215M	
モータ電源電圧	V _{BB}	36		V
ロジック電源電圧	V _{DD}	6.5		V
出力電流	I _{OM}	1.0	1.5	A
ロジック入力電圧	V _{IN}	-0.3~V _{DD} +0.3		V
REF入力電圧	V _{REF}	-0.3~V _{DD} +0.3		V
検出電圧	V _{SENSE}	-0.3~+1.0*1		V
許容損失	P _D	2.67*2		W
接合部温度	T _J	+150		°C
動作周囲温度	T _a	-25~+85		°C
保存温度	T _{stg}	-40~+150		°C

*1: tw < 1μSは含まず

*2: 弊社評価基板使用時

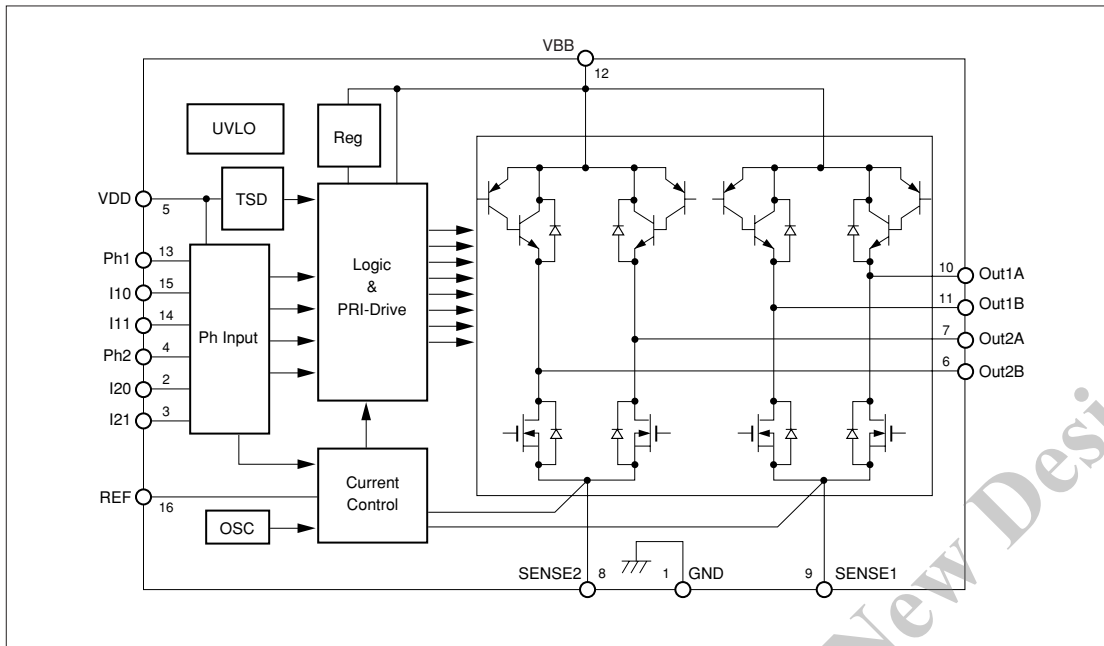
■推奨動作範囲

項目	SPI-7210M		SPI-7215M	
	min.	max.	min.	max.
主電源電圧 (V)	8	30	8	30
出力電流 (A)		0.8		1.2
コントロール電源電圧 (V)	3.0	5.5	3.0	5.5
REF入力電圧 (V)	0.5	2.5	0.5	2.5

■電気的特性

項目	記号	規格値						単位
		SPI-7210M			SPI-7215M			
		min.	typ.	max.	min.	typ.	max.	
主電源電圧	V _{BB}			36		36	V	
主電源電流	I _{BB}			35		35	mA	
	条件	動作時						
ロジック電源電流	I _{DD}			3.0		3.0	mA	
	条件	出力オフ時						
出力MOS FET オン抵抗	R _{DS(on)}		0.5	0.8		0.3	0.6	Ω
出力MOS FET ダイオード順電圧	V _{FL}		0.8	1.3		1.15	1.65	V
	条件	I _D =1A						
出力ハイサイド飽和電圧	V _{CE(sat)}		1.3	1.8		1.5	2.25	V
	条件	I _D =1A						
ハイサイド再生ダイオード順電圧	V _{FH}		1.2	1.8		1.35	2.65	V
	条件	I _D =1A						
ロジック入力電圧	V _{LIL}			0.25V _{DD}			0.25V _{DD}	V
	V _{LIH}	0.75V _{DD}			0.75V _{DD}			
ロジック入力電流	I _{LIL}	条件		±5			±5	μA
	条件	V _{LIL} =0V						
REF入力電圧	V _{REF}	0.5		2.5	0.5		2.5	V
	条件	V _{LIH} =V _{DD}						
REF入力電流	I _{REF}			±7			±7	V
	条件	定常電流制御						
検出電圧	V _{SENSE}	-5		5	-5		5	V
	条件	V _{REF} =2.5V						
検出端子流出電流	I _{SENSE}	-5		5	-5		5	μA
	条件	V _{SENSE} =1V						
基準電圧分割比	V _{ERR}		0.2×V _{REF}			0.2×V _{REF}		%
	条件	V _{REF} =2.5V, I _O ,I ₁ =LL						
	条件	0.132×V _{REF}						
	条件	V _{REF} =2.5V, I _O ,I ₁ =HL						
伝播遅延時間	tpd		1.2			1.2		μS
	条件	PHASE to Source ON						
	条件	0.3						
	条件	PHASE to Source OFF						
	条件	1.9						
	条件	PHASE to Sink ON						
	条件	0.3						
	条件	PHASE to Sink OFF						
条件	1.5							
クロスオーバーディレイ	tcod		1.25			1.25		μS
	条件	ENABLE to Source OFF						
PWM最小オン時間	t _{ON(min)}	1	2	3	1	2	3	μS
PWM周波数	t _{OFF1}	20	25	30	20	25	30	KHz
V _{BB} 低電圧保護動作電圧	UVLO _{VBB}	3.6		5.5	3.6		5.5	V
V _{BB} 低電圧保護動作電圧ヒステリシス	ΔUVLO _{VBB}		0.47			0.47		V
V _{DD} 低電圧保護動作電圧	UVLO _{VDD}	2.2		2.9	2.2		2.9	V
V _{DD} 低電圧保護動作電圧ヒステリシス	ΔUVLO _{VDD}		0.23			0.23		V

■内部ブロック図



■Pin配列

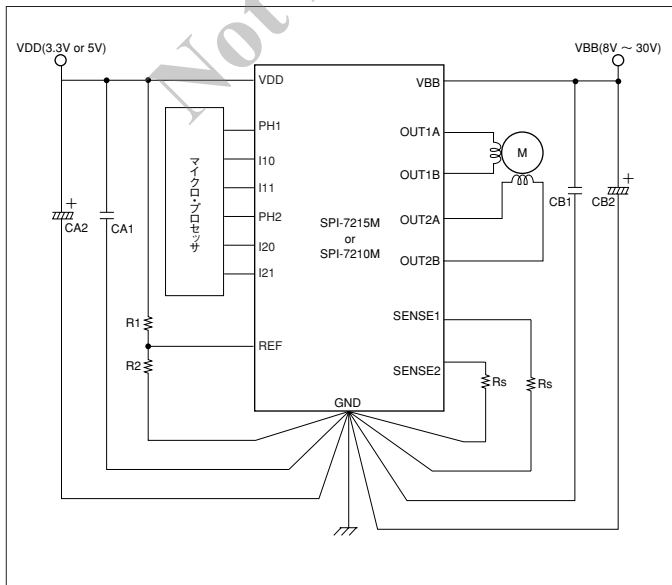
Pin番号	記号	機能
1	GND	GND
2	I20	2Ch 制御電流比切り替え入力端子
3	I21	2Ch 制御電流比切り替え入力端子
4	PH2	2Ch 出力切り替え入力端子 相励磁信号入力
5	VDD	ロジック電源端子
6	OUT2B	2Ch 出力端子 モータコイル接続
7	OUT2A	2Ch 出力端子 モータコイル接続
8	SENSE2	2Ch 電流検出端子 電流検出抵抗接続
9	SENSE1	1Ch 電流検出端子 電流検出抵抗接続
10	OUT1A	1Ch 出力端子 モータコイル接続
11	OUT1B	1Ch 出力端子 モータコイル接続
12	VBB	モータ電源端子
13	PH1	1Ch 出力切り替え入力端子 相励磁信号入力
14	I11	1Ch 制御電流比切り替え入力端子
15	I10	1Ch 制御電流比切り替え入力端子
16	REF	制御電流設定電圧入力端子

■真理値表

I0	I1	VSENSE
L	L	100%
H	L	66.7%
L	H	33.3%
H	H	Disable

VSENSE:対VREF比率

■応用回路例



■外形図

