

PRC オフラインスイッチング電源用パワーIC STR-A6100 シリーズ

概要

STR-A6100 シリーズは、パワーMOSFET と電流モード型 PRC IC を 1 パッケージにした PRC 型スイッチング電源用パワーIC です。

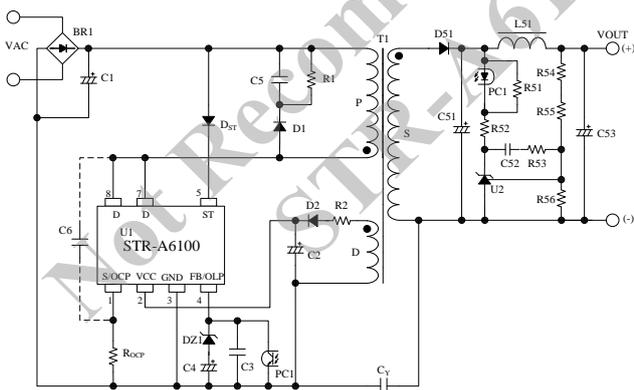
PRC (Pulse Ratio Control) とは、オフ時間固定で、オン時間を制御する方式です。

低消費電力および低スタンバイ電力に対応するため、起動回路とスタンバイ機能を内蔵しています。充実した保護機能により、構成部品が少なく、コストパフォーマンスの高い電源システムを容易に構成できます。

特長

- 電流モード PRC 方式
- オートスタンバイ機能
通常時動作 ----- PRC モード
軽負荷時動作 ----- バースト発振
- 無負荷時入力電力 $P_{IN} < 40mW$
- リーディング・エッジ・ブランキング機能
- オートバイアス機能
- 保護機能
過電流保護 (OCP) ----- パルス・バイ・パルス
過負荷保護 (OLP) ----- 自動復帰
過電圧保護 (OVP) ----- ラッチ
過熱保護 (TSD) ----- ラッチ

応用回路例



アプリケーション

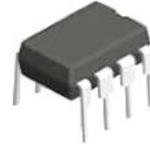
- 白物
- スタンバイ電源
- 小型 SMPS など

パッケージ

DIP7



DIP8



原寸大ではありません

シリーズラインアップ

- パッケージ

製品名	DIP7	DIP8
STR-A6131	—	○
STR-A6131M	—	○
STR-A6153E	○	○
STR-A6151	○	○
STR-A6151M	○	○
STR-A6159	○	○
STR-A6159M	○	—
STR-A6169	○	○

- 代表特性

製品名	固定 OFF 時間	オートバイアス機能	起動抵抗
STR-A61××	8 μs	搭載	—
STR-A61××M	11.5 μs	—	—
STR-A61××E	11.5 μs	—	内蔵*

*ST 端子接続のダイオードが削除可能

- MOSFET ON 抵抗、出力電力 $P_{OUT}^{(1)}$

製品名	V_{DSS} (min.)	$R_{DS(ON)}$ (max.)	P_{OUT} (オープンフレーム)		
			AC220V	AC85 ~265V	
STR-A6131	500 V	3.95 Ω	13 W ⁽²⁾	15 W ⁽³⁾	
STR-A6131M					
STR-A6153E	650 V	1.9 Ω	22 W	18 W	
STR-A6151					
STR-A6151M			3.95 Ω	15 W	13 W
STR-A6159			6 Ω	13 W	10 W
STR-A6159M					
STR-A6169	800 V	19.2 Ω	8 W	5 W	

(1) 周囲温度 50°C における実質的な連続出力電力です。最大出力電力は連続出力電力の 120%~140%程度まで出力可能です。ただし、コアサイズ、トランス設計時の ON Duty の設定、放熱設計により、出力電力の制限を受けることがあります。

(2) AC100V

(3) AC120V

目次

概要	1
1. 絶対最大定格	3
2. 電気的特性	3
3. 代表特性	5
3.1 デイレーティング曲線	5
3.2 MOSFET ASO 曲線	6
3.3 T_A - P_{D1} 曲線	7
3.4 T_A - P_{D2} 曲線	7
3.5 過渡熱抵抗曲線	8
4. ブロックダイアグラム	10
5. 各端子機能	11
6. 応用回路例	12
7. 外形図	13
8. 捺印仕様	14
9. 動作説明	15
9.1 起動動作	15
9.2 低入力時動作禁止回路 (UVLO: Undervoltage Lockout)	15
9.3 定電圧制御回路動作	15
9.4 リーディング・エッジ・ブランキング機能	16
9.5 オートスタンバイ機能	16
9.6 オートバイアス機能 (STR-A61xx)	17
9.7 過電流保護機能 (OCP)	17
9.8 過負荷保護機能 (OLP)	17
9.9 過電圧保護機能 (OVP)	18
9.10 過熱保護機能 (TSD)	18
10. 設計上の注意点	19
10.1 外付け部品	19
10.2 パターン設計	21
11. パターンレイアウト例	23
12. 電源回路例	24
注意書き	26

1. 絶対最大定格

- 電流値の極性は、IC を基準としてシンクが“+”、ソースが“-”と規定します
- 特記がない場合の条件 $T_A = 25\text{ }^\circ\text{C}$ 、7 pin = 8 pin

項目	記号	測定条件	端子	規格値	単位	備考
ドレインピーク電流 ⁽¹⁾	I_{DPEAK}	シングルパルス	8-1	3.2	A	A6131/31M
				2.5		A6151/51M
				3.4		A6153E
				1.8		A6159/59M
				1.2		A6169
最大スイッチング電流 ⁽²⁾	I_{DMAX}	⁽³⁾	8-1	3.2	A	A6131/31M
				2.5		A6151/51M
				3.4		A6153E
				1.8		A6159/59M
				1.2		A6169
アバランシェエネルギー耐量 ⁽⁴⁾ ⁽⁵⁾	E_{AS}		8-1	$I_{LPEAK} = 2.1\text{ A}$	mJ	A6131/31M
				$I_{LPEAK} = 2.5\text{ A}$		A6151/51M
				$I_{LPEAK} = 3.4\text{ A}$		A6153E
				$I_{LPEAK} = 1.8\text{ A}$		A6159/59M
				$I_{LPEAK} = 1.2\text{ A}$		A6169
S/OCP 端子電圧	V_{OCP}		1-3	-0.5 ~ 6	136	
制御部電源電圧	V_{CC}		2-3	35	24	
FB/OLP 端子電圧	$V_{FB/OLP}$		4-3	-0.5 ~ 10	7	
ST 端子電圧	V_{ST}		5-3	-0.3 ~ 600	V	
MOSFET 部許容損失 ⁽⁶⁾	P_{D1}	基板実装時 基板サイズ 15 mm × 15 mm	8-1	1.35	W	
制御部許容損失(MIC) ⁽⁷⁾	P_{D2}	$V_{CC} \times I_{CC}$ で規定	2-3	0.15	W	A61×× A61××M
				0.46		A6153E
動作時内部フレーム温度	T_F			-20 ~ 125	°C	推奨動作温度 $T_F = 115\text{ }^\circ\text{C (max.)}$
動作周囲温度	T_{OP}		—	-20 ~ 125	°C	
保存温度	T_{stg}		—	-40 ~ 125	°C	
チャネル温度	T_{ch}		—	150	°C	

2. 電気的特性

- ⁽¹⁾ 図 3-1 ASO 温度ディレーティング係数曲線参照
- ⁽²⁾ 最大スイッチング電流とは、IC に内蔵している MOSFET のゲート-ソース間しきい電圧 $V_{GS(th)}$ と、IC 内部で設定しているゲートドライブ電圧によって制限されるドレイン電流です。 $T_A = -20 \sim 125\text{ }^\circ\text{C}$
- ⁽³⁾ STR-A61×× : $V_{1-3} = 0.86\text{ V}$, STR-A61××M/E : $V_{1-3} = 1.28\text{ V}$
- ⁽⁴⁾ 図 3-2 アバランシェエネルギー耐量ディレーティング曲線参照
- ⁽⁵⁾ Single pulse, $V_{DD} = 99\text{ V}$, $L = 20\text{ mH}$
- ⁽⁶⁾ 3.3 Ta- P_{D1} 曲線参照
- ⁽⁷⁾ 3.4 Ta- P_{D2} 曲線参照

STR-A6100 Series

- 電流値の極性は、ICを基準としてシンクが“+”、ソースが“-”と規定します
- 特記がない場合の条件 $T_A = 25\text{ }^\circ\text{C}$ 、 $V_{CC} = 20\text{ V}$ 、7 pin = 8 pin

項目	記号	測定条件	端子	Min.	Typ.	Max.	単位	備考
電源起動動作								
動作開始電源電圧	$V_{CC(ON)}$		2-3	16	17.5	19.2	V	
動作停止電源電圧 ⁽¹⁾	$V_{CC(OFF)}$		2-3	9	10	11	V	
動作時回路電流	$I_{CC(ON)}$		2-3	-	-	4	mA	
非動作時回路電流	$I_{CC(OFF)}$	$V_{CC} = 14\text{ V}$	2-3	-	-	50	μA	
オートバイアスしきい電圧 ⁽¹⁾ ⁽²⁾	$V_{CC(BIAS)}$		2-3	9.6	10.6	11.6	V	A61xx
$V_{CC(BIAS)} - V_{CC(OFF)}$ ⁽²⁾	-		-	0.2	-	-	V	A61xx
起動電流	$I_{STARTUP}$	$V_{CC} = 15\text{ V}$	2-3	-1230	-790	-340	μA	
起動回路漏れ電流	$I_{START(leak)}$		5-3	-	-	30	μA	
PRC 動作								
最大 OFF 時間	$t_{OFF(MAX)}$		8-3	7.3	8	8.7	μs	A61xx
				10.5	11.5	12.5		A61xxM A6153E
スタンバイ動作								
バーストしきい電圧	V_{BURST}		4-3	0.70	0.79	0.88	V	A61xx
				0.66	0.75	0.84		A61xxM A6153E
保護動作								
リーディング・エッジ・ブランキング時間	t_{BW}		-	200	320	480	ns	
OCP しきい電圧	$V_{OCP(TH)}$		1-3	0.69	0.77	0.86	V	A61xx
				0.96	1.13	1.28		A61xxM A6153E
OLP しきい電圧	V_{OLP}		4-3	6.5	7.2	7.9	V	
OLP 動作時 FB/OLP 端子流出電流	I_{OLP}		4-3	-35	-26	-18	μA	A61xx
				-34.1	-26	-18.2		A61xxM A6153E
FB/OLP 端子最大流出電流	$I_{FB(MAX)}$		4-3	-388	-300	-227	μA	A61xx
				-390	-300	-220		A61xxM A6153E
VCC 端子 OVP しきい電圧	$V_{CC(OVP)}$		2-3	28.7	31.2	34.1	V	
ラッチ回路保持電流	$I_{CC(H)}$		2-3	-	-	200	μA	
ラッチ解除電圧	$V_{CC(La.OFF)}$		2-3	6.6	7.3	8.0	V	
熱保護動作温度	$T_j(TSD)$		-	135	-	-	$^\circ\text{C}$	

⁽¹⁾ 個々の製品においては、 $V_{CC(BIAS)} > V_{CC(OFF)}$ の関係が成り立つ

⁽²⁾ STR-A61xxM、STR-A6153E は、オートバイアス機能を搭載していないため、しきい値はありません。

項目	記号	測定条件	端子	Min.	Typ.	Max.	単位	備考
MOSFET 部								
ドレイン・ソース間電圧	V_{DSS}	$I_D = 300 \mu A$	8-1	500	-	-	V	A6131/31M
				650	-	-		A6151/51M A6159/59M A6153E
				800	-	-		A6169
ドレイン漏れ電流	I_{DSS}	$V_D = V_{DSS}$	8-1	-	-	300	μA	
ON 抵抗	$R_{DS(ON)}$	$I_D = 0.4 A$	8-1	-	-	1.9	Ω	A6153E
				-	-	3.95		A6131/31M A6151/51M
				-	-	6		A6159/59M
				-	-	19.2		A6169
スイッチング・タイム	t_f	$V_D = 10V$	8-1	-	-	250	ns	
熱特性								
熱抵抗	θ_{ch-F} ⁽³⁾		-	-	-	52	$^{\circ}C/W$	

⁽³⁾ MOSFET のチャネルと、フレーム間の熱抵抗。フレーム温度 T_F は 3 番端子根元の温度で規定

3. 代表特性

3.1 ディレーティング曲線

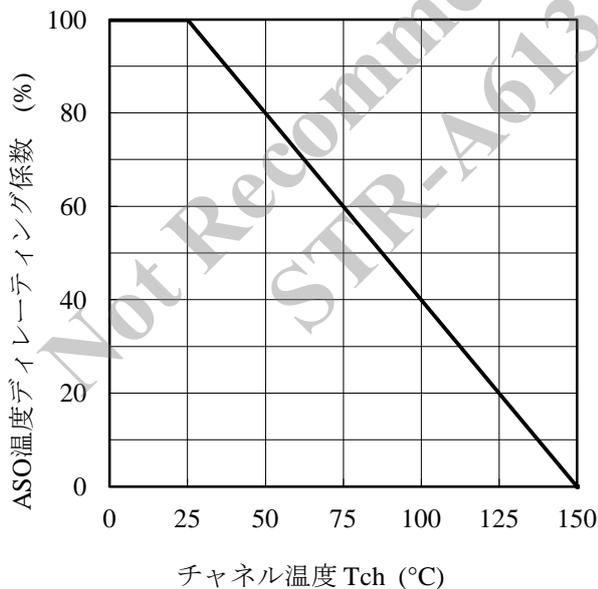


図 3-1 ASO 温度ディレーティング係数曲線

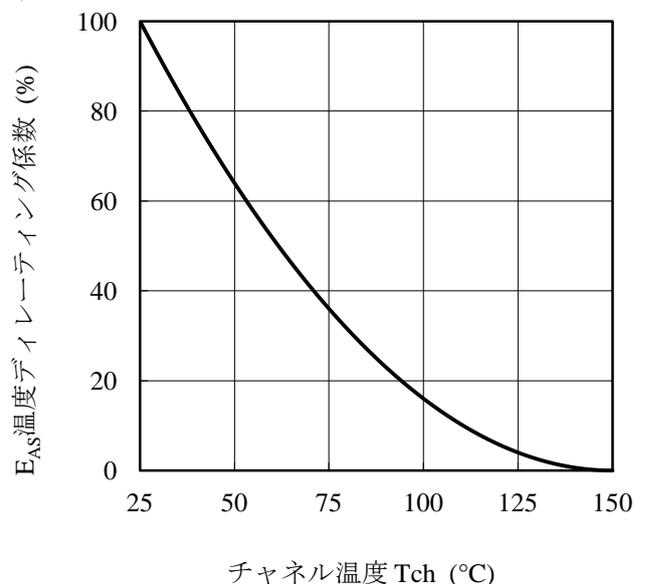
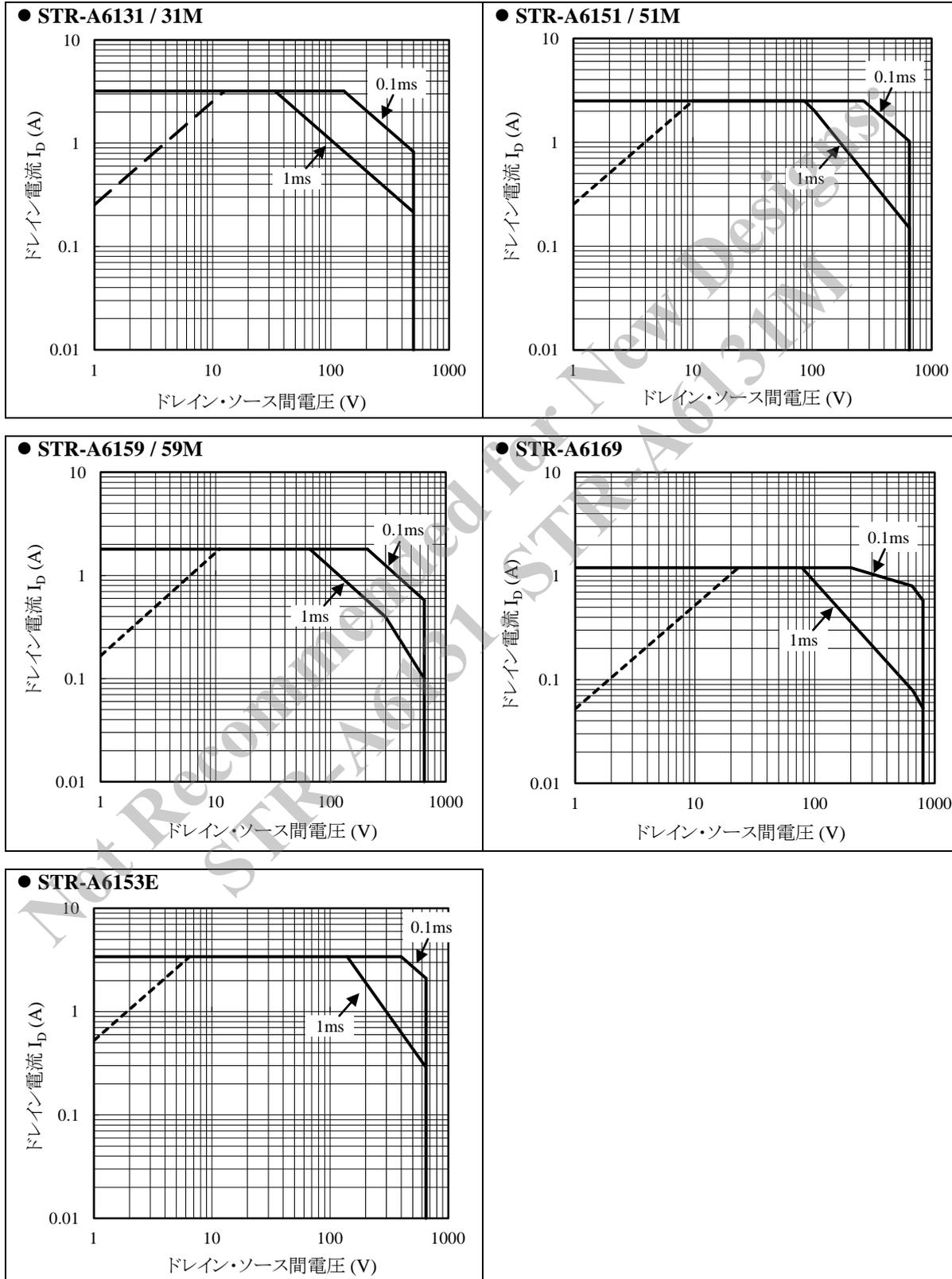


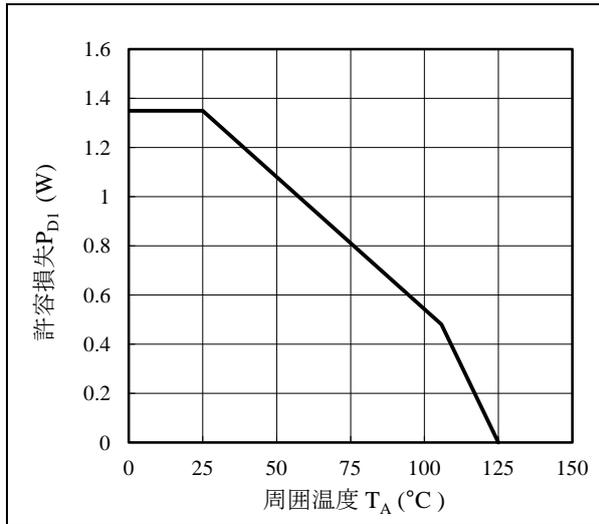
図 3-2 アバランシェエネルギー耐量ディレーティング曲線

3.2 MOSFET ASO 曲線

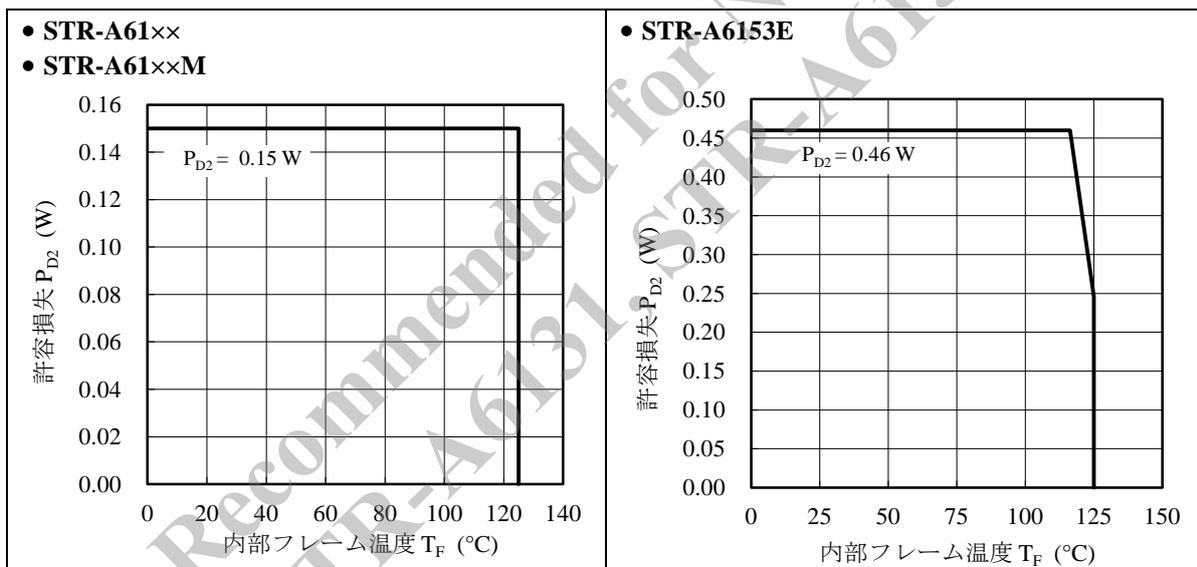
- IC を使用する際は、図 3-1 より温度ディレーティング係数を求め、ASO 曲線のディレーティングを行います
- 破線は、オン抵抗による制限曲線です
- 特記がない場合の条件 $T_A = 25^\circ\text{C}$ 、Single pulse



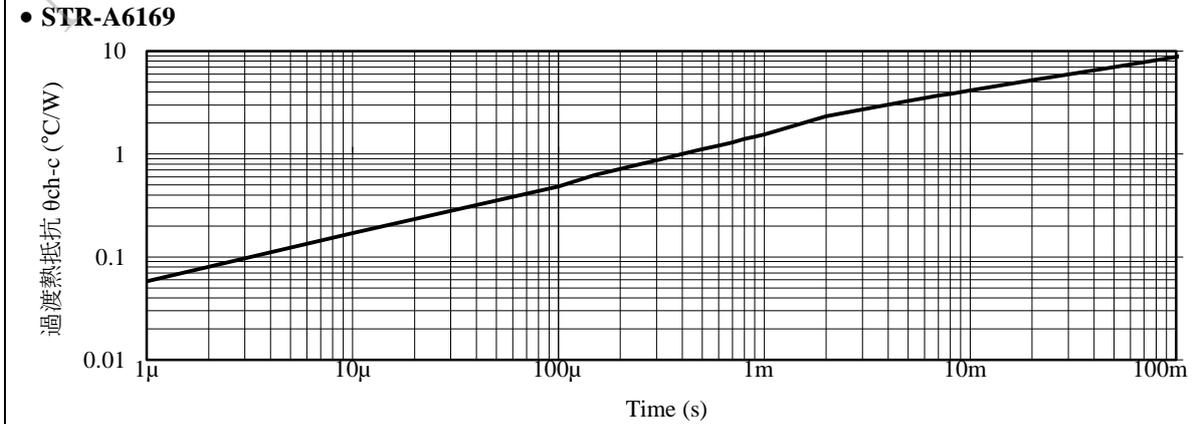
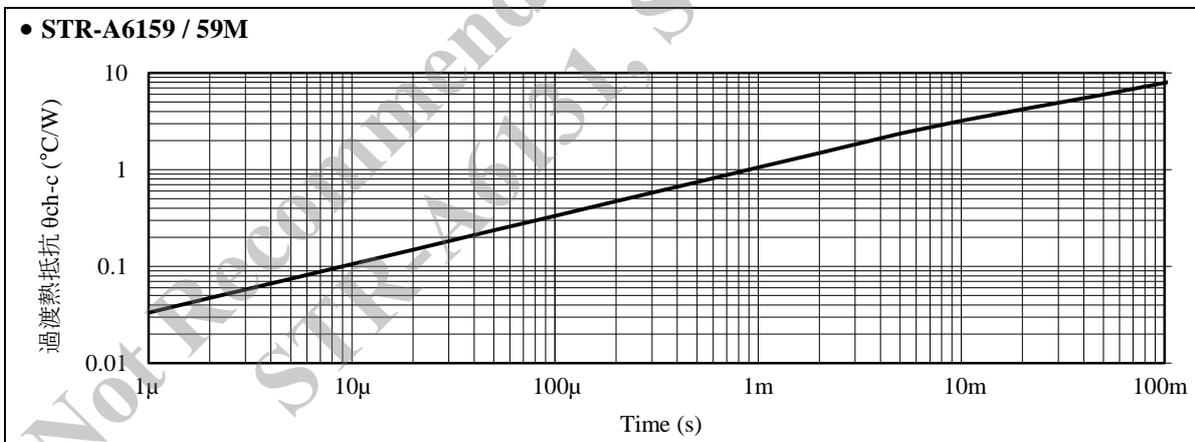
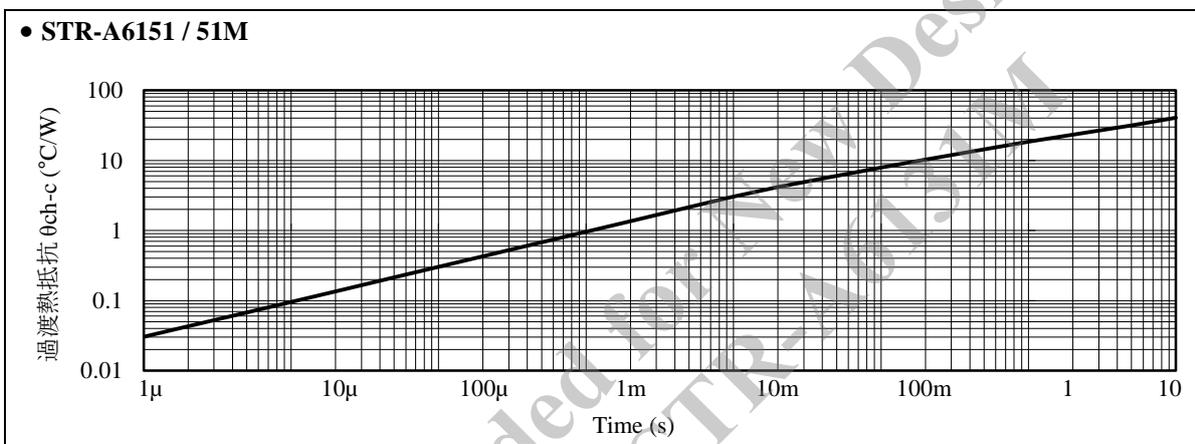
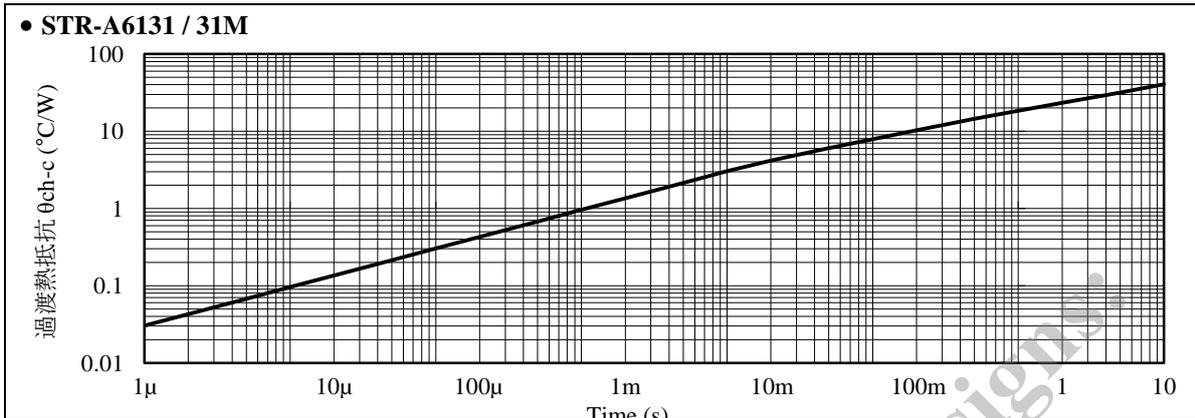
3.3 T_A - P_{D1} 曲線

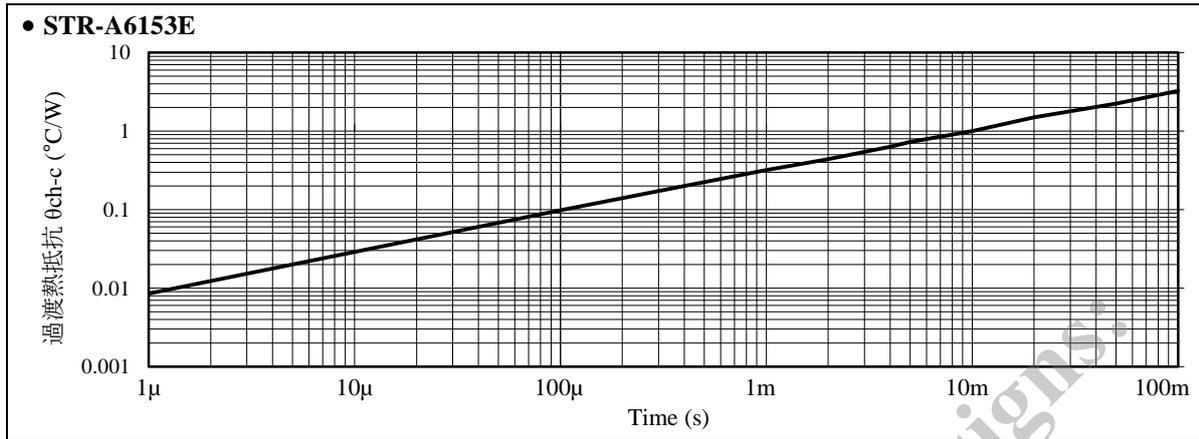


3.4 T_A - P_{D2} 曲線



3.5 過渡熱抵抗曲線



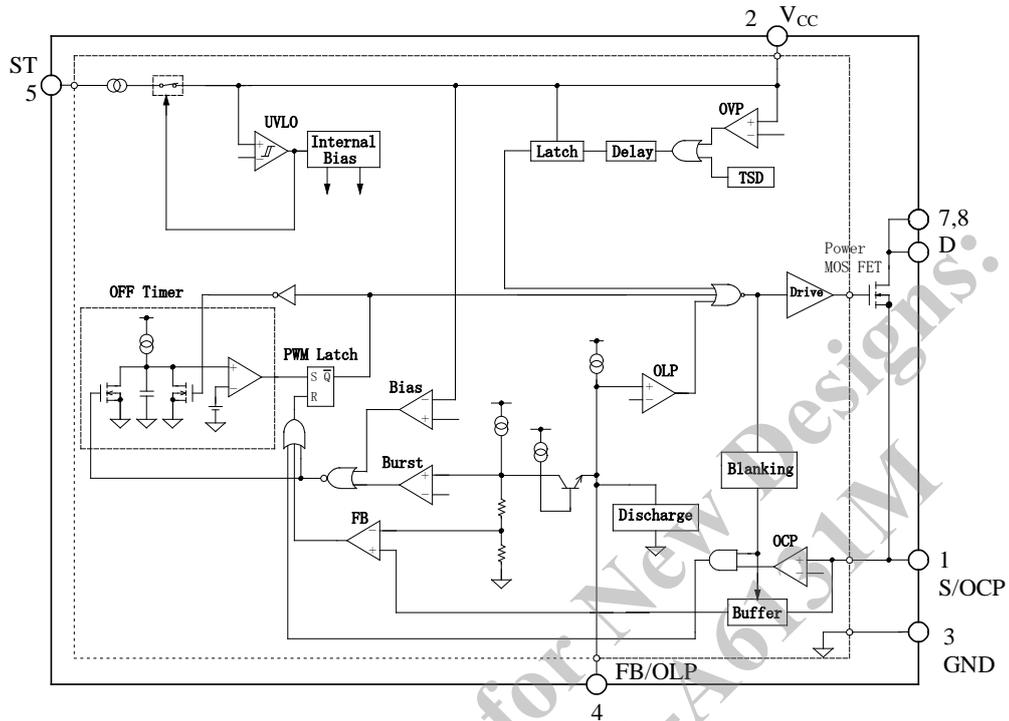


Not Recommended for New Designs!
STR-A6131, STR-A6131M

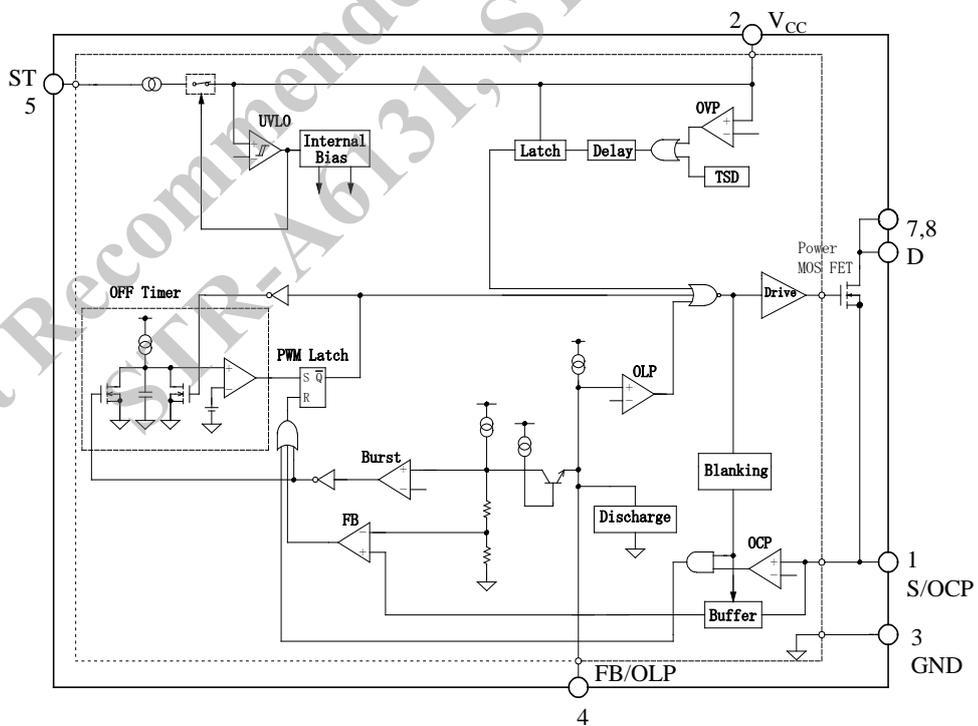
STR-A6100 Series

4. ブロックダイアグラム

STR-A61xx

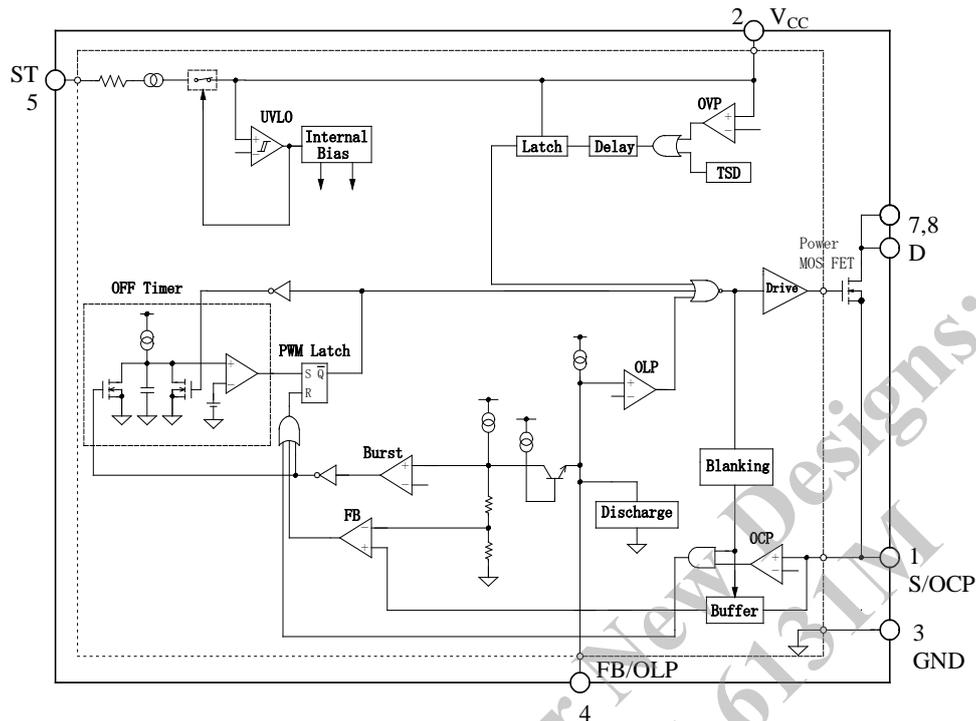


STR-A61xxM



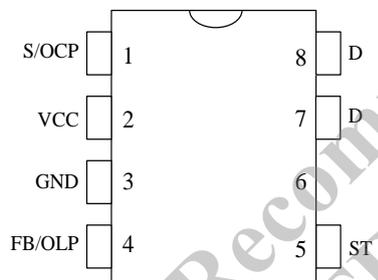
STR-A6100 Series

STR-A6153E



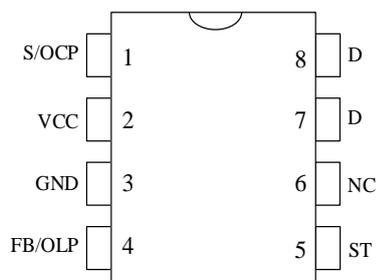
5. 各端子機能

● DIP7



端子番号	記号	機能
1	S/OCP	MOSFET ソース/過電流検出信号入力
2	VCC	制御回路電源入力/過電圧検出信号入力
3	GND	グラウンド
4	FB /OLP	定電圧制御信号入力/過負荷保護信号入力
5	ST	起動電流入力
6	-	(抜きピン)
7	D	パワー-MOSFET ドレイン
8		

● DIP8



端子番号	記号	機能
1	S/OCP	MOSFET ソース/過電流検出信号入力
2	VCC	制御回路電源入力/過電圧検出信号入力
3	GND	グラウンド
4	FB /OLP	定電圧制御信号入力/過負荷保護信号入力
5	ST	起動電流入力
6	NC	(機能なし)
7	D	パワー-MOSFET ドレイン
8		

6. 応用回路例

- 放熱効果を上げるため、D 端子 (7、8 番ピン) のパターンは極力広くします
- D 端子のサージ電圧が大きくなる電源仕様の場合は、P 巻線間に CRD クランプスナバ回路や、D 端子と S/OCP 端子間に C または RC ダンパースナバ回路を追加します
- STR-A6153E は ST 端子のダイオードが削除できます (図 6-2)

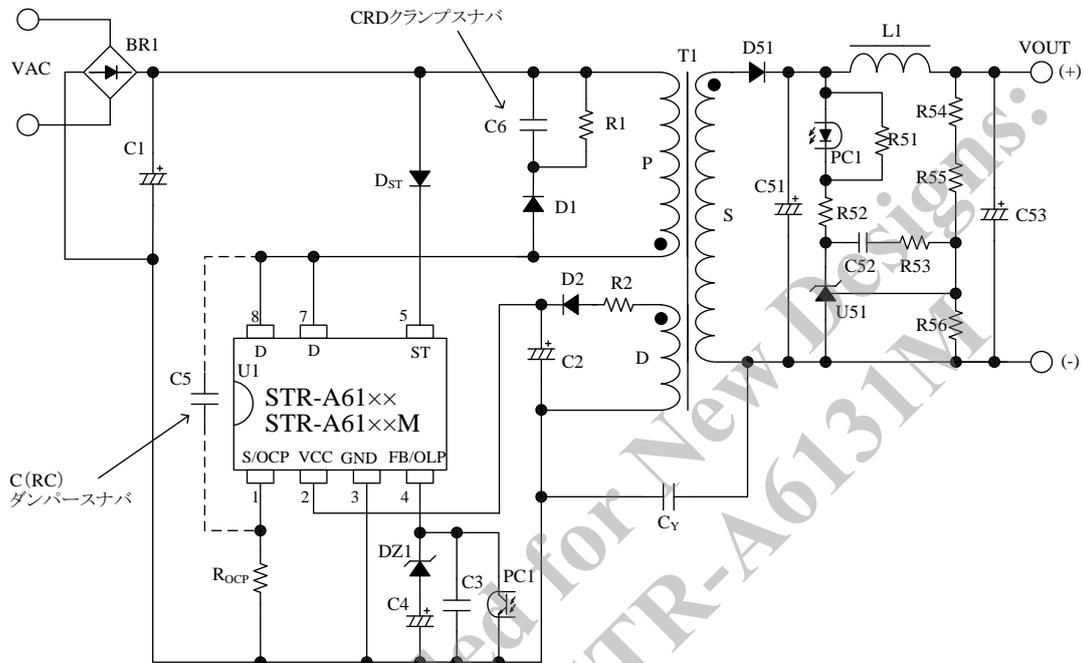


図 6-1 応用回路例(STR-A61xx/ STR-A61xxM)

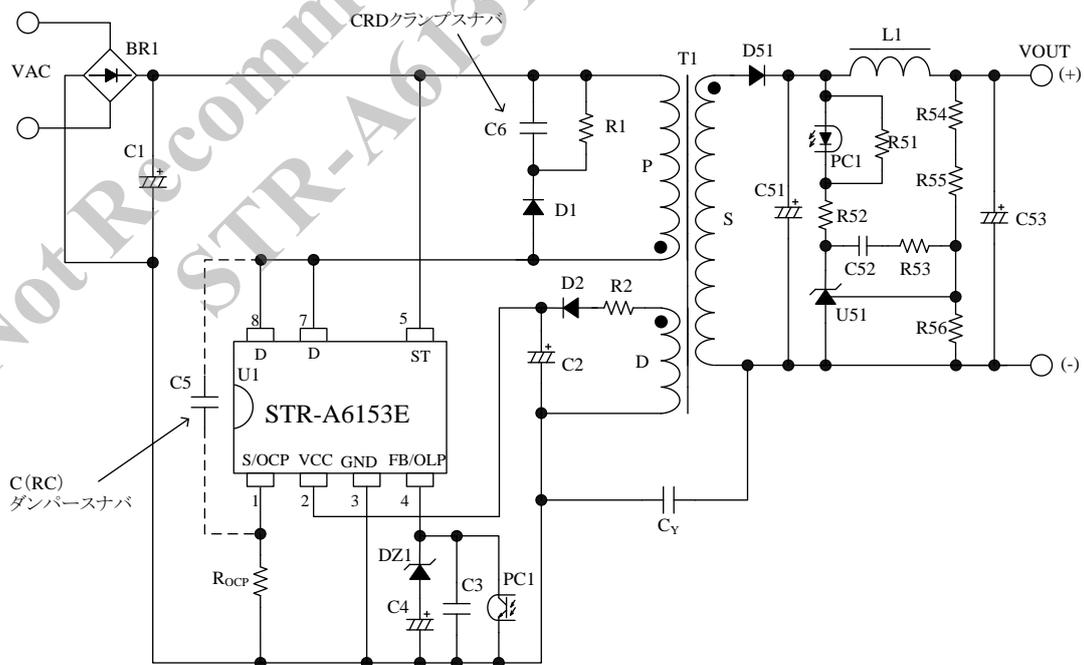
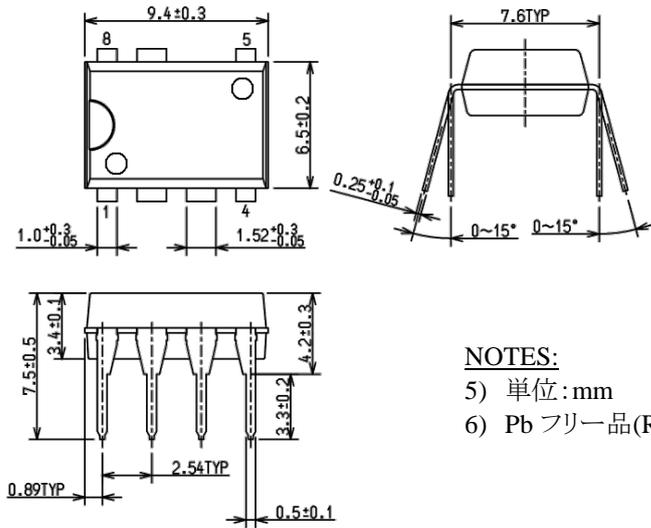


図 6-2 応用回路例(STR-A6153E)

STR-A6100 Series

7. 外形図

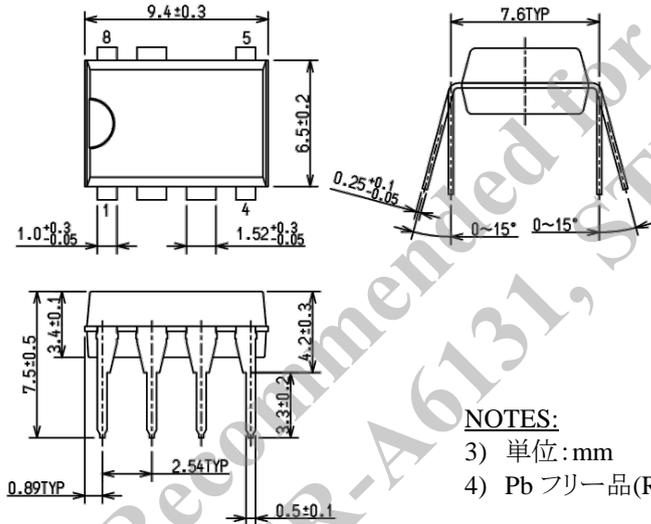
• DIP7 (Type A)



NOTES:

- 5) 単位: mm
- 6) Pb フリー品 (RoHS 対応) です

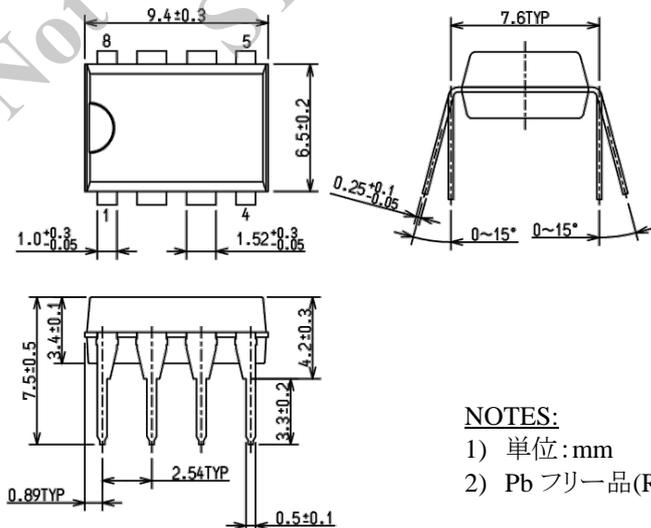
• DIP7 (Type B)



NOTES:

- 3) 単位: mm
- 4) Pb フリー品 (RoHS 対応) です

• DIP8

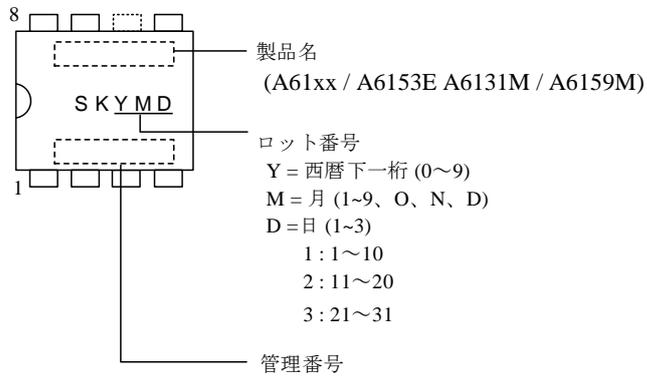


NOTES:

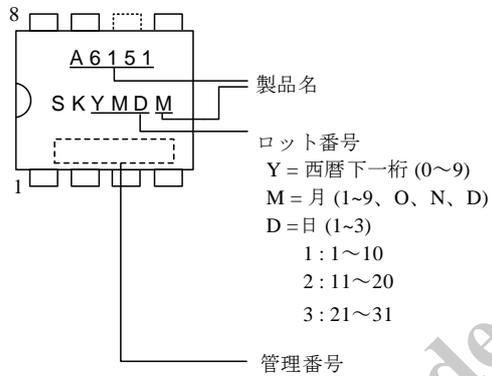
- 1) 単位: mm
- 2) Pb フリー品 (RoHS 対応) です

8. 捺印仕様

- STR-A6131/51/59/69/31M/59M/51E



- STR-A6151M



Not Recommended for New Designs:
STR-A6131, STR-A6131M

9. 動作説明

- 特記なき場合の特性数値は、STR-A6151 の仕様に基づき、Typ. 値を表記します
- 電流値の極性は、IC を基準として、シンクを“+”、ソースを“-”と規定します

9.1 起動動作

VCC 端子周辺回路を図 9-1、電源起動時の VCC 端子電圧波形例を図 9-2 に示します。

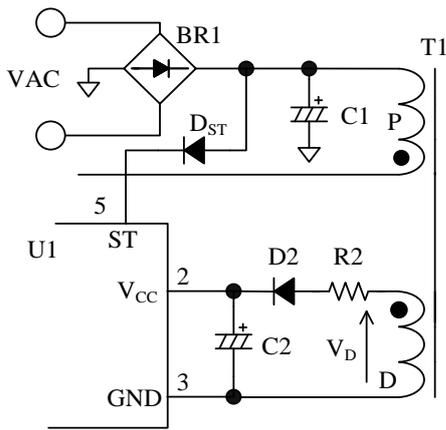


図 9-1 VCC 端子周辺回路

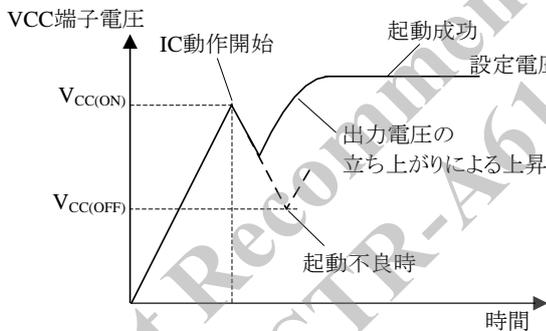


図 9-2 起動時の VCC 端子電圧

本 IC は起動回路を内蔵し、起動回路は ST 端子に接続しています。

電源電圧が印加すると、IC 内部で定電流化した起動電流 $I_{STARTUP} = 790 \mu A$ が、VCC 端子に接続した電解コンデンサ C2 を充電します。VCC 端子電圧が $V_{CC(ON)} = 17.5 V$ に達すると、IC が動作開始して IC の回路電流が増加するため、VCC 端子電圧が低下します。しかし動作停止電圧を $V_{CC(OFF)} = 10 V$ と低く設定しているため、VCC 端子電圧が $V_{CC(OFF)}$ まで下がる前に、補助巻線 D の電圧が設定値に達し、制御回路は動作を継続します。IC が動作すると、VCC 端子への印加電圧は、図 9-1 の補助巻線電圧 V_D を整流平滑した電圧

になります。

電源起動後、起動回路は自動的に IC 内部で遮断するため、起動回路による電力消費はなくなります。補助巻線 D の巻数は、電源仕様の入出力変動範囲内で、VCC 端子電圧が次式(1)の範囲になるように、調整します。補助巻線電圧の目安は 15~20 V 程度です。

$$V_{CC(BIAS)}(\max.) < V_{CC} < V_{CC(OVP)}(\min.)$$

$$\Rightarrow 11.6(V) < V_{CC} < 28.7(V) \quad (1)$$

IC の起動時間は、C2 のコンデンサ容量で決まり、起動時間の概算値は次式(2)で算出します。

$$t_{START} = C2 \times \frac{V_{CC(ON)} - V_{CC(INT)}}{|I_{STRATUP}|} \quad (2)$$

ここで、

t_{START} : IC の起動時間 (s)

$V_{CC(INT)}$: VCC 端子の初期電圧 (V)

9.2 低入力時動作禁止回路

(UVLO: Undervoltage Lockout)

VCC 端子電圧と回路電流 I_{CC} の関係を図 9-3 に示します。VCC 端子電圧が動作開始電源電圧 $V_{CC(ON)} = 17.5 V$ に達すると、制御回路が動作を開始し、回路電流が増加します。制御回路動作後、VCC 端子電圧が動作停止電源電圧 $V_{CC(OFF)} = 10 V$ に低下すると、低入力時動作禁止 (UVLO: Undervoltage Lockout) 回路により、制御回路は動作を停止し、再び起動前の状態に戻ります。

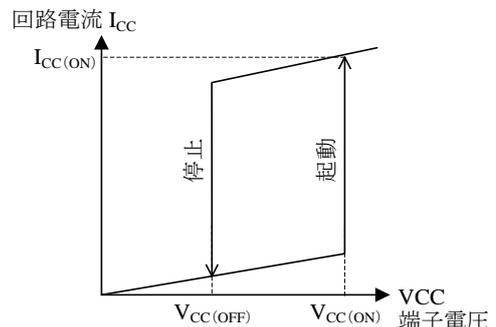


図 9-3 VCC 端子電圧と回路電流 I_{CC}

9.3 定電圧制御回路動作

図 9-4 に FB/OLP 端子周辺回路、図 9-5 に定常時の I_D 波形と FB コンパレータの入力波形を示します。

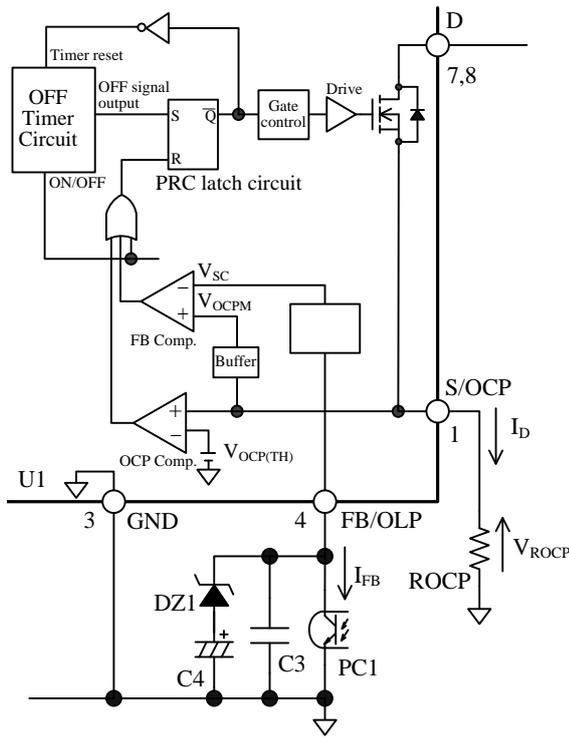


図 9-4 FB/OLP 端子周辺回路

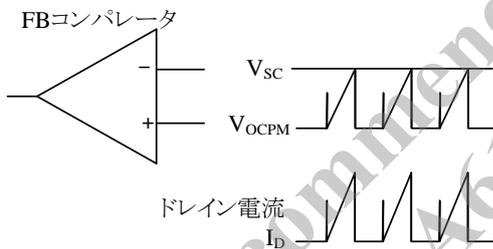


図 9-5 定常時の I_D 波形と FB コンパレータの入力波形

本 IC は、オフ時間を固定し、オン時間を制御する PRC(Pulse Ratio Control)方式により、出力を定電圧に制御します。定電圧制御には、過渡応答および安定性に優れたピーク電流モード制御を使用しています。

IC 内部のオフタイマー回路で内部固定のオフ時間 t_{OFF} を設定し、パワー MOSFET のターンオンのタイミングを決定します。

- パワー MOSFET のターンオン
 t_{OFF} 後、オフ信号出力が“H”になり、PRC ラッチ回路の \bar{Q} が“L”にラッチします。これにより、ターンオン信号をゲート制御回路へ出力し、パワー MOSFET がターンオンします。

- パワー MOSFET のターンオフ
 OCP コンパレータ、または FB コンパレータが、PRC ラッチ回路をリセットすると、PRC ラッチ回路の \bar{Q} が“H”にラッチします。これにより、ターンオフ信号をゲート制御回路へ出力し、パワー MOSFET がターンオフします。

本 IC は、電流検出抵抗 R_{OCP} の両端電圧 (V_{ROCP}) を増幅した V_{OCPM} と目標電圧 (V_{SC}) を内部の FB コンパレータで比較し、 V_{ROCP} のピーク値が V_{SC} に近づくように制御します。

< 軽負荷の場合 >

負荷が軽くなると、出力電圧の上昇に伴い二次側エラーアンプのフィードバック電流が増加します。この電流がフォトカプラを介して流れる I_{FB} を FB/OLP 端子から引き抜くことにより、FB/OLP 端子電圧は低下します。これにより、目標電圧 V_{SC} が下がるため、 V_{OCPM} のピーク値が低下するように制御を行います。その結果、ドレイン電流のピーク値が減少し、出力電圧の上昇を抑えます。

< 重負荷の場合 >

負荷が重くなると、軽負荷時の逆の動作になり、FB コンパレータの目標電圧 V_{SC} が高くなるため、ドレイン電流のピーク値が増加し出力電圧の低下を抑えます。

9.4 リーディング・エッジ・ブランキング機能

本 IC は出力電圧の定電圧制御にピーク電流モード制御方式を使用しています。ピーク電流モード制御方式の場合、パワー MOSFET がターンオンしたときに発生する急峻なサージ電流により、FB コンパレータや過電流保護回路(OCP)が応答し、パワー MOSFET がオフする可能性があります。

この現象を防ぐため、パワー MOSFET がターンオンした瞬間からブランキング時間 $t_{BW} = 320 \text{ ns}$ を設け、ターンオン時のドレイン電流サージに不応答にしています。

9.5 オートスタンバイ機能

オートスタンバイ機能とは、スタンバイ負荷時のドレイン電流 I_D が、最大ドレイン電流(過電流状態)の約 25 % 以下に減少すると、自動的にスタンバイモードに切り替わり、バースト動作を行う機能です(図 9-6)。

これは、FB/OLP 端子のバーストしきい値 $V_{BURST} = 0.79 \text{ V}$ (STR-A61xxM、STR-A6153E は 0.75 V) に相当します。

バースト動作は、スイッチング動作を停止する期間があるため、スイッチング損失を低減し、軽負荷時の効率

改善ができます。一般的に、軽負荷時の効率をより改善するため、バースト間隔は数 kHz 以下になります。本 IC は、バースト動作時のドレイン電流ピークを低く抑え、トランスの音鳴りを抑制します。

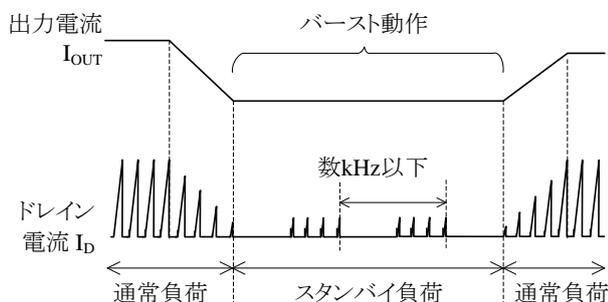


図 9-6 オートスタンバイ動作のタイミング波形

9.6 オートバイアス機能 (STR-A61××)

STR-A61××には、オートバイアス機能を搭載しています。オートバイアス機能は、バースト発振動作期間中に有効になります。バースト発振動作期間中に VCC 端子電圧がオートバイアスしきい電圧 $V_{CC(BIAS)} = 10.6 \text{ V}$ まで低下すると、強制的に PRC 動作に移行し、VCC 端子電圧が下がらないように制御します。これにより、安定したスタンバイ動作が行えます。

なお、定常動作時(バースト動作を含む)にバイアスアシスト機能が動作すると、消費電力が増加するため、VCC 端子電圧は常に $V_{CC(BIAS)}$ より高くする必要があり、トランスの巻数比や図 10-2 の R2 を小さくするなどの調整が必要です。(R2 の詳細は”10.1 外付け部品”参照)

9.7 過電流保護機能 (OCP)

過電流保護機能 (OCP) は、パワー MOSFET のドレインピーク電流値が、OCP しきい電圧 $V_{OCP(TH)} = 0.77 \text{ V}$ (STR-A61××M、STR-A6153E は 1.13 V) に達すると、パワー MOSFET をターンオフして電力を制限します(パルス・バイ・パルス方式)。

図 9-7 に出力負荷特性を示します。OCP 動作になると、出力電圧が低下します。このとき、補助巻線電圧 V_D も出力電圧に比例して低下します。VCC 端子の電圧が $V_{CC(OFF)} = 10 \text{ V}$ まで低下すると、UVLO 回路により、制御回路は動作を停止し、再び起動前の状態に戻ります。その後 VCC 端子の電圧は、起動電流 $I_{STARTUP}$ により上昇し、 $V_{CC(ON)} = 17.5 \text{ V}$ に達すると、制御回路が再び動作します。このように、過電流状態のときは UVLO による間欠発振動作を繰り返します。

一般的な制御 IC は、制御系を含めた回路に伝播遅延時間があります。そのため、電源の入力電圧が高く、ドレイン電流傾斜が急峻なほど、実際に流れるドレイン

電流のピークは高くなり、検出電圧は $V_{OCP(TH)}$ よりも高くなります。そのため、OCP 動作時の出力電流は、図 9-7 のように電源の入力電圧に依存します。

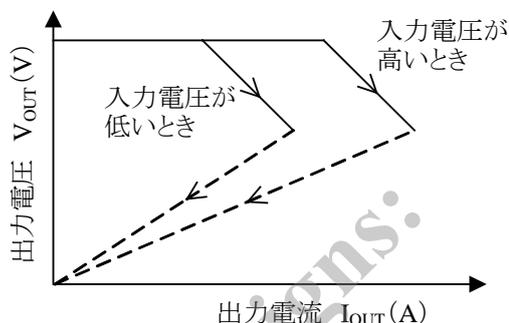


図 9-7 出力負荷特性

なお、多出力巻線のトランスなどは結合が悪くなるため、OCP 動作時に出力電圧が低下しても、補助巻線電圧 V_D は低下せず、間欠動作にならない場合があります。このような場合は、過負荷保護機能 (OLP) が動作します (9.8 項参照)。

9.8 過負荷保護機能 (OLP)

図 9-8 に FB/OLP 端子の周辺回路、図 9-9 に OLP 動作時の波形を示します。

過負荷状態(過電流動作によりドレインピーク電流値を制限している状態)になると、出力電圧が低下し、二次側のエラーアンプがカットオフします。そのため、フィードバック電流 I_{FB} は FB/OLP 端子に接続している C3 を充電し、FB/OLP 端子電圧が上昇します。FB/OLP 端子電圧が、OLP しきい電圧 $V_{OLP} = 7.2 \text{ V}$ を超えている状態を次式(3)で求められる OLP 遅延時間 t_{DLY} 継続すると、過負荷保護回路が動作してスイッチング動作を停止します。

$$t_{DLY} = C4 \times \frac{(V_{OLP} - V_Z)}{I_{OLP}} \quad (3)$$

ここで、

t_{DLY} : OLP 遅延時間

V_Z : ツェナーダイオード DZ1 のツェナー電圧

I_{OLP} : OLP 動作時 FB/OLP 端子流出電流 - $26 \mu\text{A}$

スイッチング動作を停止すると、VCC 端子電圧は動作停止しきい値 $V_{CC(OFF)} = 10 \text{ V}$ まで低下し、過電流保護機能 (OCP) 同様、UVLO による間欠発振動作を繰り返します。

この間欠発振動作により、パワー MOSFET や二次側整流ダイオードなどの部品ストレスを低減します。さらに、スイッチング期間は、発振停止期間より短いため、間欠

動作中の消費電力を小さくできます。過負荷の要因を取り除くと、通常の動作に自動復帰します。

t_{DLY} は、IC が起動しスイッチング動作を開始してから、出力電圧が一定になるまでの時間 t_{START} より長くなるように設定する必要があります(図 9-9 参照)。 t_{DLY} を t_{START} より短く設定すると、定電圧制御をする前に OLP が動作し、電源が起動できなくなる場合があります。

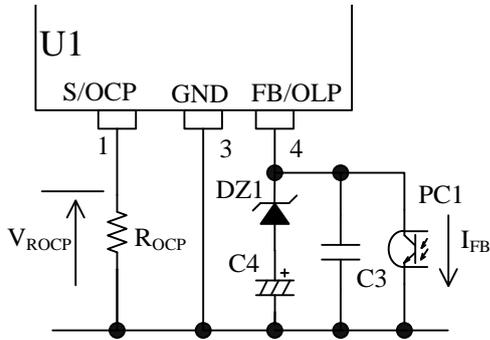


図 9-8 FB/OLP 端子周辺回路

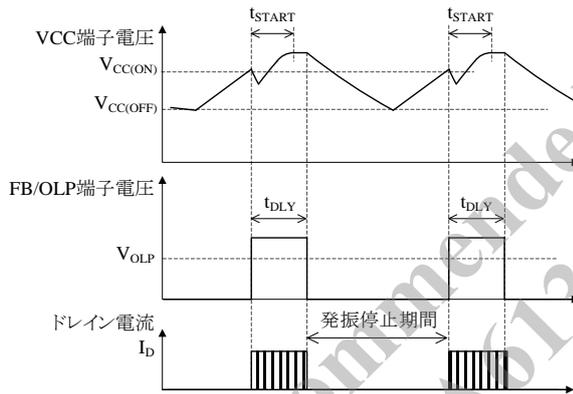


図 9-9 OLP 動作波形

9.9 過電圧保護機能(OVP)

図 9-10 に過電圧保護機能(OVP)動作時の波形を示します。

VCC 端子と GND 端子間に、OVP しきい値 $V_{CC(OVP)} = 31.2 \text{ V}$ 以上の電圧を印加すると、過電圧保護機能(OVP)が動作し、ラッチ状態でスイッチング動作を停止します。ラッチ回路が動作すると、IC の回路電流により VCC 端子電圧が下降します。VCC 端子電圧が $V_{CC(OFF)} = 10 \text{ V}$ 以下になると、起動回路が動作して VCC 端子電圧は上昇を始めます。その後、VCC 端子電圧が $V_{CC(ON)} = 17.5 \text{ V}$ に達すると、IC の回路電流が増加して VCC 端子電圧が低下します。このように、ラッチ回路動作時は、VCC 端子電圧波形が $V_{CC(OFF)}$ と $V_{CC(ON)}$ の間を上下する動作になり、VCC 端子電圧の異常な上昇を防止します。ラッチ状態の解除は、電源

電圧をオフし、VCC 端子電圧を $V_{CC(La.OFF)} = 7.3 \text{ V}$ 以下に下げることで行います。

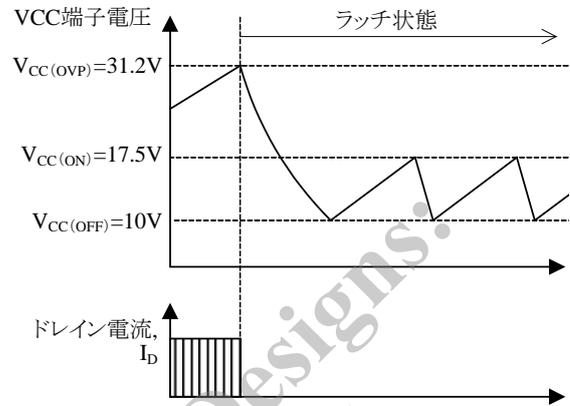


図 9-10 OVP 動作波形

出力電圧検出回路がオープンになると、二次側の出力電圧が上昇します。VCC 端子電圧をトランスの補助巻線から供給する場合は、VCC 端子電圧が出力電圧に比例するため、二次側の過電圧を検出できます。この場合、過電圧保護動作時の二次側出力電圧 $V_{OUT(OVP)}$ は、次式(4)で概略計算できます。

$$V_{OUT(OVP)} = \frac{V_{OUT(NORMAL)}}{V_{CC(NORMAL)}} \times 31.2 \quad (4)$$

ここで、

- $V_{OUT(NORMAL)}$: 定常動作時の出力電圧
- $V_{CC(NORMAL)}$: 定常動作時の VCC 端子電圧

9.10 過熱保護機能(TSD)

IC の制御回路部の温度が、熱保護動作温度 $T_{j(TSD)} = 135 \text{ }^\circ\text{C (min.)}$ 以上に達すると、過熱保護機能(TSD)が動作し、9.9 過電圧保護機能同様、ラッチ状態でスイッチング動作を停止します。ラッチ状態の解除は、電源電圧をオフし、VCC 端子電圧を $V_{CC(La.OFF)} = 7.3 \text{ V}$ 以下に下げることで行います。

10.設計上の注意点

10.1 外付け部品

各部品は使用条件に適合したものを使用します。

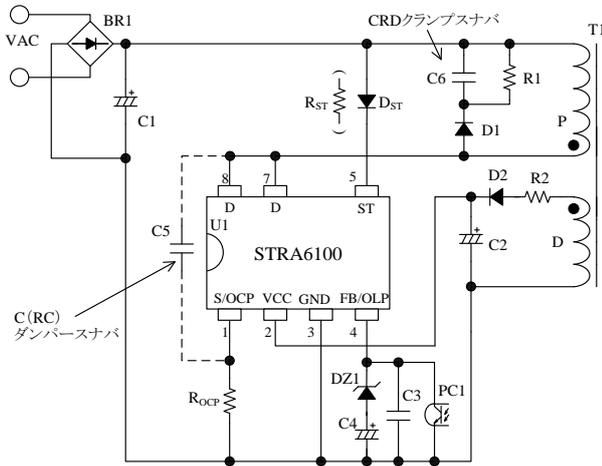


図 10-1 IC 周辺回路

● 電解コンデンサ

電解コンデンサは、リップル電流・電圧・温度上昇に対し、適宜設計マージンを設けます。また、リップル電圧を低減するため、スイッチング電源設計に適した、低 ESR タイプを推奨します。

● S/OCP 端子周辺回路

図 10-1 に示す R_{OCP} は、電流検出用抵抗です。高周波スイッチング電流が流れるので、内部インダクタンスが小さく、かつ許容損失を満足するものを使用します。

● VCC 端子周辺回路

一般的な電源仕様の場合、図 10-1 に示す $C2$ の容量は $10 \mu\text{F} \sim 47 \mu\text{F}$ 程度を接続します ($C2$ は起動時間に影響するので、“9.1 起動動作”を参照)。また、実際の電源回路は、図 10-2 のように二次側出力電流 I_{OUT} により VCC 端子電圧が増加し、過電圧保護動作 (OVP) になる場合があります。これは、パワー MOSFET がターンオフした瞬間に発生するサージ電圧が補助巻線にも誘起し、 $C2$ をピーク充電するためです。これを防止するには、図 10-1 のように、整流用ダイオード $D2$ と直列に、抵抗 $R2$ (数 $\Omega \sim$ 数十 Ω) の追加が有効です。ただし、出力電流に対する VCC 端子電圧の変化は、使用するトランスの構造により異なるため、実際に使用するトランスに合わせて $R2$ の最適値を調整する必要があります。

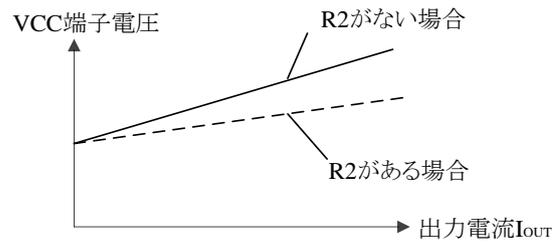


図 10-2 R2 による出力電流 I_{OUT} - VCC 端子電圧

● FB/OLP 端子周辺回路

図 10-1 に示す FB/OLP 端子と GND 端子間のコンデンサ $C3$ は、高周波ノイズ除去、位相補償用です。 $C3$ の容量は $2200 \text{ pF} \sim 0.01 \mu\text{F}$ 程度が目安で、FB/OLP 端子と GND 端子近くに接続します。 $DZ1$ 、 $C4$ は、 $C3$ の容量を小さくし、負荷の応答性を上げるために接続します。 $DZ1$ は、定常動作時に $C4$ の充電を防止します。 $DZ1$ のツェナー電圧 V_Z は、定常動作時にブレークしない電圧を選定します。通常、 $4.7 \text{ V} \sim 5.6 \text{ V}$ が目安になります。

$C4$ は、OLP 遅延時間 t_{DLY} 設定用です。 $C4$ が小さすぎると、起動時に OLP が動作し、起動できなくなる場合があります (9.8 項参照)。 $C4$ の値は $4.7 \mu\text{F} \sim 22 \mu\text{F}$ 程度が目安です。 $C3$ 、 $C4$ 、 $DZ1$ は最終的に実機で動作を確認し、定数を調整します。

● ST 端子周辺回路

STR-A6100、STR-A6100M は、図 10-1 のように ST 端子に負電圧防止用のダイオード D_{ST} 、または抵抗 R_{ST} を接続します。起動時に ST 端子が -0.3 V 以下になると、電源が起動できない場合があります。 R_{ST} と D_{ST} は最終的に実機で全入力範囲の起動動作を確認し、定数を調整します。

R_{ST} 推奨値: $33\text{k}\Omega$

D_{ST} 推奨仕様:

項目	推奨範囲
尖頭逆電圧 V_{RM}	$> 35 \text{ V}$
順電流 I_F	$> 1.5 \text{ mA}$
逆回復時間 t_{rr}	$< 27 \mu\text{s}$
逆電流 I_R	$< 100 \mu\text{A}$

● スナバ回路

V_{DS} サージ電圧が大きくなる電源仕様の場合は以下のような回路を追加します (図 10-1)。

- ・ P 巻線間に CRD クランプスナバ回路を追加する
- ・ D 端子と S/OCP 端子間に C、または CR ダンパースナバ回路を追加する。
ダンパースナバ回路を追加する場合は、D/ST 端子と S/OCP 端子の直近に接続します。

● 二次側エラーアンプ周辺回路

一般的なシャントレギュレータ(U51)を使用した二次側エラーアンプ周辺部の回路構成を図 10-3 に示します。

C52、R53 は位相補正用のコンデンサと抵抗です。C52 の容量および抵抗 R53 の抵抗値は、それぞれ 0.047 μ F \sim 0.47 μ F、4.7 k Ω \sim 470 k Ω 程度が目安です。C52、R53 は、最終的に実機で動作を確認し、定数を調整します。

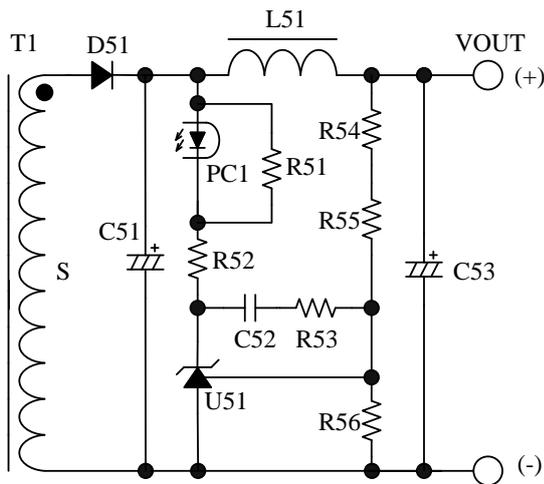


図 10-3 二次側シャントレギュレータ(U51)の周辺回路

● トランス

トランスは、銅損・鉄損による温度上昇に対し、適宜設計マージンを設けます。スイッチング電流は高周波成分を含むため、表皮効果が影響する場合があります。

このためトランスに使用する巻線の線径は、動作電流の実効値を考慮し、電流密度が 4 \sim 6 A/mm² を目安に選定します。表皮効果の影響などで、さらに温度対策が必要な場合は、巻線表面積を増加させるため、次を検討します。

- ・ 巻線の本数を増やす
- ・ リッツ線を使用する
- ・ 線径を太くする

以下の場合には VCC 端子のサージ電圧が大きくなります。

- ・ 低出力電圧、大電流負荷仕様など一次側主巻線 P のサージ電圧が高い場合
- ・ 補助巻線 D が一次側主巻線 P のサージの影響を受けやすいトランス構造の場合

D 巻線のサージ電圧が大きいと、VCC 端子電圧が増加し、過電圧保護動作(OVP)になる場合があります。そこで、トランス設計時は、以下の内容を考慮する必

要があります。

- ・ P 巻線と二次側出力巻線 S の結合を良くする(リーケージインダクタンスを小さくする)
- ・ D 巻線と S 巻線の結合を良くする
- ・ D 巻線と P 巻線の結合を悪くする

また、多出力の場合は出力電圧のレギュレーション特性を向上させるため、二次側安定化出力巻線(定電圧制御をしている出力ラインの巻線)S1 と、他出力巻線(S2、S3 \dots)の結合を良くする必要があります。

これらを考慮した二出力のトランス参考例を図 10-4 に示します。

< 巻線構造例① >

P1、P2 で S1 を挟み、P1、P2 と S1 の結合を良くし、P1、P2 のサージを小さくする。D を P1、P2 から離し、結合を悪くして、D のサージを小さくする。

< 巻線構造例② >

P1、P2 と S1 を近くに巻き、結合を良くし、P1、P2 のサージを小さくする。D と S2 を S1 で挟み、D と S1、S1 と S2 の結合を良くする。これにより D のサージが小さくなり、S2 出力電圧のレギュレーション特性が向上する。

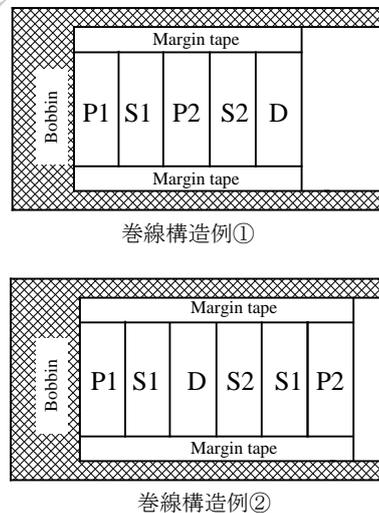


図 10-4 巻線構造例

10.2 パターン設計

スイッチング電源は、高周波かつ高電圧の電流経路が存在し、基板のパターンや部品の実装条件が、動作、ノイズ、損失などに大きく影響します。そのため、高周波電流ループは極力小さくし、パターンを太くして、ラインインピーダンスを低くする必要があります。

また、GND ラインは輻射ノイズに大きな影響を与えるため、極力太く、短く配線します。

さらに、以下に示す内容を配慮したパターン設計が必要です。

図 10-5 に IC 周辺回路の接続例を示します。

(1) 主回路パターン (S/OCP 端子～R_{OCP}～C1～T1 (P 巻線)～D 端子)

スイッチング電流が流れる主回路パターンです。このパターンは極力太く、電流ループを小さく配線します。IC と入力電解コンデンサ C1 の距離が離れている場合は、高周波電流ループのインピーダンスを下げるため、トランスもしくは IC の近くに、電解コンデンサやフィルムコンデンサ (0.1μF 程度) を追加します。

(2) 制御系 GND パターン

制御系 GND パターンに主回路の大電流が流れると、IC の動作に影響を与える可能性があります。制御系の GND は専用パターンにし、R_{OCP} のできるだけ近くに配線します (図 10-5 の A 点)。

(3) VCC 端子周り (GND 端子～C2 (－側)～T1 (D 巻線)～R2～D2～C2 (+側)～VCC 端子)

このパターンは、IC の電源供給用パターンのため、極力電流ループを小さく配線します。IC と電解コンデンサ C2 の距離が離れている場合は、VCC 端子と GND 端子の近くにフィルムコンデンサ C_f (0.1μF～1.0μF 程度) などを追加します。

(4) 電流検出用抵抗 R_{OCP} 周り

R_{OCP} は、S/OCP 端子の近くに配置します。主回路系と制御系のグラウンドは R_{OCP} 近傍で接続します (図 10-5 の A 点)。

(5) FB/OLP 端子周り

FB/OLP 端子の接続部品は IC の近くに配置し、最短で FB/OLP 端子に接続します。

(6) 二次側整流平滑回路 (T1 (S 巻線)～D51～C51)

このパターンは、スイッチング電流が流れる二次側主回路パターンです。このパターンは極力太く、電流ループを小さく配線します。

このパターンのインピーダンスを下げると、パワー MOSFET がターンオフする際に発生するサージ電圧を減らすことができます。これにより、パワー

MOSFET の耐圧マージンを増やし、クランプスナバ回路のストレスや損失を低減できます。

(7) 温度に関する注意事項

パワー MOSFET の ON 抵抗 R_{DS(ON)} は、正の温度係数のため、熱設計に注意が必要です。IC の下のパターンや、D 端子のパターンは、放熱板として機能するため、極力広く設計します。

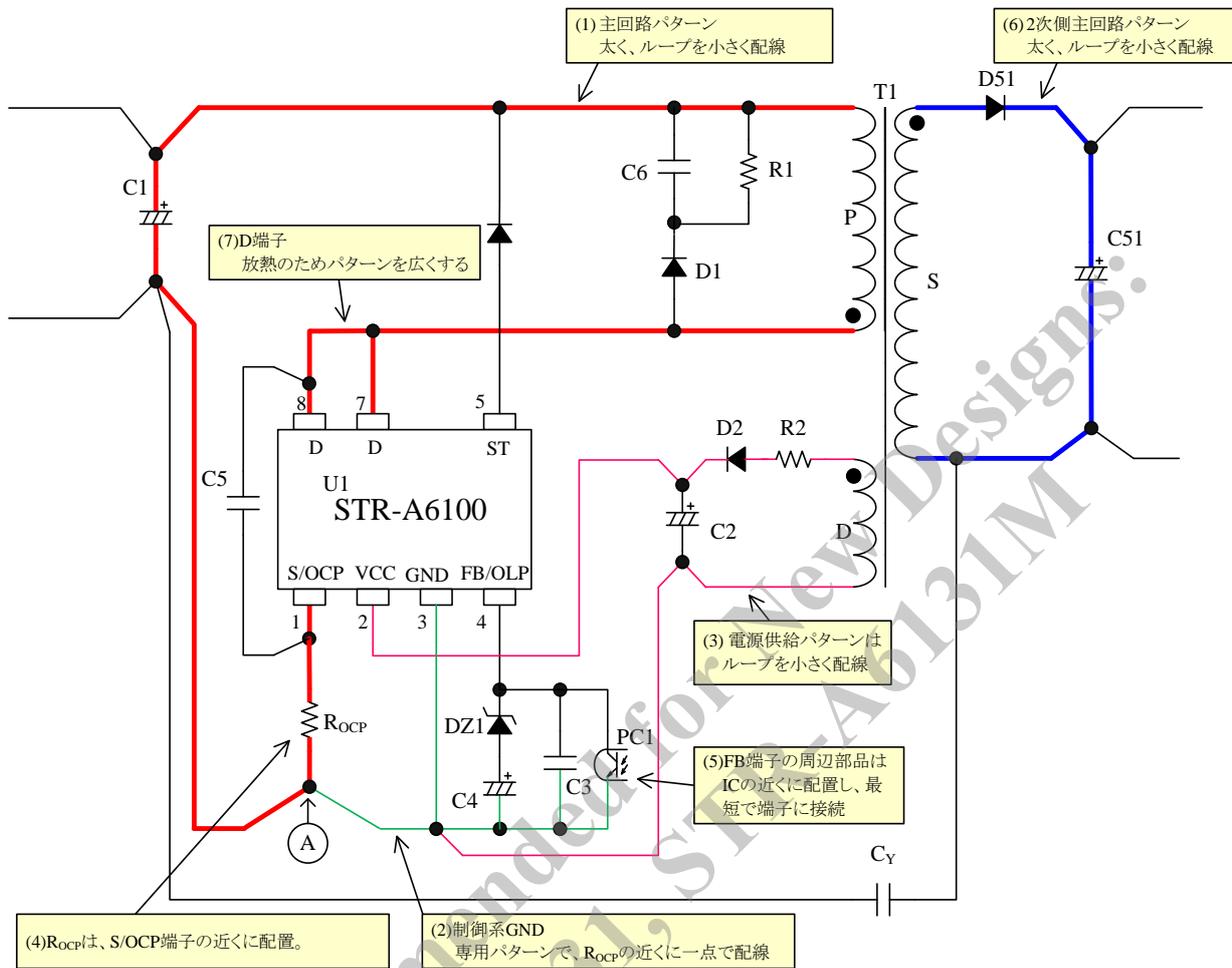


図 10-5 電源 IC 周辺回路の接続例

12.電源回路例

電源回路例として、電源仕様と、その回路図および部品表、トランス仕様を以下に示します。

● 電源仕様

使用 IC	STR-A6159
入力電圧	AC 85 V～AC 265 V
最大出力電力	5 W
出力	5 V / 1 A

● 回路図

図 11-2 参照

● 部品表

記号	部品名	定格 ⁽¹⁾	弊社 推奨部品	記号	部品名	定格 ⁽¹⁾	弊社 推奨部品
F1	Fuse	AC 250 V, 500 mA		R6	General, chip	10 Ω, 1/4 W	
L1 ⁽²⁾	CM inductor	16.5 mH		R9 ⁽²⁾	General, chip	0 Ω, 1/4 W	
ZNR1 ⁽²⁾	Varistor	Open		R91	Metal oxide, chip	270 kΩ, 1/4 W	
D1	General	600 V, 1 A	AM01A (Axial)	R92	Metal oxide, chip	270 kΩ, 1/4 W	
D2	Fast recovery	200 V, 1 A	AL01Z	R93	Metal oxide, chip	270 kΩ, 1/4 W	
D3	Zener, chip	5.1 V		PC1	Photo-coupler	PC123 相当	
D4	General, chip	200 V, 1 A		IC1	IC	—	STR-A6159
D91	Fast recovery	1000 V, 0.2 A	EG01C	T1	Transformer	トランス仕様参 照	
C1 ⁽²⁾	Film	0.15 μF, 270 V		L2 ⁽²⁾	Inductor	2.2 μF	
C2	Electrolytic	22 μF, 450 V		D11	Schottky, chip	60 V, 2 A	SJPB-H6
C3	Ceramic, chip	4700 pF, 50 V		C11	Electrolytic	680 μF, 10 V	
C4	Electrolytic	22 μF, 50 V		C12	Electrolytic	220 μF, 10 V	
C5	Electrolytic	2.2 μF, 50 V		C13	Ceramic, chip	0.1 μF, 50 V	
C8 ⁽²⁾	Ceramic, chip	0.33 μF, 50 V		C14 ⁽²⁾	Ceramic, chip	Open	
C91	Ceramic, chip	1000 pF, 630 V		R11	General, chip	220 Ω, 1/8 W	
C99 ⁽²⁾	Ceramic, Y1	2200 μF, AC 250 V		R12	General, chip	1.5 kΩ, 1/8 W	
R1 ⁽²⁾	General, chip	Open		R13 ⁽²⁾	General, chip, 1%	0 Ω, 1/8 W	
R2 ⁽²⁾	General, chip	Open		R14	General, chip, 1%	10 kΩ, 1/8 W	
R3	General, chip	10 Ω, 1/4 W		R15	General, chip, 1%	10 kΩ, 1/8 W	
R4	General, chip	10 Ω, 1/4 W		R16	General, chip	47kΩ, 1/8 W	
R5	General, chip	10 Ω, 1/4 W		IC2	Shunt regulator	V _{REF} = 2.5 V (TL431 相当)	

⁽¹⁾ 特記のない部品の定格は、コンデンサ: 50 V 以下、抵抗: 1/8 W 以下

⁽²⁾ 実機評価で調整が必要な部品

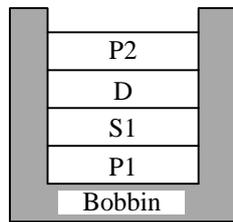
⁽³⁾ 高圧の DC 電圧が印加する高抵抗のため、電源要求仕様に応じて、電食を考慮した抵抗を選択したり、直列に抵抗を追加して、個々の印加電圧を下げたりするなどの配慮をします

STR-A6100 Series

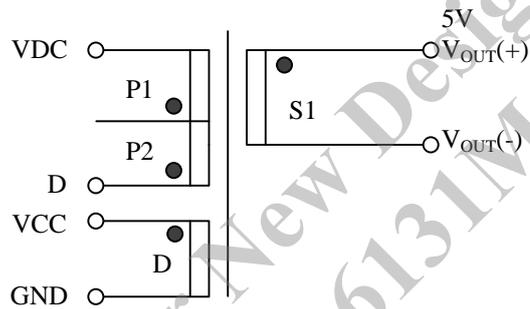
- トランス仕様

- 一次側インダクタンス L_p : 3.1 mH
- コアサイズ : EI-16
- Al-value : 114 nH/N² (センターギャップ 0.188 mm)
- 巻線仕様

巻線名称	記号	巻数(T)	線形(mm)	形式
一次巻線	P1	66	φ 0.18 UEW	1層密巻
一次巻線	P2	99	φ 0.18 UEW	1層密巻
VCC用補助巻線	D	29	φ 0.18 UEW	密巻
出力巻線	S1	11	φ 0.4 × 3 TIW	密巻



トランス断面図



●印: 巻き始め

注意書き

- 本書に記載している製品(以下、「本製品」という)のデータ、図、表その他のすべての内容は本書発行時点のものとなります。本書に記載している内容は、改良などにより予告なく変更することがあります。ご使用の際には、最新の情報であることを弊社販売窓口を確認してください。
- 本製品は、一般電子機器(家電製品、事務機器、通信端末機器、計測機器など)の部品に使用されることを意図しております。ご使用の際には、納入仕様書に署名または記名押印のうえご返却をお願いします。高い信頼性が要求される装置(輸送機器とその制御装置、交通信号制御装置、防災・防犯装置、各種安全装置など)への使用をご検討の際には、必ず事前にその使用の適否につき弊社販売窓口へご相談および納入仕様書に署名または記名押印のうえご返却をお願いします。本製品は、極めて高い信頼性が要求される機器または装置(航空宇宙機器、原子力制御、その故障や誤動作が生命や人体に危害を及ぼす恐れのある医療機器(日本における法令でクラスⅢ以上)など)(以下「特定用途」という)に使用されることは意図されておられません。特定用途に本製品を使用したことによりお客様または第三者に生じた損害などに関し、弊社は一切その責任を負いません。
- 本製品の使用にあたり、本製品に他の製品・部材を組み合わせる場合、あるいはこれらの製品に物理的、化学的、その他何らかの加工・処理を施す場合には、使用者の責任においてそのリスクを必ずご検討のうえ行ってください。
- 弊社は品質、信頼性の向上に努めていますが、半導体製品では、ある確率での欠陥、故障の発生は避けられません。本製品の故障により結果として、人身事故、火災事故、社会的な損害などが発生しないよう、故障発生率およびデレーティングなどを考慮のうえ、使用者の責任において、本製品が使用される装置やシステム上で十分な安全設計および確認を含む予防措置を必ず行ってください。デレーティングについては、納入仕様書および弊社ホームページを参照してください。
- 本製品は耐放射線設計をしておりません。
- 本書に記載している内容を、文書による弊社の承諾なしに転記・複製することを禁じます。
- 本書に記載している回路定数、動作例、回路例、パターンレイアウト例、設計例、推奨例、本書に記載しているすべての情報およびこれらに基づく評価結果などは、使用上の参考として示したもので、これらに起因する使用者もしくは第三者のいかなる損害および知的財産権を含む財産権その他一切の権利の侵害問題について、弊社は一切責任を負いません。
- 本書に記載している技術情報(以下、「本技術情報」という)は、本製品の使用上の参考として示したもので、弊社の所有する知的財産権その他権利の実施、使用を許諾するものではありません。
- 使用者と弊社との間で別途文書による合意がない限り、弊社は、本製品の品質(商品性、および特定目的または特別環境に対する適合性を含む)ならびに本書に記載の情報(正確性、有用性、信頼性を含む)について、明示的か黙示的かを問わず、いかなる保証もしておりません。
- 本製品を使用する場合は、特定の物質の含有・使用を規制するRoHS指令など、適用可能性がある環境関連法令を十分に調査したうえで、当該法令に適合するよう使用してください。
- 本製品および本技術情報を、大量破壊兵器の開発を含む、軍事用途や軍事利用の目的で使用しないでください。また、本製品および本技術情報を輸出または非居住者などに提供する場合は、「米国輸出管理規則」、「外国為替及び外国貿易法」など、各国の適用のある輸出管理法令などを遵守してください。
- 弊社物流網以外での本製品の落下などの輸送中のトラブルについて、弊社は一切責任を負いません。
- 本書は、正確を期すため慎重に製作したものです。弊社は本書に誤りがないことを保証するものではなく、万一本書に記載している内容の誤りや欠落に起因して使用者に損害が生じた場合においても、弊社は一切責任を負いません。
- 本製品を使用するときに特に注意することは納入仕様書、一般的な使用上の注意は弊社ホームページを参照してください。
- 本書で使用される個々の商標、商号に関する権利は、弊社その他の原権利者に帰属します。

DSGN-CJZ-16002