STR-W6200D シリーズ
アプリケーションノート　Rev.2.0

Not Recommended for New Designs

サンケン電気株式会社

SANKEN ELECTRIC CO., LTD.

http://www.sanken-ele.co.jp

目次

概要---------- 3

1. 絶対最大定格---------- 4

2. 電気的特性---------- 5

3. ブロックダイアグラム---------- 7

4. 各端子機能---------- 7

5. 応用回路例---------- 8

6. 外形図---------- 9

7. 捺印仕様---------- 9

8. 動作説明----------10
8.1 起動動作 ----------10
8.2 定電圧制御回路動作 ----------13
8.3 オートスタンバイ機能 ----------14
8.4 PWM＋周波数変調機能----------14
8.5 ラッチ回路 ----------15
8.6 自動入力補正付き過電流保護機能（OCP） ----------15
8.7 過電圧保護機能（OVP）----------16
8.8 過負荷保護機能（OLP）----------16
8.9 外部ラッチ保護機能（ELP）----------17
8.10 過熱保護回路（TSD） ----------17

9. 設計上の注意点----------18
9.1 外付け部品----------18
9.2 位相補償 ----------18
9.3 FM/ELP 端子の外付けコンデンサ容量----------19
9.4 2 次側ダイオードのノイズ対策方法の注意点----------19
9.5 パターン設計 ----------19

注意書き ----------21

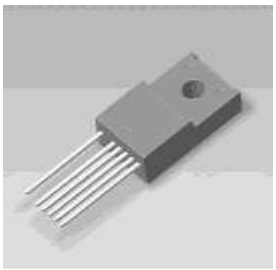
Not Recommended for New Designs

概要

STR-W6200D シリーズは、パワーMOSFET と電流モード型 PWM 制御 IC を 1 パッケージにした PWM 型スイッチング電源用パワーIC です。
低消費電力および低スタンバイ電力に対応するため、起動回路とスタンバイ機能を内蔵しており、通常動作時は PWM 動作、軽負荷時はバースト発振動作へ自動的に切り替わります。充実した保護機能により、構成部品が少なく、コストパフォーマンスの高い電源システムを容易に構成できます。

パッケージ

TO-220F-6L



特長と利点

- 小型 6 ピンフルモールドパッケージ（TO-220F-6L）
- 電流モード型 PWM 制御
- PWM＋周波数変調機能（EMI ノイズを低減、EMI 対策用フィルタの簡素化、コストダウンが可能）
- スロープ補正機能搭載（サブハーモニック発振の防止）
- オートスタンバイ機能内蔵（低消費電力対応）
  無負荷時入力電力 P_{IN} < 40mW
  - 通常動作時は PWM モード
  - スタンバイ時（軽負荷時）はスタンバイモード（バースト発振動作）
- スタンバイ動作時のトランス音鳴り抑制機能内蔵
- 起動回路内蔵（待機時の消費電力低減と、外付け部品削減が可能）
- バイアスアシスト機能内蔵（起動性の向上、動作時の V_{CC} 電圧低下を抑制、V_{CC} コンデンサの低容量化が可能）
- リーティング・エッジ・ブランキング機能内蔵
- 保護機能
  - 入力補正機能付き過電流保護（OCP）--------- パルス・バイ・パルス
  - タイマ内蔵型過負荷保護（OLP）---------- 自動復帰
  - 外部ラッチ保護（ELP）---------- 外部信号を加えると、強制的にラッチ
  - 過電圧保護（OVP）---------- ラッチ
  - 過熱保護（TSD）---------- ラッチ

アプリケーション

- 白物家電用
- デジタル家電用
- OA 機器用
- 産業機器用
- 通信機器用

などの各種電子機器用スイッチング電源

Not Recommended for New Designs

シリーズラインアップ

製品名	f_{OSC}	MOSFET		P_{OUT}* AC230V / AC85～AC265V
		V_{DSS}(MIN)	$R_{DS(ON)}$ (MAX)	
STR-W6251D	67kHz	650V	3.95Ω	45W / 30W
STR-W6252D			2.8Ω	60W / 40W
STR-W6253D			1.9Ω	90W / 60W

* 出力電力 P_{OUT} は熱定格に基づいています。最大出力電力は熱定格の 120%～140%程度です。
ただし、出力電圧が低い場合やトランス設計時の ON Duty の設定により、出力電力の制限を受けることがあります。

1. 絶対最大定格

- 詳細内容は、製品ごとの仕様書を参照願います
- 電流値の極性は、IC を基準としてシンクが“＋”、ソースが“－”と規定します
- 特記がない場合の条件　Ta= 25°C

項　目	記 号	備 考			端子	規 格 値	単位
ドレイン電流	I_{DPEAK}	STR-W6251D	シングルパルス		1−3	2.6	A
		STR-W6252D				3.2	
		STR-W6253D				10	
最大スイッチング電流	I_{DMAX}	STR-W6251D	Ta=−20～125°C		1−3	2.6	A
		STR-W6252D				3.2	
		STR-W6253D				10	
アバランシェ・エネルギ耐量	E_{AS}	STR-W6251D	I_{LPEAK}=2A	シングルパルス V_{DD}=99V、L=20mH	1−3	47	mJ
		STR-W6252D	I_{LPEAK}=2.3A			62	
		STR-W6253D	I_{LPEAK}=2.7A			86	
S/OCP 端子電圧	V_{OCP}				3−5	−6～+6	V
FM/ELP 端子電圧	V_{FM}				7−5	−0.3～+12	V
FM/ELP 端子流入電流	I_{FM}				7−5	3	mA
FB 端子電圧	V_{FB}	FB 端子オープン			6−5	−0.3～+9	V
制御部電源電圧	V_{CC}				4−5	0～32	V
パワーMOSFET 部許容損失	P_{D1}	STR-W6251D	無限大放熱器にて		1−3	25	W
		STR-W6252D				26	
		STR-W6253D				27.5	
		放熱器なし				1.3	
制御部許容損失	P_{D2}				4−5	0.8	W
動作時内部フレーム温度	T_F	推奨内部フレーム温度 T_F=105℃(MAX)			—	−20～+115	℃
動作周囲温度	T_{op}				—	−20～+115	℃
保存温度	T_{stg}				—	−40～+125	℃
チャネル温度	T_{ch}				—	+150	℃

Not Recommended for New Designs

2. 電気的特性

- 詳細内容は、製品ごとの仕様書を参照願います
- 電流値の極性は、IC を基準としてシンクが“＋”、ソースが“－”と規定します

2.1 制御部電気的特性

特記がない場合の条件 Ta= 25°C、V_{CC}=18V

項目	記号	端子	規格値			単位
			MIN	TYP	MAX	
電源起動動作						
動作開始電源電圧	$V_{CC\ (ON)}$	4−5	13.9	15.5	17.1	V
動作停止電源電圧	$V_{CC\ (OFF)}$	4−5	8.0	8.9	9.8	V
動作時回路電流	$I_{CC\ (ON)}$	4−5	—	1.4	2.8	mA
発振停止時回路電流	$I_{CC\ (STOP)}$	4−5	—	0.8	1.3	mA
非動作時回路電流	$I_{CC\ (OFF)}$	4−5	—	5	20	μA
起動電流	$I_{STARTUP}$	4−5	−0.9	−1.6	−2.3	mA
バイアスアシスト電圧	$V_{CC(BIAS)}$	4−5	13.6	15.2	16.8	V
通常動作						
FM/ELP 端子 High しきい電圧	$V_{FM(H)}$	7−5	4.0	4.5	5.0	V
FM/ELP 端子 Low しきい電圧	$V_{FM(L)}$	7−5	2.4	2.8	3.2	V
FM/ELP 端子電圧差	ΔV_{FM}	7−5	1.4	1.7	1.8	V
FM/ELP 端子流出電流	$I_{FM(SRC)}$	7−5	−17.4	−13	−8.6	μA
FM/ELP 端子流入電流	$I_{FM(SNK)}$	7−5	8.6	13	17.4	μA
平均発振周波数	$f_{OSC(AVG)}$	1−5	60	67	74	kHz
発振周波数変動幅	Δf	1−5	4.8	6.9	9	kHz
最大 ON duty 幅	D_{MAX}	1−5	71	75	79	%
最大フィードバック電流	$I_{FB(MAX)}$	6−5	−220	−160	−100	μA
スタンバイ動作開始しきい電圧	V_{STBY}	6−5	0.99	1.10	1.21	V
スロープ補正開始 Duty	D_{SLP}	6−5	—	27	—	%
スロープ補正値	SLP	6−5	−22	−17	−12	mV/μs
保護動作						
ゼロ On Duty 時 OCP しきい電圧	V_{OCP1}	3−5	0.71	0.78	0.86	V
ドレインピーク電流補正係数	D_{PC}	—	1.5	1.9	2.3	mV/D%
補正後 OCP しきい電圧	V_{OCP2}	3−5	0.82	0.93	1.04	V
ﾘｰﾃﾞｨﾝｸ･ﾞｴｯｼﾞ･ﾌﾞﾗﾝｷﾝｸﾞ時間	t_{BW}	1−5	280	400	520	ns
OLP 遅延時間 *	t_{DLY}	1−5	—	200	—	ms
OLP 動作時回路電流	$I_{CC\ (OLP)}$	4−5	—	410	700	μA
OVP 動作電源電圧	$V_{CC(OVP)}$	4−5	27	28.5	30	V
ラッチ回路保持電流	$I_{CC(La.H)}$	4−5	—	140	220	μA
ラッチ回路解除電圧	$V_{CC(La.OFF)}$	4−5	6.4	7.1	7.8	V
外部ラッチ保護しきい電圧	V_{ELP}	7−5	6.4	7.1	7.8	V
外部ラッチ保護動作時流入電流	I_{ELP}	7−5	—	55	100	μA
熱保護動作温度	$T_{j(TSD)}$	—	135	—	—	℃

* FM/ELP 端子と GND 端子との間に、47nF を適用したときの参考値

Not Recommended for New Designs

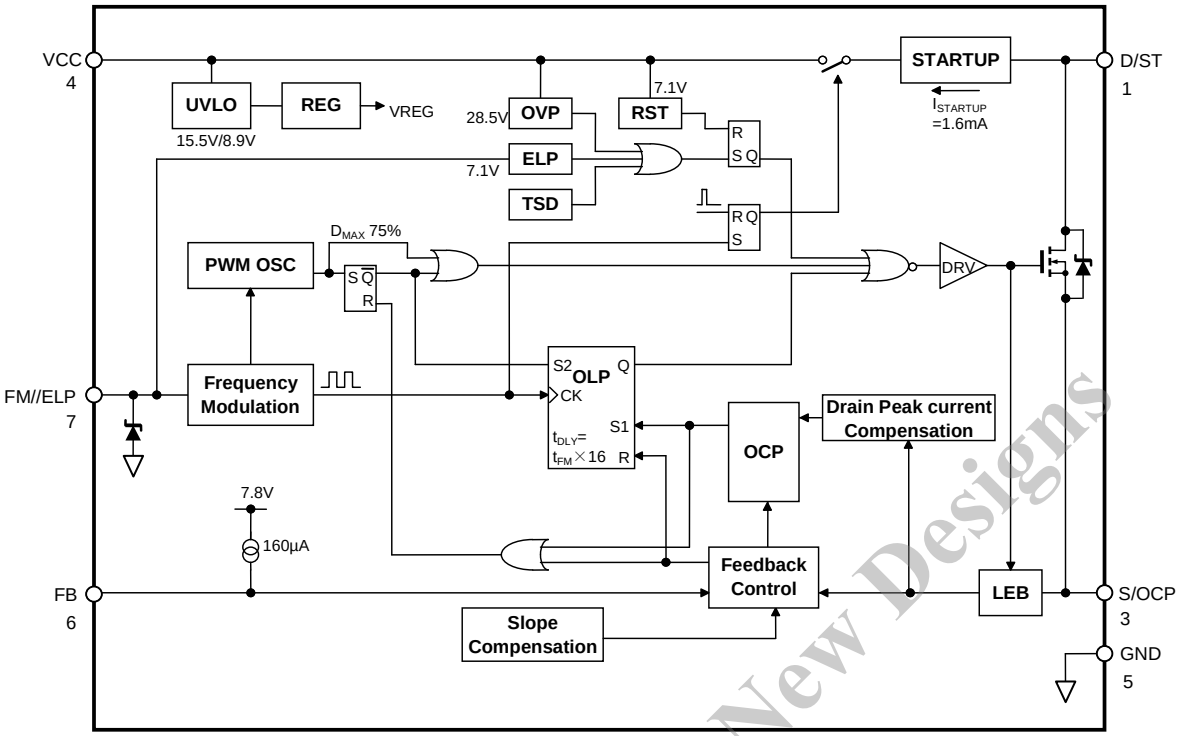
2.2 MOSFET 部電気的特性

特記がない場合の条件　Ta= 25°C

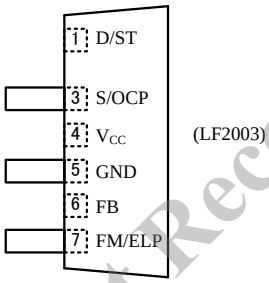
項　目	記　号	備　考		端子	規格値 MIN	規格値 TYP	規格値 MAX	単位
ドレイン・ソース間電圧	V_{DSS}			1−3	650	—	—	V
ドレイン漏れ電流	I_{DSS}			1−3	—	—	300	μA
ON抵抗	$R_{DS(ON)}$	STR-W6251D		1−3	—	—	3.95	Ω
		STR-W6252D			—	—	2.8	
		STR-W6253D			—	—	1.9	
スイッチング・タイム	t_f			1−3	—	—	400	ns
熱抵抗	θ_{ch-F}	STR-W6251D	チャネルと内部フレーム間の熱抵抗	—	—	—	2.23	℃/W
		STR-W6252D			—	—	2.04	
		STR-W6253D			—	—	1.75	

Not Recommended for New Designs

3. ブロックダイアグラム



4. 各端子機能



端子番号	記号	機能
1	D/ST	MOSFET ドレイン／起動電流入力
2	—	(ピン抜き)
3	S/OCP	MOSFET ソース／過電流検出信号入力
4	V_{CC}	定電圧制御信号入力／過負荷保護信号入力
5	GND	グランド
6	FB	定電圧制御信号入力
7	FM/ELP	周波数変調／外部ラッチ保護制御入力

Not Recommended for New Designs

5. 応用回路例

- V_{DS} サージ電圧が大きくなる電源仕様の場合は、P 巻線間に CRD クランプスナバ回路や、ドレイン・ソース間に C または CR ダンパースナバ回路を追加します

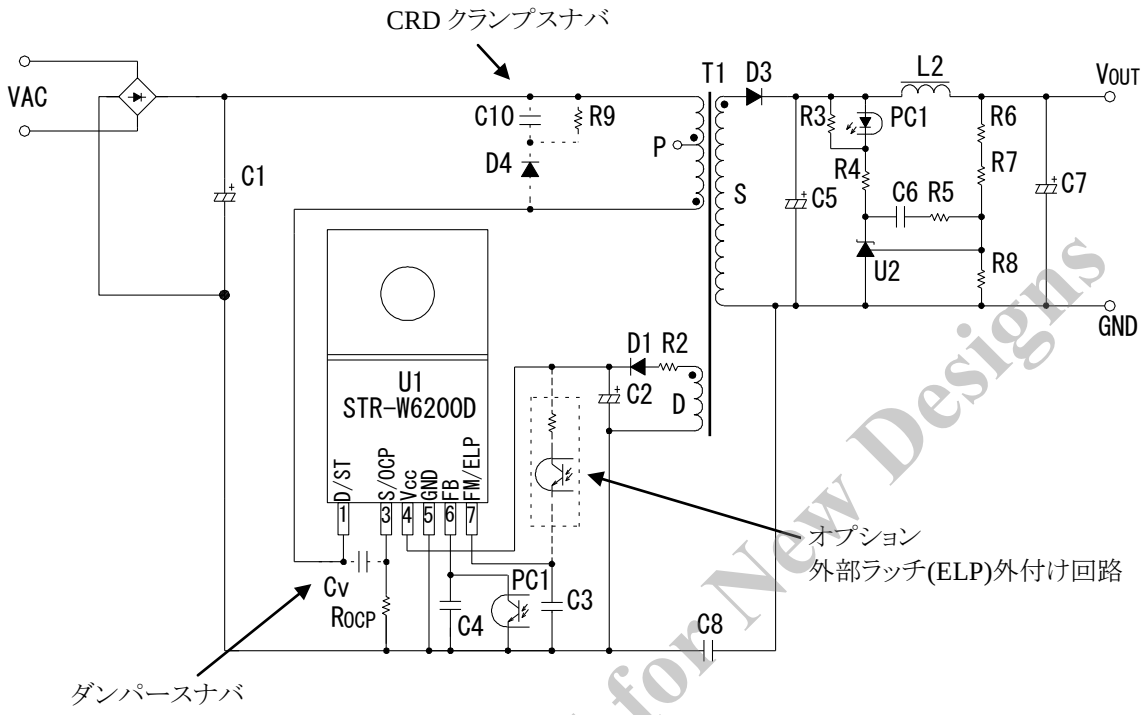
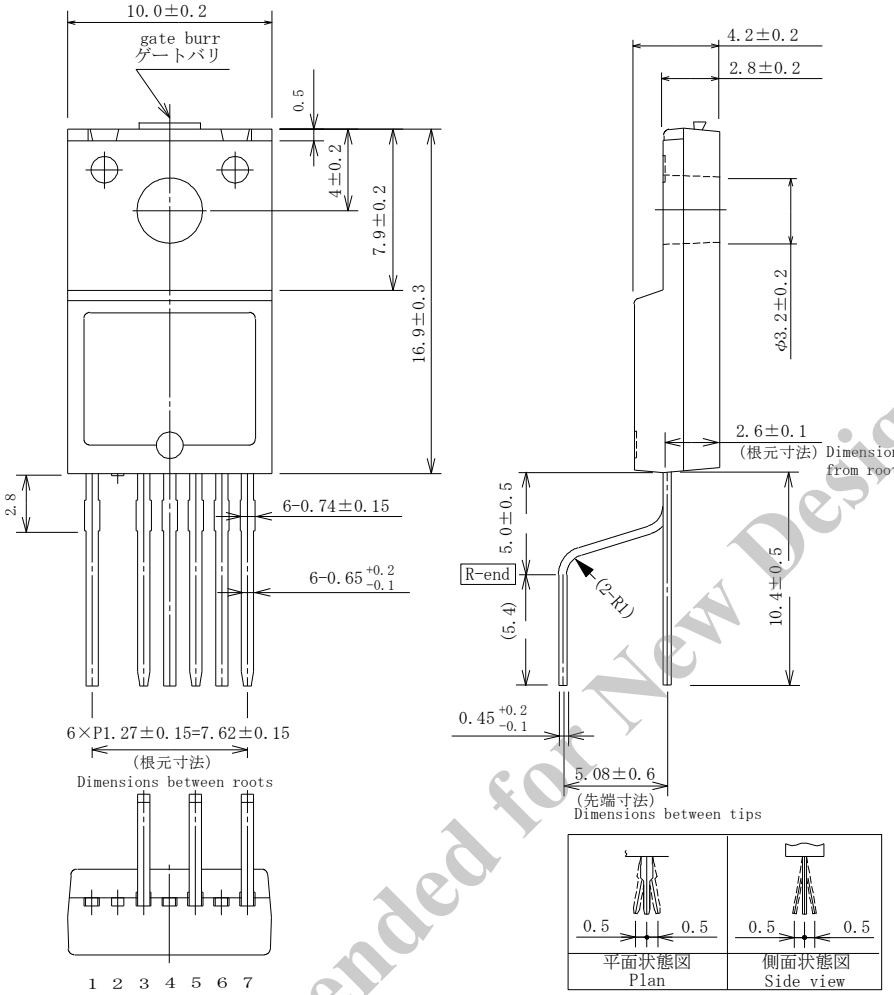


図 5 応用回路例

Not Recommended for New Designs

6. 外形図

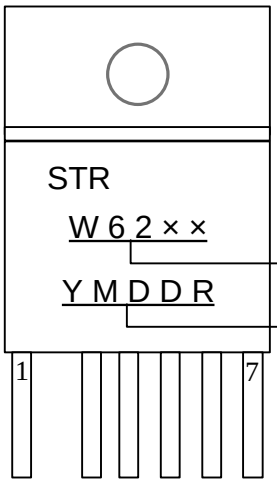
TO-220F-6L パッケージ



NOTES:

1) 単位：mm
2) －·－·－　部は高さ 0.3mm(MAX)のゲートバリ発生箇所を示す
3) 標準リードフォーミング（No.LF2003）
4) 2 番端子は、高圧端子（1 番ピン）と低圧端子（3 番ピン）の沿面距離および空間距離を確保するため、抜きピン
5) 端子部 Pb フリー品（RoHS 対応）

7. 捺印仕様



Part Number

Lot Number
Y　= Last Digit of Year (0-9)
M　= Month (1-9,O,N or D)
DD = Day (01-31)
R　= Sanken Registration Number

Not Recommended for New Designs

8. 動作説明

- 特記なき場合の特性数値は、TYP 値を表記します。
- 電流値の極性は、IC を基準として、シンクを“＋”、ソースを“－”と規定します。

8.1 起動動作

8.1.1 起動時間

V_{CC} 端子周辺回路を図 8-1 に示します。

本 IC は起動回路を内蔵し、起動回路は D/ST 端子に接続しています。

IC 内部で定電流化した起動電流 $I_{STARTUP}$= −1.6mA は、V_{CC} 端子に接続した電解コンデンサ C2 を充電し、V_{CC} 端子電圧が動作開始しきい電圧 $V_{CC(ON)}$= 15.5V まで上昇すると、制御回路が動作を開始します。

電源起動後、起動回路は自動的に IC 内部で遮断するため、起動回路による電力消費はなくなります。

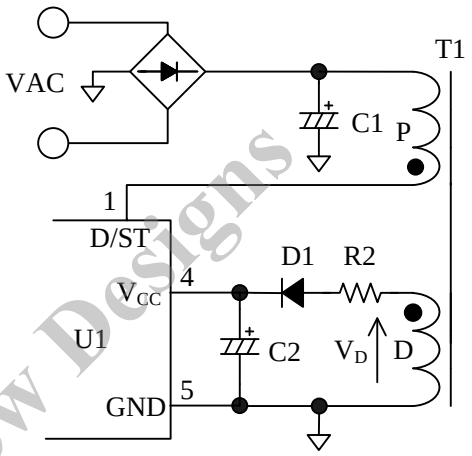


図 8-1 V_{CC} 端子周辺回路

起動時間は、C2 のコンデンサ容量で決まり、一般的な電源仕様の場合、10μF～47μF 程度になります。

なお、起動時間の概算値は次式で算出できます。

$$t_{START} = C2 \times \frac{V_{CC(ON)} - V_{CC(INT)}}{|I_{STARTUP}|} \qquad \text{---------(1)}$$

ここで、

t_{START} ： 起動時間 (s)

$V_{CC(INT)}$ ： V_{CC} 端子の初期電圧 (V)

8.1.2 低入力動作禁止回路（UVLO：Undervoltage Lockout）

V_{CC} 端子電圧と回路電流 I_{CC} の関係を図 8-2 に示します。

V_{CC} 端子電圧が動作開始しきい電圧 $V_{CC(ON)}$= 15.5V に達すると、制御回路が動作を開始し、回路電流が増加します。制御回路動作後、V_{CC} 端子電圧が動作停止しきい電圧 $V_{CC(OFF)}$= 8.9V に低下すると、低入力時動作禁止（UVLO：Undervoltage Lockout)回路により、制御回路は動作を停止し、再び起動前の状態に戻ります。

制御回路が動作すると、V_{CC} 端子への印加電圧は、図 8-1 の補助巻線電圧 V_D を整流平滑した電圧になります。補助巻線 D の巻数は、電源仕様の入出力変動範囲内で、V_{CC} 端子電圧が次式の範囲になるように、調整します。

補助巻線電圧の目安は 15～20V 程度になります。

$$9.8\text{V}\left(V_{CC(OFF)}\ \text{MAX}\right) < V_{CC} < 27.0\text{V}\left(V_{CC(OVP)}\ \text{MIN}\right) \qquad \text{---------(2)}$$

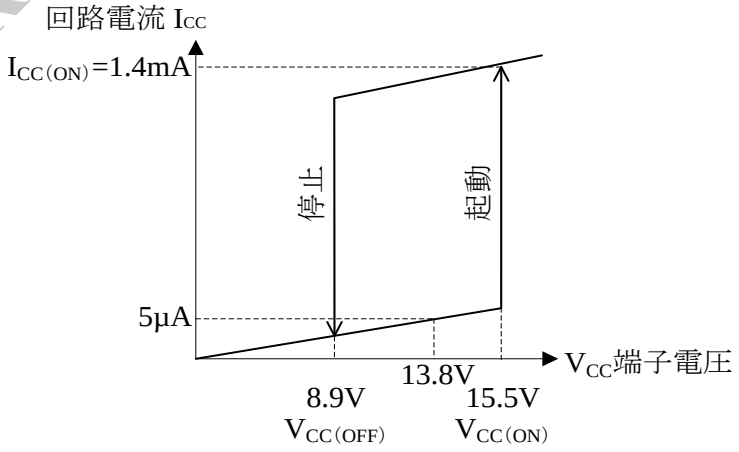


図 8-2 V_{CC} 端子電圧と回路電流 I_{CC}

Not Recommended for New Designs

8.1.3 バイアスアシスト機能

電源起動時の V_{CC} 端子電圧波形例を図 8-3 に示します。V_{CC} 端子電圧が $V_{CC(ON)}$= 15.5V に達すると、IC が動作開始して回路電流が増加するため、V_{CC} 端子電圧が低下します。それと同時に補助巻線電圧 V_D は出力電圧の立ち上がり電圧に比例して上昇します。これら電圧のバランスが V_{CC} 端子電圧を作ります。

パワーMOSFET がターンオフした瞬間に発生するサージ電圧は、出力巻線に誘起します。起動時の出力負荷が軽負荷の場合、この誘起した電圧が原因でフィードバック制御がかかり、出力へ送る電力を抑制する場合があります。出力電力が低下すると、V_{CC} 端子電圧も低下し、$V_{CC(OFF)}$= 8.9V に達すると、制御回路が停止して起動不良が生じる場合があります。

これを防ぐため、スイッチング動作開始後、V_{CC} 端子電圧がバイアスアシスト電圧 $V_{CC(BIAS)}$= 15.2V に低下すると、FM/ELP 端子電圧が FM/ELP 端子 High しきい電圧 $V_{FM(H)}$= 4.5V に達するまでバイアスアシスト機能が動作し、$V_{FMH)}$ 以上になると停止します。バイアスアシスト機能が動作している間は、起動回路から起動電流を供給し、V_{CC} 端子電圧の低下を抑えます。バイアスアシスト機能により、C2 は低い容量が使用できるため、電源投入時の起動時間を短くできます。また、出力過電圧時に V_{CC} 端子電圧の上昇が早くなるため、過電圧保護機能の応答時間も短縮できます。

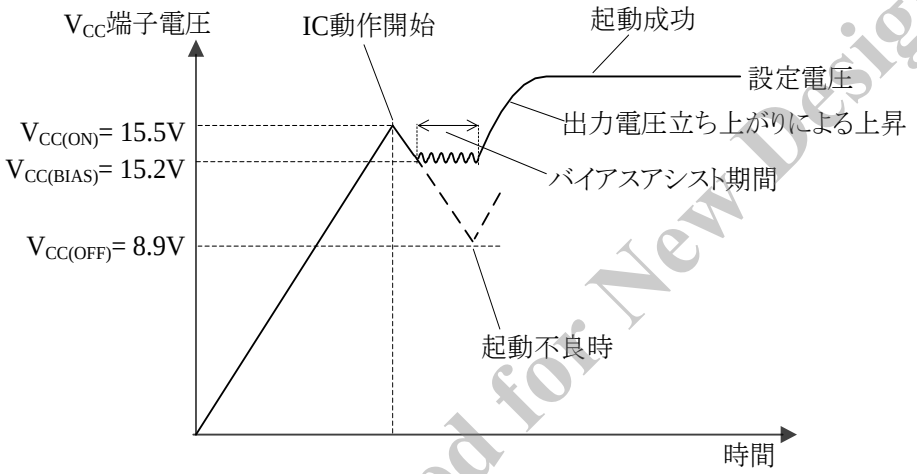


図 8-3 起動時の V_{CC} 端子電圧

8.1.4 補助巻線

実際の電源回路は、図 8-4 のように 2 次側出力電流 I_{OUT} により V_{CC} 端子電圧が増加し、過電圧保護動作（OVP）になる場合があります。これは、パワーMOSFET がターンオフした瞬間に発生するサージ電圧が補助巻線にも誘起し、C2 をピーク充電するためです。これを防止するには、図 8-5 のように、整流ダイオード D1 と直列に、抵抗 R2（数 Ω～数十 Ω）の追加が有効です。

ただし、出力電流に対する V_{CC} 端子電圧の変化は、使用するトランスの構造により異なるため、実際に使用するトランスに合わせて R2 の最適値を調整する必要があります。

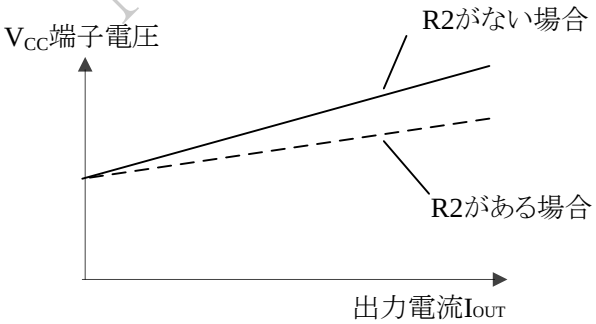


図 8-4 R2 による出力電流 I_{OUT}－V_{CC} 端子電圧

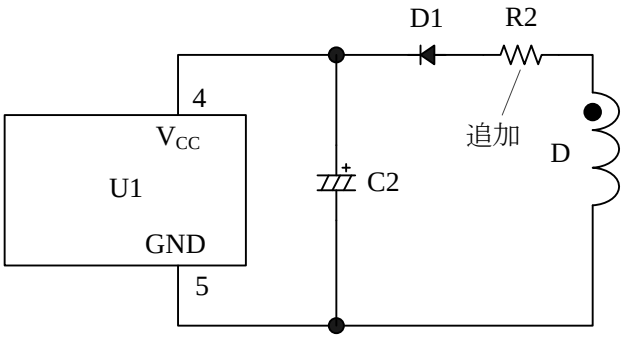


図 8-5 出力電流 I_{OUT} の影響を受けにくい V_{CC} 端子周辺回路

Not Recommended for New Designs

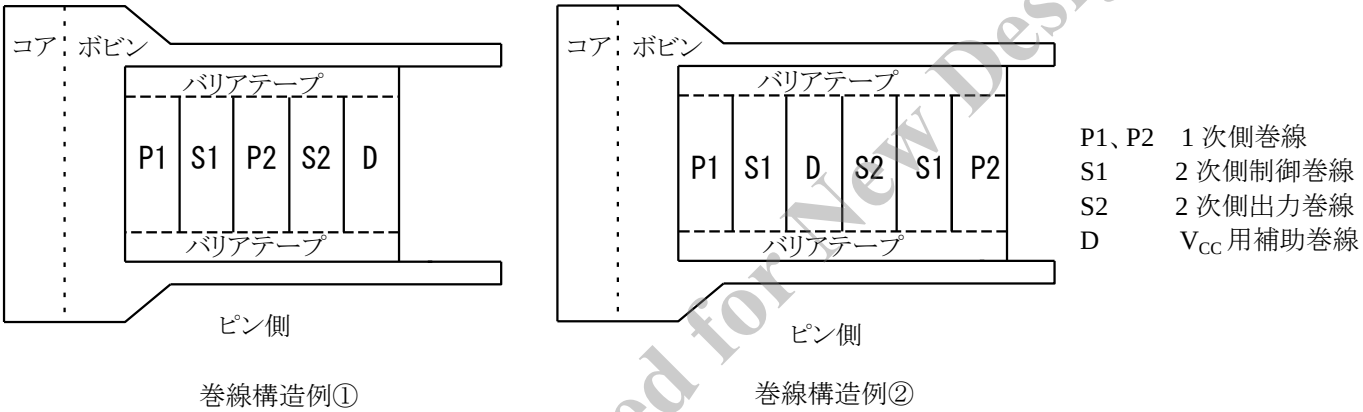
次の場合、出力電流 I_{OUT} に対する V_{CC} 端子電圧の変化率が悪化するため、トランス設計時は補助巻線 D の巻き位置に注意が必要です。

- トランスの 1 次と 2 次間の結合が悪く、サージ電圧が高くなる場合（低出力電圧、大電流負荷仕様など）
- 補助巻線 D と 2 次側安定化出力巻線（定電圧制御をしている出力ラインの巻線）の結合が悪く、サージ電圧の変動を受けやすい場合

V_{CC} 端子のサージ電圧の影響を低減するため、補助巻線 D の巻き位置を考慮したトランス参考例を図 8-6 に示します。

- 巻線構造例①
  補助巻線 D を 1 次側巻線 P1 と P2 から離す構造
  P1、P2 は 1 次側巻線を 2 分割した巻線

- 巻線構造例②
  2 次側安定化出力巻線 S1 と補助巻線 D の結合を良くする構造
  2 出力巻線 S1、S2 中、S1 は安定化出力巻線（定電圧制御をしている出力ラインの巻線）



巻線構造例①　　巻線構造例②

図 8-6　巻線構造例

Not Recommended for New Designs

8.2 定電圧制御回路動作

出力電圧の定電圧制御は、過渡応答および安定性に優れた電流モード制御（ピーク電流モード制御）を使用しています。

本 IC は、電流検出抵抗の電圧（V_{ROCP}）と目標電圧（V_{SC}）を内部の FB コンパレータで比較し、V_{ROCP} のピーク値が V_{SC} に近づくように制御します。

V_{SC} は、FB 端子の電圧を Feedback Control 回路（"3.ブロックダイアグラム"項参照）に入力し、スロープ補正を加えて作ります（図 8-7、図 8-8 参照）。

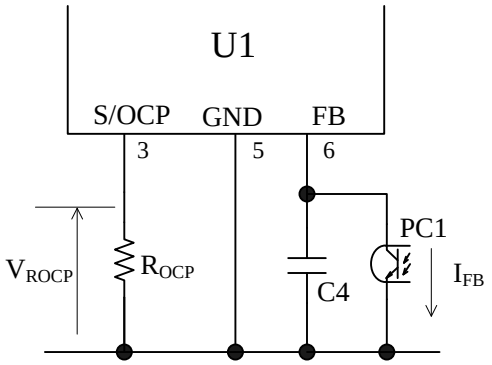


図 8-7 FB 端子周辺回路

● 軽負荷の場合

負荷が軽くなると、出力電圧の上昇に伴い 2 次側エラーアンプのフィードバック電流が増加します。この電流がフォトカプラを介して流れる I_{FB} を FB 端子から引き抜くことにより、FB 端子電圧は低下します。これにより、目標電圧 V_{SC} が下がるため、V_{ROCP} のピーク値が低下するように制御を行います。その結果、ドレイン電流のピーク値が減少し、出力電圧の上昇を抑えます。

● 重負荷の場合

負荷が重くなると、軽負荷時の逆の動作になり、FB コンパレータの目標電圧が高くなるため、ドレイン電流のピーク値が増加し、出力電圧の低下を抑えます。

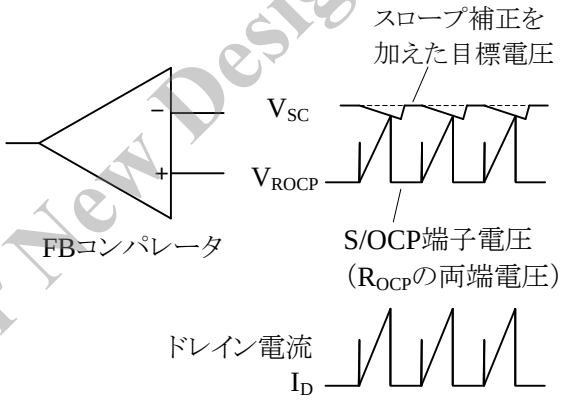


図 8-8 定常時の I_D と FB コンパレータ動作

ピーク電流モード制御の PWM 方式が連続モードで動作すると、ドレイン電流波形が台形波状になります。

このモードは、制御量（目標電圧）で決まるドレインピーク電流値が一定でも、オン期間がドレイン電流の初期値により変化するため、図 8-9 のようにオン期間がスイッチング周期の整数倍で変動するサブハーモニック発振が生じます。

これを防ぐため、FB 端子電圧信号にダウンスロープ補正（ON Duty が広くなるほどドレインピーク電流値を下げる）信号を加えて目標電圧 V_{SC} を作り、サブハーモニック発振を抑える制御を行います。なお、フィードバック制御が外れる電源過渡状態(電源起動時、負荷短絡時など)では、サブハーモニック発振が発生する場合がありますが、動作上の問題はありません。

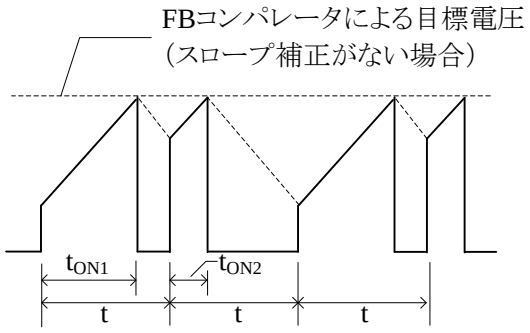


図 8-9 サブハーモニック発振時の
ドレイン電流波形例

ピーク電流モード制御方式は、パワーMOSFET がターンオンしたときに発生する急峻なサージ電流により、FB コンパレータや過電流保護回路(OCP)が応答し、パワーMOSFET がオフする場合があります。

この現象を防ぐため、パワーMOSFET がターンオンした瞬間からブランキング時間 t_{BW}= 400ns を設け、ターンオン時のドレイン電流サージに応答しないようにしています（リーディング・エッジ・ブランキング機能）。

Not Recommended for New Designs

8.3 オートスタンバイ機能

オートスタンバイ機能とは、スタンバイ負荷時のドレイン電流 I_D が、最大ドレイン電流（過電流状態）の約 15%以下に減少すると、自動的にスタンバイモードに切り替わり、バースト発振動作を行います（図 8-10）。

バースト発振動作は、スイッチング動作を停止する期間があるため、スイッチング損失を低減し、軽負荷時の効率改善ができます。

一般的に、軽負荷時の効率をより改善するため、バースト発振周波数は数 kHz 以下になります。この際、バースト発振周波数が人間の可聴領域(20Hz～20kHz)に入ると、トランスから音鳴りが生じる場合がありますが、本 IC は、バースト発振動作時のドレイン電流ピーク値を十分に低く抑え、トランスの音鳴りを抑えます。

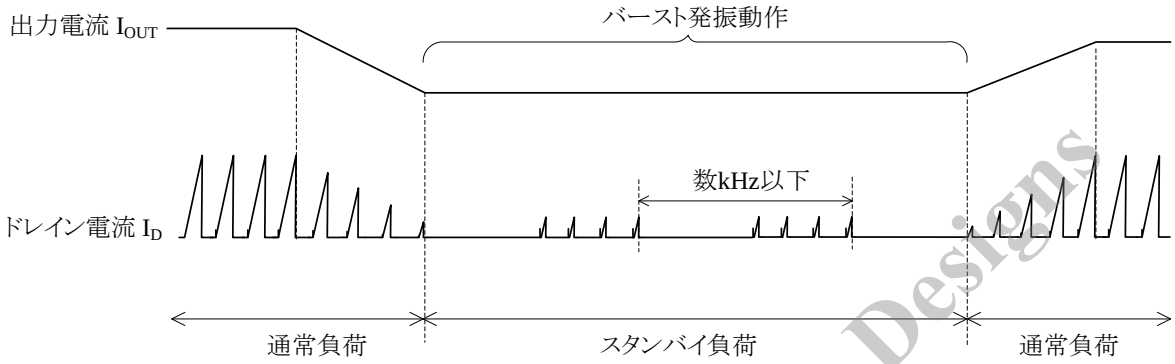


図 8-10　オートスタンバイのタイミング波形

8.4 PWM＋周波数変調機能

本 IC は、PWM 平均発振周波数 $f_{OSC(AVG)}$= 67kHz に周波数変動を重畳する機能を搭載しています。

この機能がない製品と比較し、雑音端子電圧（コンダクションノイズ）が低減するため、入力部のノイズフィルタなどを簡略化できます。

図 8-11 に、パワーMOSFET の V_{DS}、I_D 動作波形例（エンベロープ波形）を示します。

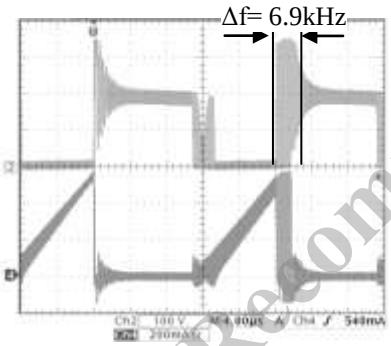


図 8-11　周波数変調動作時の V_{DS}、I_D 波形

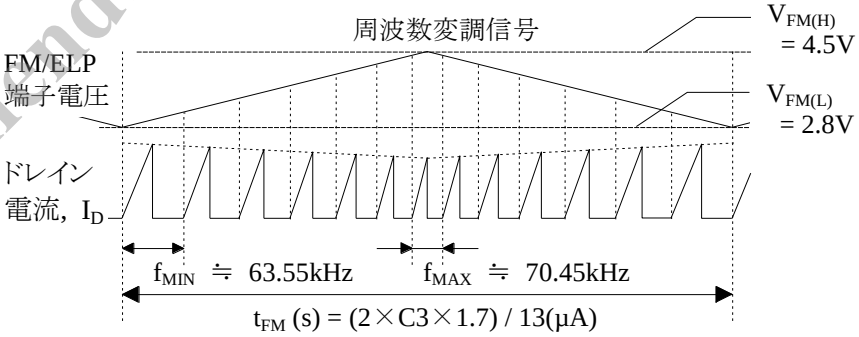


図 8-12　FM/ELP 端子電圧と周波数変調周期

図 8-12 に、FM/ELP 端子電圧と周波数変調周期の関係を示します。

スイッチング動作中は、$f_{OSC(AVG)}$= 67kHz に対し、IC 内部で固定した発振周波数変動幅 Δf= 6.9kHz で、常時、変動します。

FM/ELP 端子に接続したコンデンサ C3 を FM/ELP 端子流出電流 $I_{FM(SRC)}$= −13μA で定電流充電し、FM/ELP 端子電圧が $V_{FM(H)}$= 4.5V に達すると FM/ELP 端子流入電流 $I_{FM(SNK)}$= 13μA で定電流放電します。C3 を放電し、FM/ELP 端子電圧が $V_{FM(L)}$= 2.8V に下がると、再び $I_{FM(SRC)}$の定電流充電モードに切り替わります。

以後は、この充放電を繰り返し、FM/ELP 端子で作った三角波の周波数変調信号を、PWM 発振回路に入力して、周波数変調が行われます。

この周波数変調周期 t_{FM} は、FM/ELP 端子と GND 端子間に接続したコンデンサ C3 の容量で決まり、概算値は、次式になります。

$$t_{FM}(s) = 2 \times \frac{C3(\mu F) \times \Delta V_{FM}(V)}{13(\mu A)} \qquad \text{--------(3)}$$

ここで、ΔV_{FM} は FM/ELP 端子電圧差で、1.7V になります。

一般的に、コンデンサ C3 の容量は 0.01μF～0.047μF 程度が目安になり、最終的に実働動作を確認して決定します。

Not Recommended for New Designs

8.5 ラッチ回路

過電圧保護（OVP）、外部ラッチ保護（ELP）、過熱保護（TSD）の各動作時は、ラッチ回路が動作し、ラッチモードでスイッチング動作を停止します。

ラッチ回路が動作しスイッチング動作が停止した後は、V_{CC} 端子電圧が下降し始め、動作停止しきい電圧 $V_{CC(OFF)}$= 8.9V 以下になると、起動回路が動作し、V_{CC} 端子電圧は上昇を始めます。その後、動作開始しきい電圧 $V_{CC(ON)}$= 15.5V に達すると、回路電流が増加するため、V_{CC} 端子電圧は低下して、図 8-13 のように、ラッチ回路動作時の V_{CC} 端子電圧波形は、8.9V と 15.5V 間を上下する動作になり、V_{CC} 端子電圧の異常な上昇を防止します。

ラッチ回路の解除は、AC 入力をオフし、V_{CC} 端子電圧が $V_{CC(La.OFF)}$= 7.1V 以下に下がると解除します。

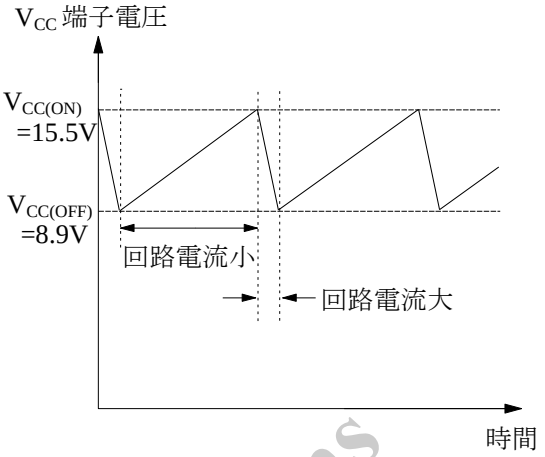


図 8-13 ラッチ回路動作時の V_{CC} 端子電圧

8.6 自動入力補正付き過電流保護機能（OCP）

過電流保護機能（OCP）は、パワーMOSFET のドレインピーク電流値を、S/OCP 端子と GND 端子間の電流検出抵抗 R_{OCP} で検出し、R_{OCP} の電圧降下が OCP しきい電圧に達すると、パワーMOSFET をターンオフして電力を制限します（パルス・バイ・パルス方式）。

一般的な PWM 制御 IC は、制御系を含めた回路に伝播遅延時間があります。そのため、電源入力電圧が高く、ドレイン電流傾斜が急峻なほど、実際に流れるドレインピーク電流は、IC 内部の過電流しきい電圧よりも大きくなります。このため、図 8-14 の出力過負荷特性のように、電源入力電圧の変化に対し、OCP 動作時の出力電流にバラツキが生じる傾向があります。

この OCP 動作時の出力電流バラツキを低減するため、本 IC は入力補正機能を内蔵しています。入力補正機能とは、電源入力電圧に対し、図 8-15、図 8-16 に示す一定の傾斜を持つ補正信号を S/OCP 端子の検出信号に重畳して、過電流しきい電圧を変える機能です。

この機能により、外付け部品を追加せずに、過電流保護機能の電源入力電圧依存性を抑制できます。電源入力電圧が低い（ON Duty が広い）ときは、補正後の過電流しきい電圧が高くなります。そのため、電源入力電圧が高い（ON Duty が狭い）ときの出力電流ピークの差は、小さくなります。

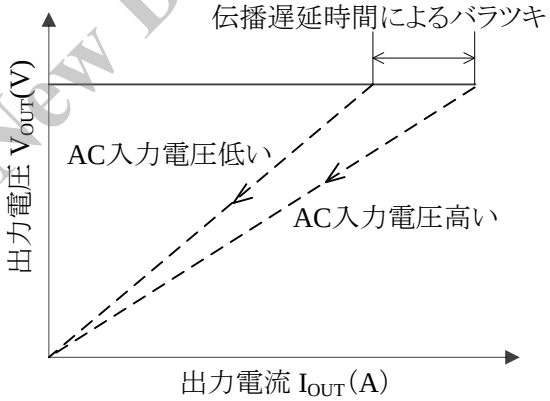


図 8-14 過電流入力補正がない場合の出力過負荷特性

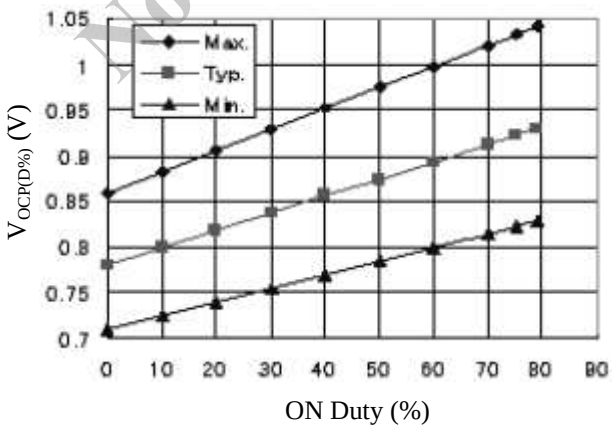


図 8-15 ON Duty と補正後の $V_{OCP(D\%)}$

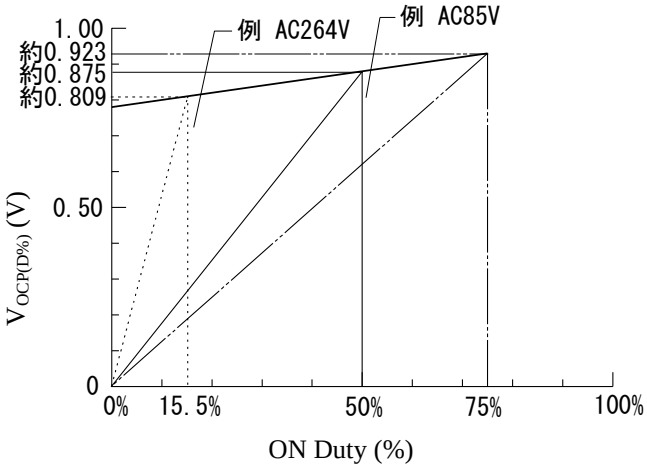


図 8-16 ON Duty と補正後の $V_{OCP(D\%)}$ (TYP)

Not Recommended for New Designs

補正信号量はオン時間に依存し、ON Duty に対する補正後の OCP しきい電圧 $V_{OCP(D\%)}$は次式になります。

$$V_{OCP(D\%)}(V) = V_{OCP1}(V) + D_{PC}(mV/D\%) \times D(\%) \quad \text{--------} (4)$$

ここで、

V_{OCP1} : ゼロ ON duty 時 OCP しきい電圧（V）、0.78V
D_{PC} : ドレインピーク電流補正係数（mV/D%）、1.9mV/D%
D : ON Duty（%）

例えば、AC 入力電圧下限値が AC85V、このときの最大負荷時の ON Duty が 50%になるトランス設計の場合、補正後の OCP しきい電圧は、$V_{OCP(50\%)}$= 0.875V(TYP)になります。

8.7 過電圧保護機能（OVP）

V_{CC} 端子と GND 端子間に、OVP しきい電圧 $V_{CC(OVP)}$= 28.5V 以上の電圧を印加すると、過電圧保護機能（OVP）が動作し、ラッチモードでスイッチング動作を停止します。

V_{CC} 端子電圧をトランスの補助巻線から供給する場合は、V_{CC} 端子電圧が出力電圧に比例するため、出力電圧検出回路オープン時などの 2 次側の過電圧を検出できます。

この場合、過電圧保護動作時の 2 次側出力電圧の概算値は、次式になります。

$$V_{OUT(OVP)} = \frac{\text{通常動作時出力電圧}\,V_{OUT}}{\text{通常動作時}\,V_{CC}\text{端子電圧}} \times 28.5(V) \quad \text{--------} (5)$$

8.8 過負荷保護機能（OLP）

過負荷保護機能動作時の各部の波形を図 8-17 に示します。

過負荷状態（過電流動作によりドレインピーク電流値を制限している状態）になると、出力電圧が低下して、2 次側のエラーアンプがカットオフし、フィードバック電流 I_{FB} が流れなくなります。この状態が遅延時間 t_{DLY} 継続すると、過負荷保護回路が動作して、スイッチング動作を停止します。

V_{CC} 端子電圧が動作停止しきい電圧 $V_{CC(OFF)}$= 8.9V に低下すると、低入力時動作禁止 UVLO（Undervoltage Lockout）回路により制御回路は動作を停止し、IC は起動前の状態に戻ります。その後、起動回路が動作し、動作開始しきい電圧 $V_{CC(ON)}$= 15.5V に達すると再起動する ULVO による間欠発振動作になります。OLP 動作時の各部の波形を図 8-17 に示します。

この間欠発振動作は、パワーMOSFET や 2 次側整流ダイオードなどの部品ストレスを軽減します。また本 IC は、OLP 動作中、発振停止期間の回路電流を $I_{CC(OLP)}$= 410μA に下げるため、発振停止期間の V_{CC} 端子電圧の降下時間が長くなります。このため間欠発振動作周波数が低く、および発振期間の時比率が小さくなるため、間欠発振動作中の消費電力を低減します。

過負荷の要因を取り除くと、通常の動作に自動復帰します。

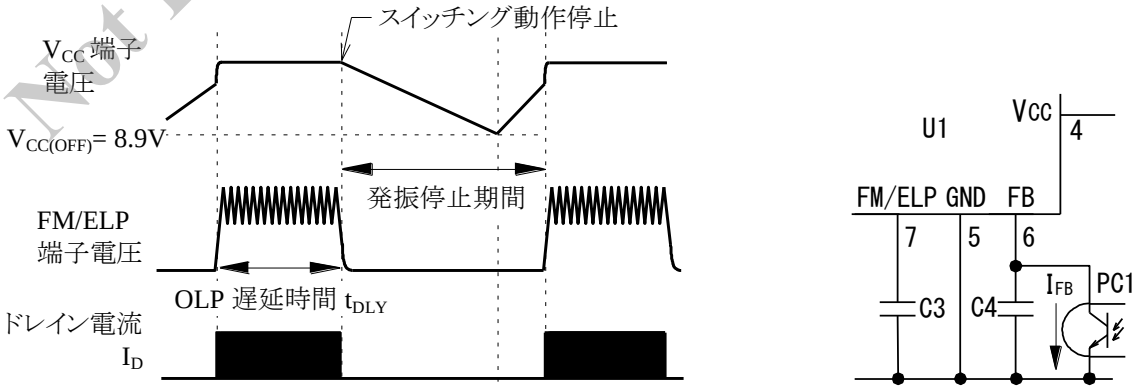


図 8-17 OLP 動作時の各部波形と周辺回路

Not Recommended for New Designs

OLP 遅延時間 t_{DLY} は、FM/ELP 端子に接続したコンデンサ C3 を充放電するサイクル t_{FM} の 16 回分の期間に相当し、概算値は、次式になります。

$$t_{DLY}\ (s) = t_{FM} \times 16 = \frac{2 \times C3(\mu F) \times 1.7(V)}{13(\mu A)} \times 16 \qquad \text{--------- (6)}$$

遅延時間 t_{DLY} は、図 8-18 に示す出力電圧立ち上がり時間 $t_{VOUT(RISE)}$ よりも長く設定する必要があります。短い場合は出力が定電圧制御する前に OLP 動作し、起動不良が生じます。

一般的に、コンデンサ C3 の容量は、0.01μF～0.047μF 程度が目安になり、最終的に実働動作を確認して決定します。

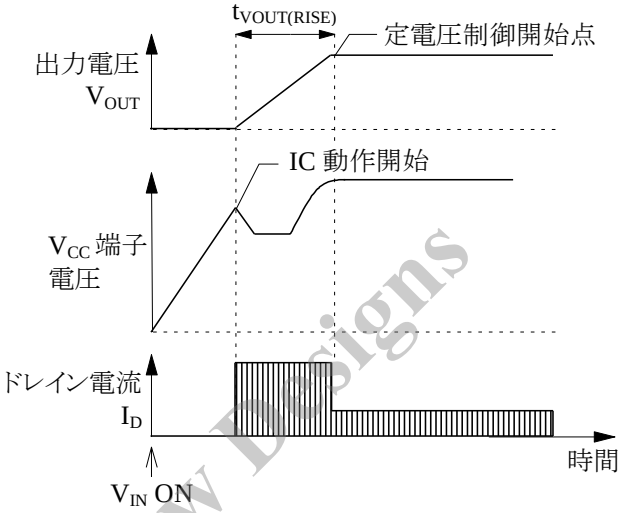


図 8-18 起動時の定電圧制御開始時間

8.9 外部ラッチ保護機能（ELP）

FM/ELP 端子と GND 端子間に、外部ラッチ保護しきい電圧 V_{ELP}= 7.1V 以上の電圧が印加すると、外部ラッチ保護機能が動作し、ラッチモードでスイッチング動作を停止します。

印加する電圧は FM/ELP 端子の絶対最大定格 V_{FM}= −0.3 V～12V 以内、または“5. 応用回路例”項は、V_{CC} 端子と FM/ELP 端子間に、電流制限用抵抗とラッチトリガー用スイッチ（例 フォトカプラ）を追加した参考例では、FM/ELP 端子は内部にツェナーダイオードを内蔵しているので、電流制限用抵抗は FM/ELP 端子に流し込む電流が I_{FM}= 3mA 未満になる抵抗値にします。

8.10 過熱保護回路（TSD）

IC の制御回路部の温度が、熱保護動作温度 $T_{j(TSD)}$= 135°C(MIN)以上に達すると、過熱保護機能（TSD）が動作し、ラッチモードでスイッチング動作を停止します。

Not Recommended for New Designs

9. 設計上の注意点

9.1 外付け部品

各部品は使用条件に適合したものを使用します。

- 入力、出力の平滑用電解コンデンサ
  リップル電流・電圧・温度上昇に対し、適宜マージンを設けます。
  スイッチング電源用の許容リップル電流が高い、低インピーダンスタイプを使用します。
- トランス類
  銅損・鉄損による温度上昇に対し、適宜マージンを設けます。
  スイッチング電流は高周波成分を含むため、表皮効果が影響する場合があります。
  このためトランスに使用する巻線の線径は、動作電流の実効値を考慮し、電流密度が 3～4A/mm^2 前後を目安に選定します。表皮効果の影響などで、さらに温度対策が必要な場合は、巻線表面積を増加させるため、次を検討します。
  - 巻線の本数を増やす
  - リッツ線を使用する
  - 線径を太くする
- 電流検出用抵抗 R_{OCP}
  高周波スイッチング電流が流れるので、内部インダクタンスの大きなものを使用すると、誤動作の原因になります。内部インダクタンスが小さく、かつサージ耐量の大きいタイプを使用します。

9.2 位相補償

一般的なシャントレギュレータ（U2）を使用した 2 次側エラーアンプ周辺部の回路構成を図 9-1 に示します。

位相補償用コンデンサ C6 の容量は、0.047μF～0.47μF 程度が目安になり、最終的に実働で確認および調整を行います。

図 9-2 に示す FB 端子と GND 端子間のコンデンサ C4 は、高周波ノイズ除去および位相補償用です。

C4 は FB 端子と GND 端子近くに接続、容量は 2200pF～0.01μF 程度が目安になり、最終的に実働で確認および調整を行います。

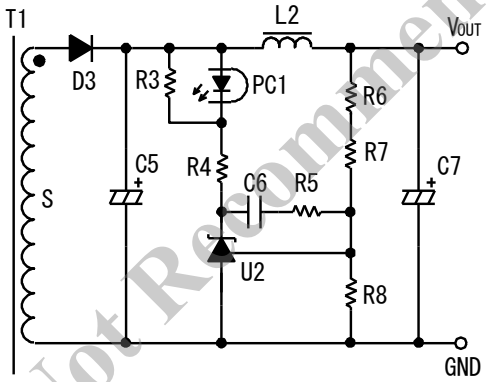


図 9-1　2 次側シャントレギュレータ（U2）の周辺回路

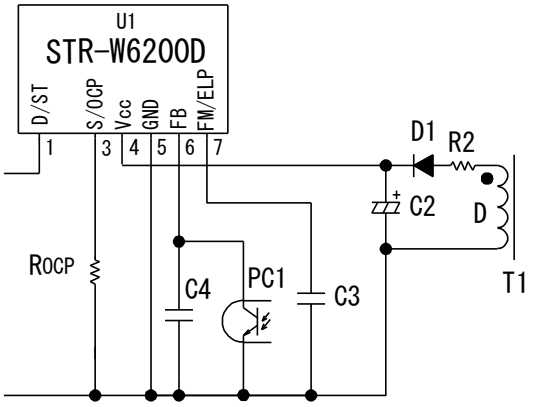


図 9-2　FB 端子周辺回路

Not Recommended for New Designs

9.3 FM/ELP 端子の外付けコンデンサ容量

FM/ELP 端子と GND 端子間に接続するコンデンサ C3 の容量値に対する周波数変調値 f_{FM} および OLP 動作の遅延時間 t_{DLY} の関係を、図 9-3、図 9-4 に示します。

一般的に、コンデンサ C3 の容量は 0.01μF ～0.047μF 程度が目安になり、最終的に実働動作を確認して決定します。

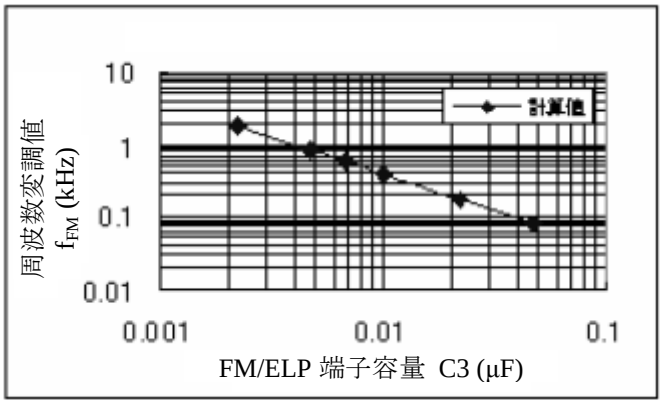


図 9-3 C3 の容量と周波数変調値

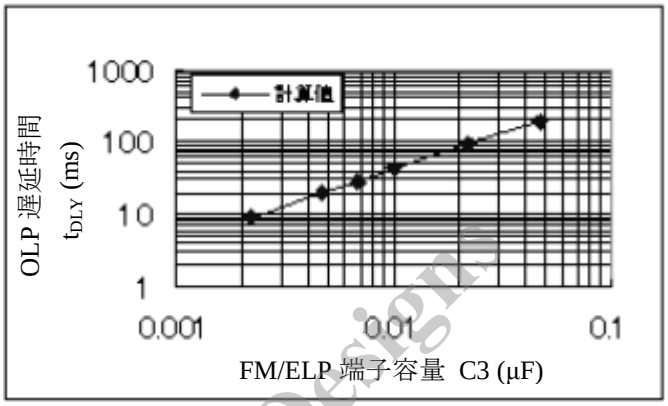


図 9-4 C3 の容量と OLP 遅延時間

9.4 2 次側ダイオードのノイズ対策方法の注意点

2 次側ダイオードのノイズ低減を行う場合、図 9-5 のように 2 次側ダイオードと並列にセラミックコンデンサ C_{DI} を挿入する場合があります。このときドレイン電流波形を観測して、ドレイン電流に異常なリンギング振動がある場合は、図 9-6 のようにダンパー抵抗 R_{DI} を直列に挿入してドレイン電流の振動を改善し、電源動作を安定させることを推奨します。

なお、ノイズ対策用に挿入した R_{DI}、C_{DI} の部品温度上昇は十分な検討、評価が必要です。

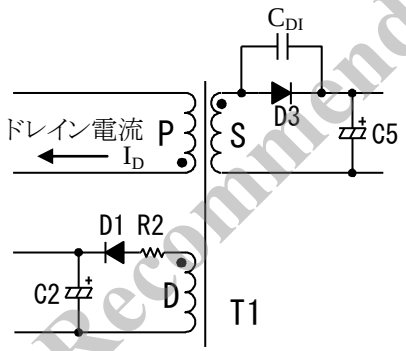


図 9-5 ノイズ対策例

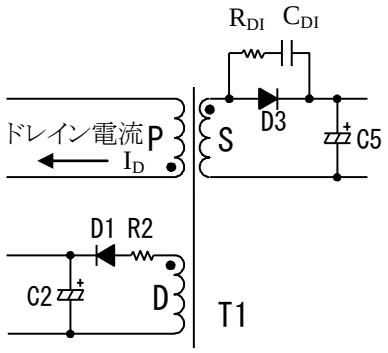


図 9-6 ダンパー抵抗挿入例

9.5 パターン設計

パターン配線および実装条件によって、誤動作や、ノイズ、損失などに大きな影響が現れます。このため配線の引き回し、部品配置には十分な注意が必要です。

図 9-7 のように高周波電流がループを作る部分は、ラインパターンを“太く”、部品間の配線を“短く”、ループ内面積が極力“小さく”なるようにして、ラインインピーダンスを下げたパターン設計を行います。

アースラインは輻射ノイズに大きな影響を与えるため、極力“太く”、“短く”配線します。

スイッチング電源は、高周波かつ高電圧の電流経路が存在するため、安全規格面を考慮した部品配置およびパターン距離が必要です。

パワーMOSFET の ON 抵抗 $R_{DS(ON)}$は、正の温度係数のため、熱設計に注意します。

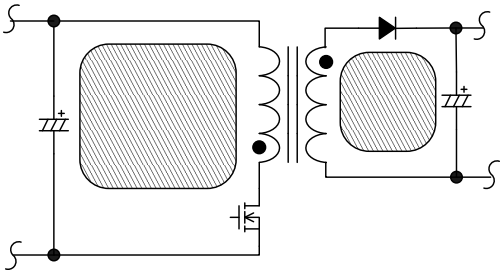


図 9-7 高周波ループ（斜線部分）

Not Recommended for New Designs

IC 周辺回路および 2 次側整流平滑回路の接続例を図 9-8 に示します。

- IC 周辺回路

(1) S/OCP 端子周り（S/OCP 端子～R_{OCP}～C1～T1（P 巻線）～D/ST 端子）

このパターンは、スイッチング電流が流れる主回路パターンのため、極力“太く”、“短く”配線します。
IC と入力電解コンデンサ C1 の距離が離れている場合は、高周波電流ループのインピーダンスを下げるため、トランスもしくは IC の近くに、電解コンデンサやフィルムコンデンサ（0.1μF 程度／印加電圧に適した耐圧品）などを追加します。

(2) GND 端子周り（GND 端子～C2（－側）～T1（D巻線）～R2～D1～C2（+側）～V_{CC} 端子）

このパターンは、IC の電源供給用パターンのため、極力“太く”、“短く”配線します。
IC と電解コンデンサ C2 の距離が離れている場合は、V_{CC} 端子と GND 端子の近くにフィルムコンデンサ C_f（0.1μF～1.0μF 程度）などを追加します。

(3) 電流検出用抵抗 R_{OCP} 周り

R_{OCP} は、S/OCP 端子の近くに配置します。
パターンの共通インピーダンスやスイッチング電流が、制御回路へ影響を与えないようにするため、主回路系と制御系のグランドは R_{OCP} 近傍に接続します（図 9-8 の A 点）。

- 2 側整流平滑回路（T1（S 巻線）～D3～C5）

このパターンは、スイッチング電流が流れる 2 次側主回路パターンのため、極力“太く”、“短く”配線します。
整流パターンが細く、長い場合は、パターンに寄生するインダクタンス成分が増加するため、パワー MOSFET がターンオフ時に生じるサージ電圧が増加します。
2 次側整流パターンの引き回しを考慮したパターン設計は、パワーMOSFET の耐圧マージンを広く取れ、クランプスナバ回路のストレスおよび損失を低減できます。

Not Recommended for New Designs

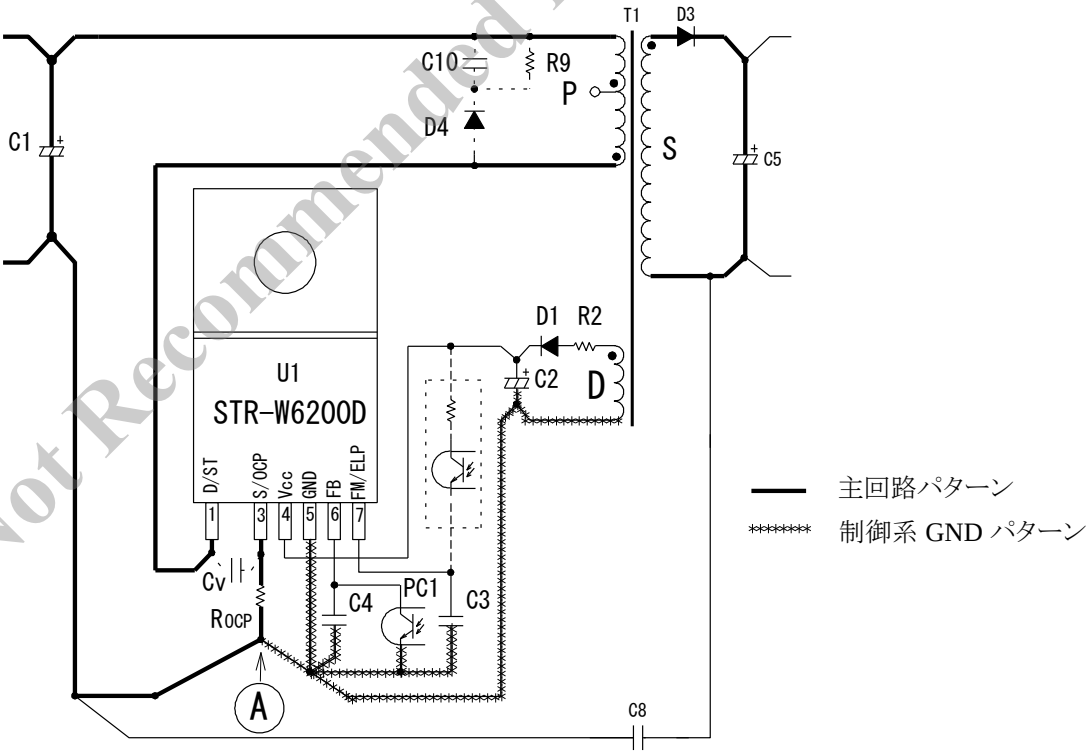


図 9-8 電源 IC 周辺回路の接続例

注意書き

- 本資料に記載している内容は、改良などにより予告なく変更することがあります。
  ご使用の際には、最新の情報であることを確認してください。
- 本書に記載している動作例および回路例は、使用上の参考として示したもので、これらに起因する弊社もしくは第三者の工業所有権、知的所有権、その他の権利の侵害問題について弊社は一切責任を負いません。
- 弊社は品質、信頼性の向上に努めていますが、半導体製品では、ある確率での欠陥、故障の発生は避けられません。製品の故障により結果として、人身事故、火災事故、社会的な損害などが発生しないよう、使用者の責任において、装置やシステム上で十分な安全設計および確認を行ってください。
- 本書に記載している製品は、一般電子機器（家電製品、事務機器、通信端末機器、計測機器など）に使用することを意図しております。
  高い信頼性を要求する装置（輸送機器とその制御装置、交通信号制御装置、防災・防火装置、各種安全装置など）への使用を検討、および一般電子機器であっても長寿命を要求する場合は、必ず弊社販売窓口へ相談してください。
  極めて高い信頼性を要求する装置（航空宇宙機器、原子力制御、生命維持のための医療機器など）には、弊社の文書による合意がない限り使用しないでください。
- 弊社の製品を使用、またはこれを使用した各種装置を設計する場合、定格値に対するディレーティングをどの程度行うかにより、信頼性に大きく影響します。
  ディレーティングとは信頼性を確保または向上するため、各定格値から負荷を軽減した動作範囲を設定したり、サージやノイズなどについて考慮したりすることです。ディレーティングを行う要素には、一般的に電圧、電流、電力などの電気的ストレス、周囲温度、湿度などの環境ストレス、半導体製品の自己発熱による熱ストレスがあります。これらのストレスは、瞬間的数値、あるいは最大値、最小値についても考慮する必要があります。
  なおパワーデバイスやパワーデバイス内蔵 IC は、自己発熱が大きく接合部温度のディレーティングの程度が、信頼性を大きく変える要素となるので十分に配慮してください。
- 本書に記載している製品の使用にあたり、本書記載の製品に他の製品・部材を組み合わせる場合、あるいはこれらの製品に物理的、化学的、その他何らかの加工・処理を施す場合には、使用者の責任においてそのリスクを検討の上行ってください。
- 本書記載の製品は耐放射線設計をしておりません。
- 弊社物流網以外での輸送、製品落下などによるトラブルについて、弊社は一切責任を負いません。
- 本書記載の内容を、文書による当社の承諾なしに転記複製を禁じます。

Not Recommended for New Designs